

# MITSUBISHI

## DIIPM Ver. 3

## アプリケーションノート

2009年8月作成

DIIPMは、三菱電機株式会社の登録商標です。

## 目次

<b>第1章</b>	<b>DIPIPM 製品概要</b>		
1.1	製品一覧		
1.2	用途		
1.3	機能・特長		
	1.3.1 機能概要	1.3.2 製品の特長	
<b>第2章</b>	<b>DIPIPM のスペックについて</b>		
2.1	最大定格		
2.2	電気的特性		
	2.2.1 熱抵抗	2.2.2 静特性およびスイッチング特性	2.2.3 制御(保護部)特性
2.3	推奨使用条件		
2.4	従来品と鉛フリー品の差異について		
<b>第3章</b>	<b>パッケージについて</b>		
3.1	大型 DIPIPM 外形寸法		
3.2	小型 DIPIPM 外形寸法		
3.3	従来品と鉛フリー品の差異について		
3.4	絶縁距離について		
3.5	レーザーマーク位置について		
3.6	入出力端子について		
	3.6.1 入出力端子配列と説明	3.6.2 入出力端子	3.6.3 保護機能
	3.6.4 DIPIPM の動作シーケンスについて	3.6.5 取り付け方法と注意点	
<b>第4章</b>	<b>DIPIPM の使用方法と応用について</b>		
4.1	システム接続図		
4.2	入力回路について		
	4.2.1 制御入力端子構造と応用例について	4.2.2 入力耐圧について	
	4.2.3 最小入力パルス幅について		
4.3	単電源駆動方式		
	4.3.1 初期充電動作	4.3.2 インバータ動作中のブートストラップ充放電動作	
4.4	インターフェイス回路例と注意事項		
	4.4.1 直接入力(PS21562-P/PS21563-P の場合)	4.4.2 直接入力(PS21564-P の場合)	
	4.4.3 直接入力(PS2186X-P の場合)	4.4.4 高速フォトカプラ使用時(PS2186X-P の場合)	
	4.4.5 スナバコンデンサの設置位置について	4.4.6 DIPIPM 複数個接続について	
	4.4.7 入力信号接続	4.4.8 外部接続シャント抵抗配線	
	4.4.9 PCB設計時の注意点について		
4.5	短絡保護動作		
	4.5.1 短絡保護動作タイミングチャート	4.5.2 電流検出用抵抗値の決定方法と注意事項	
	4.5.3 短絡保護動作におけるフィルター回路(RC 時定数)の設定方法		
	4.5.4 DIPIPM の安全動作領域 SOA(スイッチング時、短絡時)		
	4.5.5 動作寿命について		
4.6	F <sub>o</sub> 回路について		
4.7	制御電源電圧に関する注意事項		
	4.7.1 電源電圧低下保護動作タイミングチャート	4.7.2 その他の注意事項	
4.8	パワー・ロスと放熱設計		
	4.8.1 損失計算方法(例)		
	4.8.2 温度上昇の考え方と計算例		
4.9	ノイズ耐量について		
	4.9.1 測定回路		
	4.9.2 対策と注意事項		
	4.9.3 静電気耐量について		
<b>第5章</b>	<b>その他</b>		
5.1	梱包仕様		
5.2	取り扱いの注意		

# 第1章 DIPIPM 製品概要

## 第1章 DIPIPM 製品概要

### 1.1 製品一覧

表1: DIPIPM(Ver.3)製品一覧

形名	モータ定格#1	IGBT 定格(Ic/V <sub>CE(S)</sub> )	絶縁耐圧 Viso	パッケージ*
PS21562-P	0.2 kW / 220VAC	5A / 600V	AC2500Vrms (正弦波 1min.)	小型
PS21563-P	0.4 kW / 220VAC	10A / 600V		
PS21564-P	0.75 kW / 220VAC	15A / 600V		
PS21865-P(-AP)	1.5 kW / 220VAC	20A / 600V		大型
PS21867-P(-AP)	2.2 kW / 220VAC	30A / 600V		
PS21869-P(-AP)	3.7 kW / 220VAC	50A / 600V		

#1: モータ定格容量は、産業用汎用インバータにおける一般的な適用モータ容量を示したものです。ご使用条件により適用可能なモータ容量は異なります。

#2: 形名の“P”は外部端子のはんだめっきの鉛フリー品を示します。

#3: 大型 DIPIPM(PS2186X-AP)の“A”は長尺端子仕様(16mm)を示します。

DIPIPM Ver.3 シリーズは、全形名とも外部端子のはんだめっきの鉛フリーへの切り替えを実施しています。この鉛フリー化と同時に、従来品(非鉛フリー品)に対し、一部特性・外部端子形状を変更しています。(変更内容詳細につきましては、2. 4項、3. 3項及び4. 7. 1項をご参照ください)

### 1.2 用途

エアコン、洗濯機、冷蔵庫等の家電用モータ駆動および、小容量産業用モータ駆動。

### 1.3 機能・特長

#### 1.3.1 機能概要

図 1-1 に DIPIPM の外観図、1-2 に DIPIPM の内部構造図を示します。DIPIPM は、AC100~200V 系小容量モータ制御用インバータ装置のパワー及び駆動・保護回路を、トランスファーモールド方式により1パッケージに集積した、小型インテリジェントパワーモジュールです。

20A 以上の大型パッケージでは、ヒートシンクを内蔵することにより、従来品に比べ、熱抵抗を低減しています。

注) 大型 DIPIPM Ver.3 はヒートシンク内蔵により質量が増加しています。落下させた場合に壊れやすくなりますので、落下させた場合は、ご使用をお控えください。

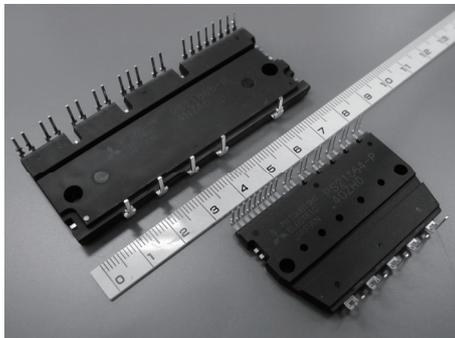
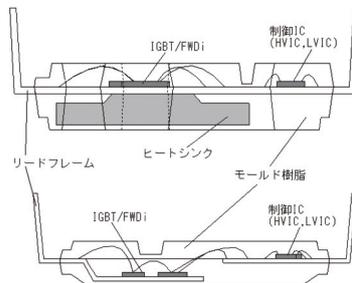


図 1-1 外観写真



大型 DIPIPM

小型 DIPIPM  
(mini DIPIPM)

図 1-2 内部構造図

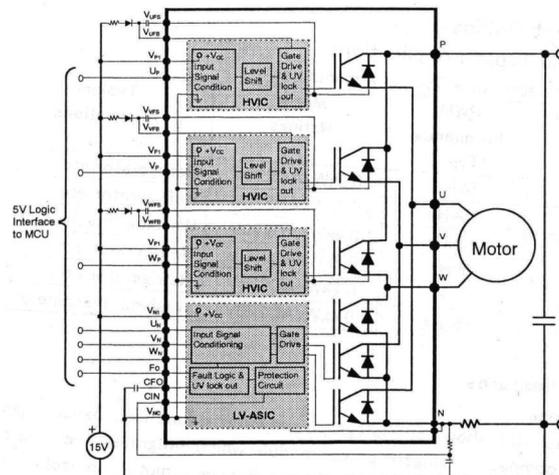


図 1-3 内部機能ブロック図

# 第1章 DIIPIM 製品概要, 第2章 DIIPIM のスペックについて

## 1. 3. 2 製品の特長

- ① 3相 AC 出力用 IGBT インバータ回路に、5 世代プレーナ IGBT および CSTBT™ を搭載し、損失低減を実現。  
5A~30A 品は、5 世代プレーナ IGBT、50A 品には、CSTBT™ を搭載しています。
- ② ブートストラップ回路を用いる事で、単電源駆動が可能になります。(コンデンサ、Di 等の外付け部品が必要です。)
- ③ IGBT 駆動回路と、短絡保護機能、制御電源電圧低下保護機能を内蔵しています。  
P 側:UV(制御電源電圧低下保護) → Fo なし  
N 側:UV/SC(短絡保護) → Fo 出力(SC(短絡保護)機能は外部接続の電流検出抵抗が必要です。)
- ④ 専用 HVIC(High Voltage IC:600V 耐圧)内蔵によって、絶縁素子(フォトカプラ)が不要になります。
- ⑤ 入力 I/F 回路のハイアクティブ化(Hi 信号で IGBT が ON)により、ローアクティブ品での懸念事項であった電源立上げシーケンスが、フェールセーフとなります。さらに、DSP や 3V 系の MCU などのさまざまな I/F に対応します。
- ⑥ 外部端子のはんだメッキに鉛フリーはんだ(Sn-Cu 系)を使用しています。

## 第2章 DIIPIM のスペックについて

### 2. 1 最大定格

例として PS21865-P の最大定格規格を表2に示します。各素子の詳細は、個別の資料を参照してください。

表2:DIIPIM の最大定格(PS21865-P の場合)

最大定格(指定のない場合はTj=25°C)					
インバータ部					
項目	記号	条件	定格値	単位	
電源電圧	V <sub>CC</sub>	P-N端子間	450	V	
電源電圧(サージ)	V <sub>CC(surge)</sub>	P-N端子間	500	V	
コレクタ・エミッタ間電圧	V <sub>CES</sub>		600	V	
コレクタ電流	±I <sub>C</sub>	Tf=25°C	20	A	
コレクタ電流(ピーク)	±I <sub>CP</sub>	Tf=25°C, 1ms以下	40	A	
コレクタ損失	P <sub>C</sub>	Tf=25°C, 1素子当り	52.6	W	
接合温度	Tj		(注1) -20~+125	°C	
(注1) DIIPIM 内蔵パワーチップ自身の最大瞬間接合温度は 150°C (@Tf≤100°C) ですが、安全動作させるための平均動作接合温度は Tj≤125°C (@Tf≤100°C) と規定します。					
制御(保護)部					
項目	記号	条件	定格値	単位	
制御電源電圧	V <sub>D</sub>	V <sub>PI</sub> -V <sub>FC</sub> , V <sub>N1</sub> -V <sub>NC</sub> 端子間	20	V	
制御電源電圧	V <sub>DB</sub>	V <sub>UFB</sub> -V <sub>UFS</sub> , V <sub>VFB</sub> -V <sub>VFS</sub> , V <sub>WFB</sub> -V <sub>WFS</sub> 端子間	20	V	
入力電圧	V <sub>IN</sub>	U <sub>p</sub> , V <sub>p</sub> , W <sub>p</sub> -V <sub>FC</sub> , U <sub>n</sub> , V <sub>n</sub> , W <sub>n</sub> -V <sub>NC</sub> 端子間	-0.5~V <sub>D</sub> +5.5	V	
エラー出力印加電圧	V <sub>FO</sub>	Fo-V <sub>NC</sub> 端子間	-0.5~V <sub>D</sub> +0.5	V	
エラー出力電流	I <sub>FO</sub>	Fo 端子のシンク電流値	1	mA	
電流検出入力電圧	V <sub>SC</sub>	CIN-V <sub>NC</sub> 端子間	-0.5~V <sub>D</sub> +0.5	V	
全システム					
項目	記号	条件	定格値	単位	
電源電圧自己保護範囲(短絡)	V <sub>CC(PROT)</sub>	V <sub>D</sub> =13.5~16.5V, インバータ部 Tj=125°Cスタート, 2µs以内 非線り返し	400	V	
動作モジュール温度	Tf		(注2) -20~+100	°C	
保存温度	Tstg		-40~+125	°C	
絶縁耐圧	V <sub>iso</sub>	正弦波 60Hz, AC 1分間, 全端子-放熱フィン間	2500	V <sub>rms</sub>	
(注2) Tfの測定点					

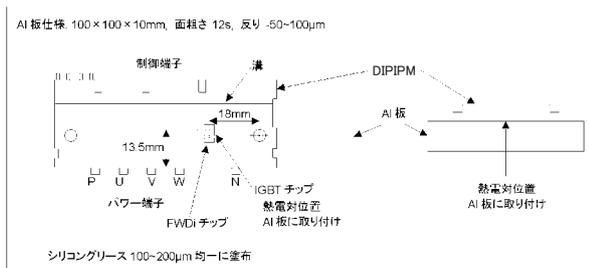
V<sub>CC</sub>:内蔵の IGBT がスイッチングしていない状態で、P-N 端子間に印加し得る最大直流電源電圧。この電圧を越える場合は、ブレーキ回路による電圧低減が必要です。  
V<sub>CC(surge)</sub>:IPM 内蔵の IGBT がスイッチングしている状態において、P-N 端子間に現れるサージ電圧の最大値。この電圧を越えないよう母線インダクタンスを低減したり、スナバ回路を接続する必要があります。  
V<sub>CES</sub>:内蔵の IGBT の C-E 間に印加し得る絶対最大電圧定格。

Tf=25°Cの条件で、DC 電流を連続通電可能な電流値。

Tf=100°Cにおいて、接合温度 125°C 以内の使用であれば、1000 万サイクルのパワーサイクル寿命があります。接合部温度 150°Cですぐに破壊することはありませんが、パワーサイクル寿命は減少します。

V<sub>CC(PROT)</sub>:内蔵の IGBT が短絡や過電流状態になった場合に、IPM の保護機能によって IGBT を安全に遮断できる最大電源電圧。この条件を越えると保護出来ず、素子破壊に至る可能性が高くなります。

DIIPIMVer.3では絶縁耐圧は 2500Vrmsに統一されます。



## 第2章 DIPIPM のスペックについて

### 2.2 電気的特性

#### 2.2.1 熱抵抗

PS21865-P 及び PS21563-P の熱抵抗規格を表3に示します。各素子の詳細は、個別の資料を参照してください。

表3-1: 熱抵抗規格(PS21865-P の場合)

熱抵抗						
項目	記号	条件	最小値	標準値	最大値	単位
接合・フィン間熱抵抗 (注3)	$R_{th(j-f)Q}$	インバータIGBT (1/6 モジュール)	—	—	1.90	°C/W
	$R_{th(j-f)F}$	インバータFWDi (1/6 モジュール)	—	—	3.00	

(注3) DIPIPM と放熱フィンとの接触面には、熱伝導のよいグリースを 100~200  $\mu$ m 程度、均一になるように塗布の上、規定の締め付けトルクにて締め付けることを規定します。(またグリースは使用動作モジュール温度範囲内で変質せず、経年変化のないものとします。)

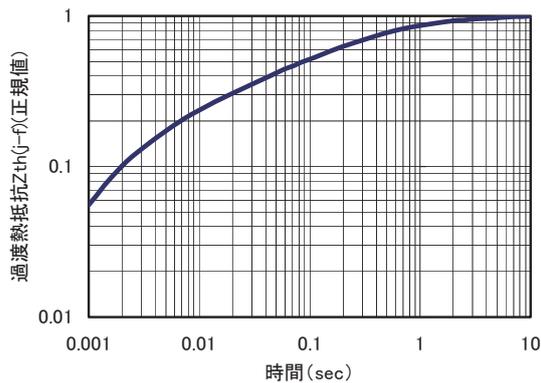
この熱抵抗値が、図 2-1 の過渡熱抵抗の“1”に相当します。  
例)  
PS21865-P の IGBT の 0.1sec の過渡熱抵抗値は  $1.90 \times 0.5 = 0.95 \text{ } ^\circ\text{C/W}$  となります。

表3-2: 熱抵抗規格(PS21563-P の場合)

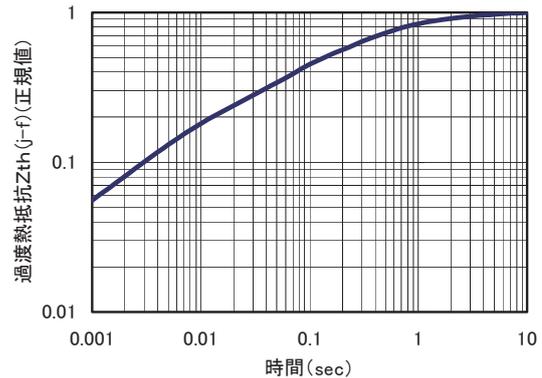
熱抵抗						
項目	記号	条件	最小値	標準値	最大値	単位
接合・フィン間熱抵抗 (注3)	$R_{th(j-f)Q}$	インバータIGBT (1/6モジュール)	—	—	5.0	°C/W
	$R_{th(j-f)F}$	インバータFWD (1/6モジュール)	—	—	6.5	

(注3) DIPIPM と放熱フィンとの接触面には、熱伝導のよいグリースを 100~200  $\mu$ m 程度、均一になるように塗布の上、規定の締め付けトルクにて締め付けることを規定します。(またグリースは使用動作モジュール温度範囲内で変質せず、経年変化のないものとします。)

規格表のデータは、接合・フィン間の定常時の熱抵抗を示しています。DIPIPM の熱抵抗は、およそ 10 秒で飽和し、定常状態になります。10 秒以下での熱抵抗 (過渡熱抵抗) は、図 1-4 のとおりです。



(a)大型 DIPIPM 過渡熱抵抗特性



(b)小型 DIPIPM 過渡熱抵抗特性

図 2-1: DIPIPM の過渡熱抵抗特性 (IGBT/FWDi)

#### 2.2.2 静特性およびスイッチング特性

PS21865-P 及び PS21563-P の静特性およびスイッチング特性の規格を表4に示します。各素子の詳細は、個別の資料を参照してください。

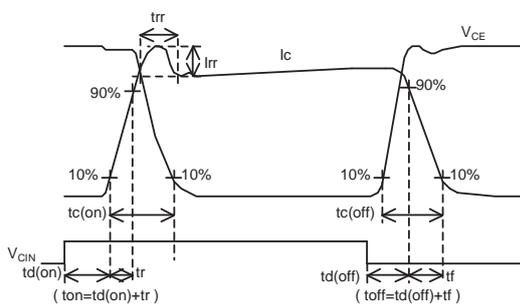
表4-1: 静特性・スイッチング特性規格(PS21865-P の場合)

電気的特性 (指定のない場合は $T_j = 25^\circ\text{C}$ )							
インバータ部							
項目	記号	条件	最小値	標準値	最大値	単位	
コレクタ・エミッタ間飽和電圧	$V_{CE(sat)}$	$V_D = V_{DB} = 15\text{V}$	$I_C = 20\text{A}$ , $T_j = 25^\circ\text{C}$	—	1.60	2.10	V
		$V_{IN} = 5\text{V}$	$I_C = 20\text{A}$ , $T_j = 125^\circ\text{C}$	—	1.70	2.20	
FWDi順電圧降下	$V_{FC}$	$T_j = 25^\circ\text{C}$ , $-I_C = 20\text{A}$ , $V_{IN} = 0\text{V}$	—	1.50	2.00	V	
スイッチング時間	$t_{on}$	$V_{CC} = 300\text{V}$ , $V_D = V_{DB} = 15\text{V}$ $I_C = 20\text{A}$ , $T_j = 125^\circ\text{C}$ 誘導負荷 (上-下アーム)	0.70	1.30	1.90	$\mu\text{s}$	
	$t_{rr}$		—	0.30	—		
	$t_{cl(on)}$		—	0.40	0.60		
	$t_{off}$		—	1.60	2.20		
	$t_{cl(off)}$		—	0.50	0.80		
コレクタ・エミッタ遮断電流	$I_{CES}$	$V_{CE} = V_{CES}$	$T_j = 25^\circ\text{C}$	—	—	1	mA
		$T_j = 125^\circ\text{C}$	—	—	10		

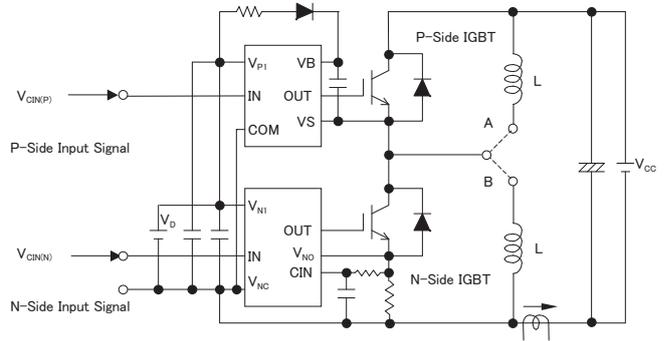
## 第2章 DIPIPM のスペックについて

表4-2: 静特性・スイッチング特性規格(PS21563-P の場合)

電气的特性 (指定のない場合はTj=25°C)							
インバータ部							
項目	記号	条件	最小値	標準値	最大値	単位	
コレクタ・エミッタ間飽和電圧	$V_{CE(sat)}$	$V_D=V_{DB}=15V$	$I_C=10A, T_J=25°C$	—	1.60	2.10	V
		$V_{IN}=5V$	$I_C=10A, T_J=125°C$	—	1.70	2.20	
FWD順電圧降下	$V_{EC}$	$T_J=25°C, -I_C=10A, V_{IN}=0V$	—	1.50	2.00	V	
スイッチング時間	$t_{on}$	$V_{CC}=300V, V_D=V_{DB}=15V$ $I_C=10A, T_J=125°C$ 誘導負荷 (上-下アーム) $V_{IN}=0 \leftrightarrow 5V$	0.60	1.20	1.80	$\mu s$	
	$t_r$		—	0.30	—		
	$t_{C(on)}$		—	0.40	0.60		
	$t_{off}$		—	1.40	2.10		
	$t_{C(off)}$		—	0.50	0.80		
コレクタ・エミッタ間遮断電流	$I_{CES}$	$V_{CE}=V_{CES}$	$T_J=25°C$	—	—	1	mA
			$T_J=125°C$	—	—	10	



(a) スwitching時間の定義



(b) L 負荷ハーフブリッジ測定回路

\* : P 側スイッチング時は B を接続、N 側スイッチング時は A を接続

図 2-2: スwitching時間の定義と測定回路

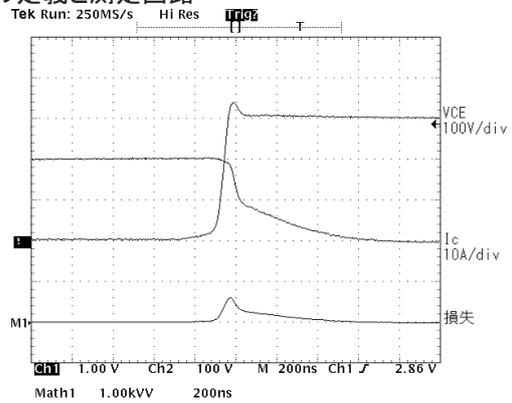
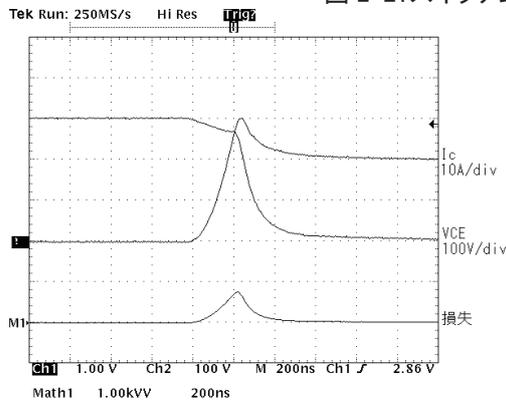


図 2-3: スwitching波形例 (PS21865-P N 側スイッチングの例)

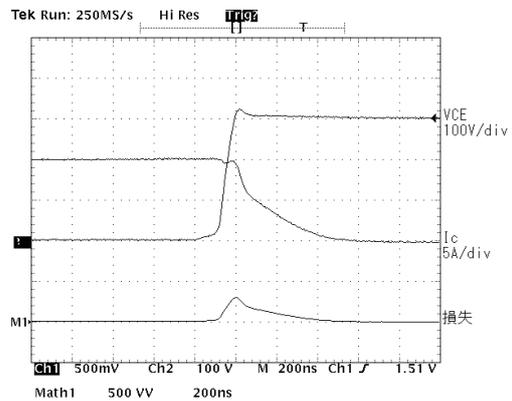
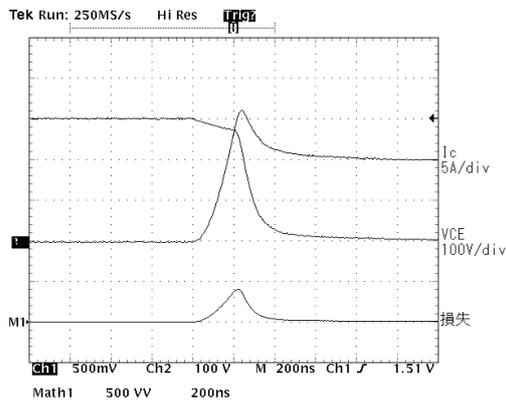


図 2-4: スwitching波形例 (PS21563-P N 側スイッチングの例)

## 第2章 DIPIPM のスペックについて

## 2. 2. 3 制御(保護部)特性

PS21865-P 及び PS21563-P の制御(保護)部特性の規格を表5に示します。  
各素子の詳細は、個別の資料を参照してください。

表5-1: 制御(保護)部特性規格(PS21865-P の場合)

制御(保護)部							
項目	記号	条件		最小値	標準値	最大値	単位
回路電流	$I_D$	$V_D=V_{DB}=15V$	$V_{PI}-V_{PC}, V_{NI}-V_{NC}$ の総和	—	—	7.00	mA
		$V_{IN}=5V$	$V_{UFB}-V_{UFS}, V_{VFB}-V_{VFS}, V_{WFB}-V_{WFS}$	—	—	0.55	mA
		$V_D=V_{DB}=15V$	$V_{PI}-V_{PC}, V_{NI}-V_{NC}$ の総和	—	—	7.00	mA
		$V_{IN}=0V$	$V_{UFB}-V_{UFS}, V_{VFB}-V_{VFS}, V_{WFB}-V_{WFS}$	—	—	0.55	mA
エラー出力電圧	$V_{FOH}$	$V_{SC}=0V, F_o=10k\Omega$ 5Vプルアップ		4.9	—	—	V
	$V_{FOL}$	$V_{SC}=1V, I_{FO}=1mA$		—	—	0.95	V
入力電流	$I_{IN}$	$V_{IN}=5V$		1.0	1.5	2.0	mA
短絡保護トリップレベル	$V_{SC(ref)}$	$T_f=-20\sim 100^\circ C, V_D=15V$ (注4)		0.45	—	0.52	V
制御電源電圧 低下保護	$UV_{DBt}$	$T_j \leq 125^\circ C$	トリップレベル	10.0	—	12.0	V
	$UV_{DBr}$		リセットレベル	10.5	—	12.5	V
	$UV_{Dt}$		トリップレベル	10.3	—	12.5	V
	$UV_{Dr}$		リセットレベル	10.8	—	13.0	V
エラー出力パルス幅	$t_{FO}$	$C_{FO}=22nF$ (注5)		1.0	1.8	—	ms
入力オンしきい電圧	$V_{th(on)}$	$U_p, V_p, W_p-V_{PC}, U_N, V_N, W_N-V_{NC}$ 端子間		2.1	2.3	2.6	V
入力オフしきい電圧	$V_{th(off)}$			0.8	1.4	2.1	V

(注4) 短絡保護は下アームのみ動作します。また、SCは定格の2.0倍以下になるように外部抵抗を設定してください。  
(注5) エラー出力は、短絡保護・ $V_D$ 制御電源電圧保護のとき下アームのみ出力します。  
 $t_{FO}$ の計算式を示します。 $C_{FO}=12.2 \times 10^{-6} \times t_{FO}$  [F]

表5-2: 制御(保護)部特性規格(PS21563-P の場合)

制御(保護)部							
項目	記号	条件		最小値	標準値	最大値	単位
回路電流	$I_D$	$V_D=V_{DB}=15V$	$V_{PI}-V_{NC}, V_{NI}-V_{NC}$ の総和	—	—	5.00	mA
		$V_{IN}=5V$	$V_{UFB}-V_{UFS}, V_{VFB}-V_{VFS}, V_{WFB}-V_{WFS}$	—	—	0.40	
		$V_D=V_{DB}=15V$	$V_{PI}-V_{NC}, V_{NI}-V_{NC}$ の総和	—	—	7.00	
		$V_{IN}=0V$	$V_{UFB}-V_{UFS}, V_{VFB}-V_{VFS}, V_{WFB}-V_{WFS}$	—	—	0.55	
エラー出力電圧	$V_{FOH}$	$V_{SC}=0V, F_o=10k\Omega$ 5Vプルアップ		4.9	—	—	V
	$V_{FOL}$	$V_{SC}=1V, I_{FO}=1mA$		—	—	0.95	V
短絡保護トリップレベル	$V_{SC(ref)}$	$T_f=-20\sim 100^\circ C, V_D=15V$ (注4)		0.45	—	0.52	V
入力電流	$I_{IN}$	$V_{IN}=5V$		1.0	1.5	2.0	mA
制御電源電圧 低下保護	$UV_{DBt}$	$T_j \leq 125^\circ C$	トリップレベル	10.0	—	12.0	V
	$UV_{DBr}$		リセットレベル	10.5	—	12.5	V
	$UV_{Dt}$		トリップレベル	10.3	—	12.5	V
	$UV_{Dr}$		リセットレベル	10.8	—	13.0	V
エラー出力パルス幅	$t_{FO}$	$C_{FO}=22nF$ (注5)		1.0	1.8	—	ms
入力オンしきい電圧	$V_{th(on)}$	$U_p, V_p, W_p-V_{NC}, U_N, V_N, W_N-V_{NC}$ 端子間		2.1	2.3	2.6	V
入力オフしきい電圧	$V_{th(off)}$			0.8	1.4	2.1	V

(注4) 短絡保護は下アームのみ動作します。また、SCは定格の2.0倍以下になるように外部抵抗を設定してください。  
(注5) エラー出力は、短絡保護・ $V_D$ 制御電源電圧保護のとき下アームのみ出力します。  
 $t_{FO}$ の計算式を示します。 $C_{FO}=12.2 \times 10^{-6} \times t_{FO}$  [F]

## 第2章 DIPIPM のスペックについて

### 2.3 推奨使用条件

PS21865-P 及び PS21563-P の推奨使用条件を表6に示します。  
各素子の詳細は、個別の資料を参照してください。

表6-1: 推奨使用条件(PS21865-P の場合)

推奨使用条件		条件	推奨値			単位	
項目	記号		最小	標準	最大		
電源電圧	$V_{CC}$	P-N 端子間	0	300	400	V	
制御電源電圧	$V_D$	$V_{P1}-V_{PG}, V_{N1}-V_{NC}$ 端子間	13.5	15.0	16.5	V	
制御電源電圧	$V_{DB}$	$V_{JFB}-V_{UFS}, V_{VFB}-V_{VFS}, V_{WFB}-V_{WFS}$ 端子間	13.0	15.0	18.5	V	
制御電源電圧変動率	$\Delta V_D, \Delta V_{DB}$		-1	-	1	V/ $\mu$ s	
上下アーム休止時間	$t_{dead}$	各アーム段入力に対応, $T_f \leq 100^\circ\text{C}$	2	-	-	$\mu$ s	
PWM制御入力信号	$f_{PWM}$	$T_f \leq 100^\circ\text{C}, T_j \leq 125^\circ\text{C}$	-	-	20	kHz	
許容実効電流	$I_O$	$V_{CC}=300\text{V}, V_D=V_{DB}=15\text{V}, P,F=0.8, \text{正弦波出力}, T_j \leq 125^\circ\text{C}, T_f \leq 100^\circ\text{C}$ (注7)	$f_{PWM}=5\text{kHz}$	-	-	14.0	Arms
			$f_{PWM}=15\text{kHz}$	-	-	9.5	
許容最小入力パルス幅	PWIN(on)	(注8)		0.3	-	-	$\mu$ s
	PWIN(off)	$200 \leq V_{CC} \leq 350\text{V}, 13.5 \leq V_D \leq 16.5\text{V}, 13.0 \leq V_{DB} \leq 18.5\text{V}, -20^\circ\text{C} \leq T_f \leq 100^\circ\text{C}, N$ ライン配線インダクタンス 10nH以下 (注9)	定格電流以下	1.4	-	-	
			定格電流 ~ 定格電流の1.7倍	2.5	-	-	
			定格電流の1.7倍 ~ 定格電流の2.0倍	3.0	-	-	
$V_{NC}$ 端子変動	$V_{NC}$	$V_{NC}-N$ 端子間の電位差, サージ電圧含む	-5.0	-	5.0	V	

(注7) 許容実効電流については、使用条件によって変わります。  
 (注8) PWIN(on)以下のパルス幅の入力オン信号には出力が応答しないことがあります。  
 (注9) PWIN(off)以下のパルス幅の入力オフ信号には出力が応答しない、またはP側のみターンオン時間が大きくなる場合があります(2 $\mu$ s程度以下)。ただし、この場合においても入力オンの状態にて出力オフの状態を維持し続けることはありません。詳細は下記タイミング図を参照ください。

許容最小入力パルス幅 PWIN(off)以下の信号を印加した場合の出力動作(大型 DIPIPM の P 側のみ)

実線...オフパルス幅 > PWIN(off)の場合  
 破線...オフパルス幅 < PWIN(off)の場合  
 (t1=通常のターンオン時間)

## 第2章 DIPIPM のスペックについて

表6-2: 推奨使用条件(PS21563-P の場合)

推奨使用条件							
項目	記号	条件	推奨値			単位	
			最小	標準	最大		
電源電圧	$V_{CC}$	P-N 端子間	0	300	400	V	
制御電源電圧	$V_D$	$V_{P1}-V_{NC}, V_{N1}-V_{NC}$ 端子間	13.5	15.0	16.5	V	
制御電源電圧	$V_{DB}$	$V_{UFB}-V_{UFS}, V_{VFB}-V_{VFS}, V_{WFB}-V_{WFS}$ 端子間	13.0	15.0	18.5	V	
制御電源電圧変動率	$\Delta V_D, \Delta V_{DB}$		-1	-	1	V/ $\mu$ s	
上下アーム休止時間	$t_{dead}$	各アーム段入力に対応, $T_f \leq 100^\circ\text{C}$	1.5	-	-	$\mu$ s	
PWM制御入力信号	$f_{PWM}$	$T_f \leq 100^\circ\text{C}, T_j \leq 125^\circ\text{C}$	-	-	20	kHz	
許容実効電流	$I_o$	$V_{CC}=300\text{V}, V_D=V_{DB}=15\text{V}, P.F=0.8, \text{正弦波出力}, T_f \leq 100^\circ\text{C}, T_j \leq 125^\circ\text{C}$ (注7)	$f_{PWM}=5\text{kHz}$	-	-	6.5	Arms
			$f_{PWM}=15\text{kHz}$	-	-	4.0	
許容最小入力パルス幅	PWIN(on)		(注8)	0.3	-	-	$\mu$ s
	PWIN(off)	$200 \leq V_{CC} \leq 350\text{V}, 13.5 \leq V_D \leq 16.5\text{V}, 13.0 \leq V_{DB} \leq 18.5\text{V}, -20^\circ\text{C} \leq T_f \leq 100^\circ\text{C}, \text{Nライン配線インダクタンス} 10\text{nH以下}$ (注9)	定格電流以下	0.5	-	-	
			定格電流の1.7倍	0.5	-	-	
			定格電流の1.7倍 ~ 定格電流の2.0倍	0.7	-	-	
$V_{NC}$ 端子変動	$V_{NC}$	$V_{NC}-N$ 端子間の電位差, サージ電圧含む	-5.0	-	5.0	V	

(注7) 許容実効電流に関しては、使用条件によって変わります。  
(注8) PWIN(on)以下のパルス幅の入力オン信号には出力が応答しないことがあります。  
(注9) PWIN(off)以下のパルス幅の入力オフ信号にはIPMが正常動作しないまたは出力が応答しないことがあります。

PWM制御入力信号 $f_{PWM}$ は20kHzでの動作は可能ですが、セットの温度条件、制御方法(PWM信号、キャリア周波数等)により使用可能な許容実効電流値が変わります。PWM制御入力信号は、熱設計、評価の上で決定ください。

許容実効電流 $I_o$ は、機種毎に異なります。また、制御方法(PWM信号、キャリア周波数等)により変わります。参考値としてご検討ください。

## 2.4 従来品と鉛フリー品の差異について

従来品に対しリード端子鉛フリー品は、下記の通り一部特性を変更しています。

## (1) 制御(保護)部特性

## ①大型 DIPIPM(PS2186X-P/AP)のみ

従来品(PS2186X/-A)

項目	記号	条件	最小値	標準値	最大値	単位	
回路電流	$I_D$	$V_D=V_{DB}=15\text{V}$ $V_{IN}=5\text{V}$	$V_{P1}-V_{NC}, V_{N1}-V_{NC}$ の総和	-	-	5.00	mA
			$V_{UFB}-V_{UFS}, V_{VFB}-V_{VFS}, V_{WFB}-V_{WFS}$	-	-	0.40	

リード端子鉛フリー品(PS2186X-P/-AP)

項目	記号	条件	最小値	標準値	最大値	単位	
回路電流	$I_D$	$V_D=V_{DB}=15\text{V}$ $V_{IN}=5\text{V}$	$V_{P1}-V_{NC}, V_{N1}-V_{NC}$ の総和	-	-	7.00	mA
			$V_{UFB}-V_{UFS}, V_{VFB}-V_{VFS}, V_{WFB}-V_{WFS}$	-	-	0.55	

## ②大型DIPIPM, 小型DIPIPM共通

従来品(PS2156X, PS2186X/-A)

項目	記号	条件	最小値	標準値	最大値	単位
短絡保護トリップレベル	$V_{SC(ref)}$	$T_j=25^\circ\text{C}, V_D=15\text{V}$	0.43	0.48	0.53	V

リード端子鉛フリー品(PS2156X-P, PS2186X-P/-AP)

項目	記号	条件	最小値	標準値	最大値	単位
短絡保護トリップレベル	$V_{SC(ref)}$	$T_f=-20 \sim 100^\circ\text{C}, V_D=15\text{V}$	0.45	-	0.52	V

# 第3章 パッケージについて

## 第3章 パッケージについて

### 3.1 大型 DIPIPM 外形寸法

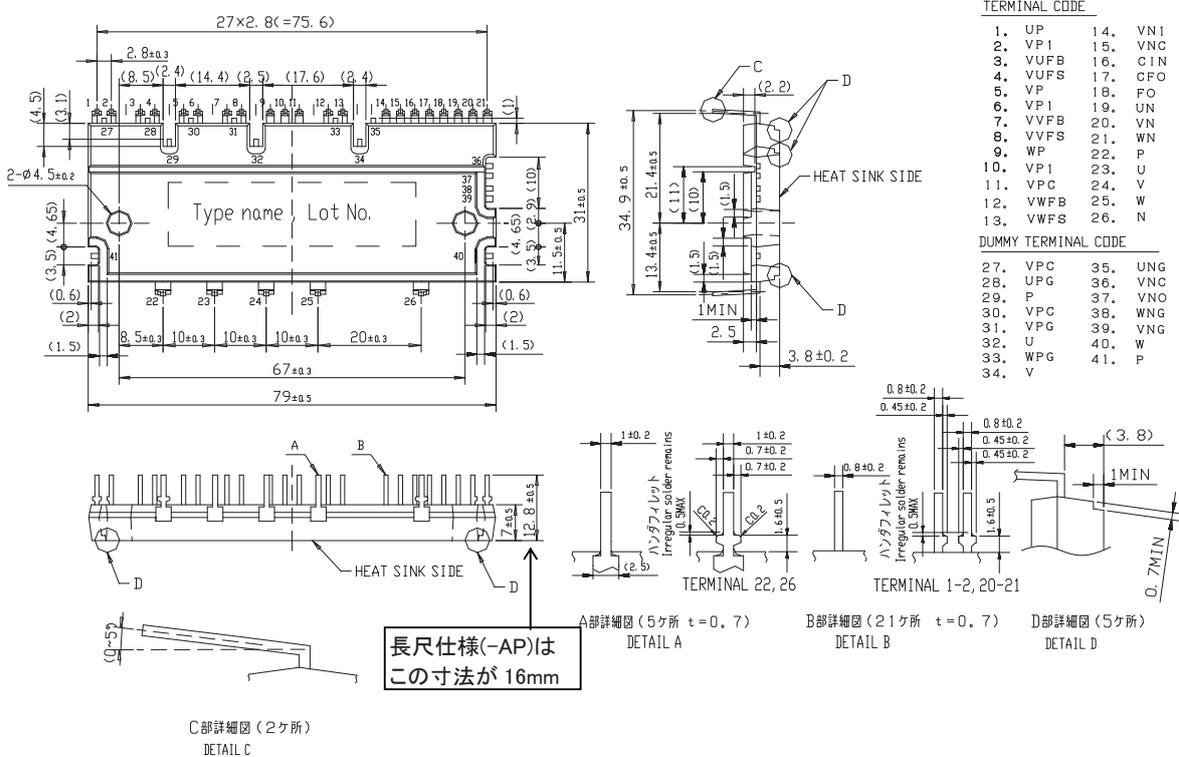


図 3-1: 大型 DIPIPM 外形図(PS2186X-P: 外部端子鉛フリー品)

### 3.2 小型 DIPIPM 外形寸法

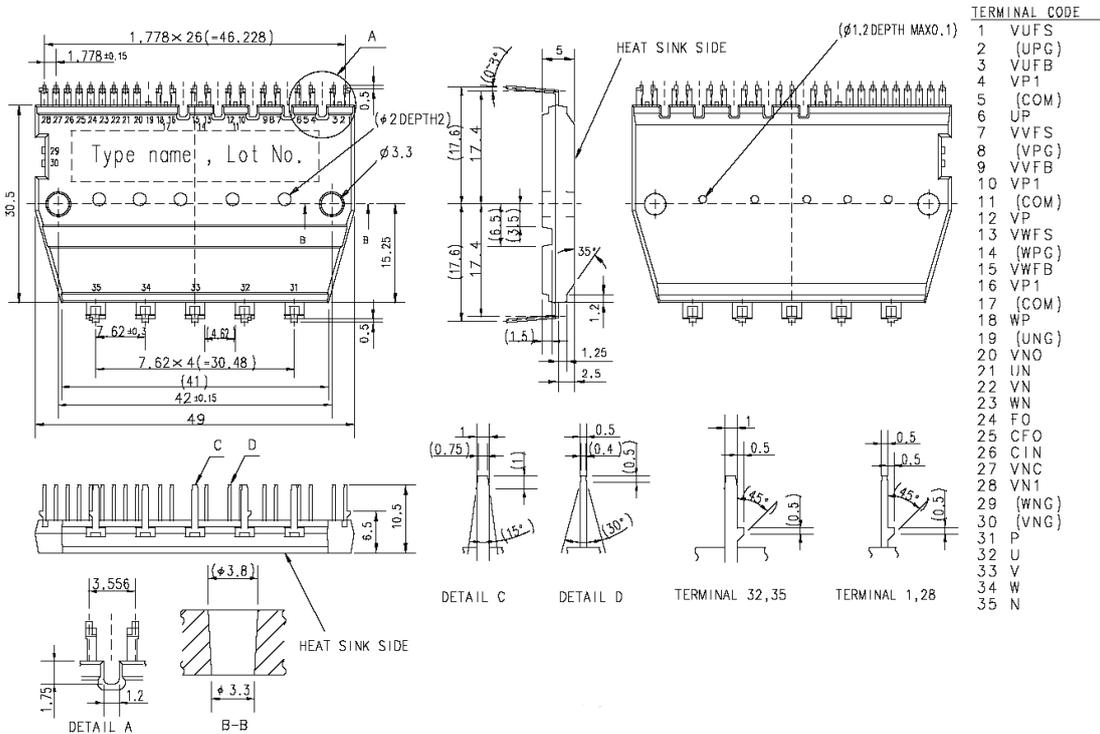


図 3-2: 小型 DIPIPM 外形図(PS2156X-P: 外部端子鉛フリー品)

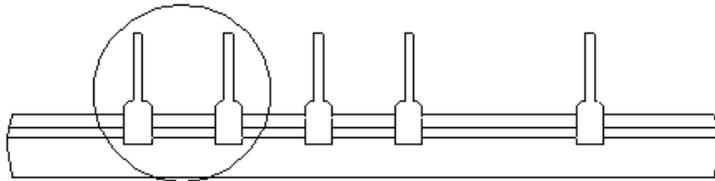
## 第3章 パッケージについて

### 3.3 従来品と鉛フリー品の差異について

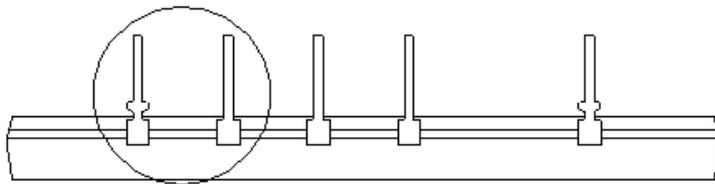
従来品に対し鉛フリー品は、下記の通り外部端子形状を変更しています。

#### (1) 大型 DIPIPM (PS2186X /-A)

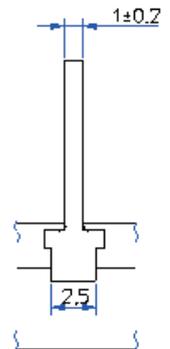
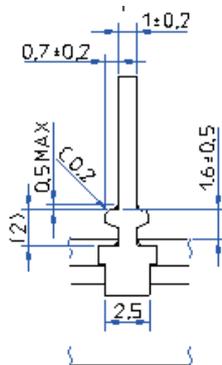
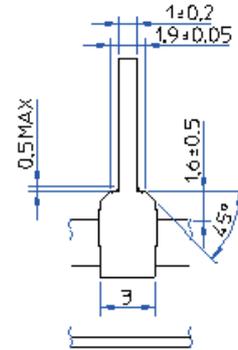
##### ① パワー端子側



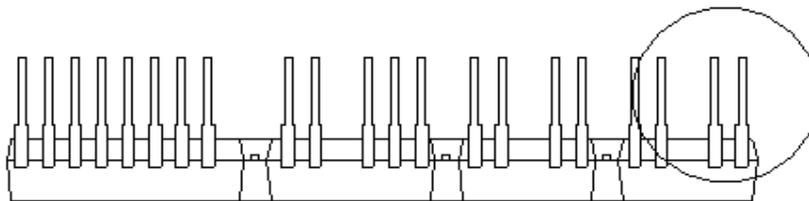
従来品 (鉛はんだメッキ品)



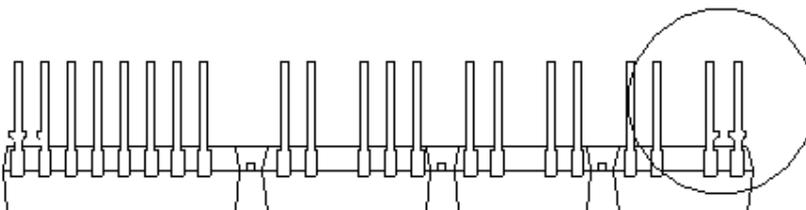
鉛フリー品



##### ② 制御端子側



従来品 (鉛はんだめっき品)



鉛フリー品

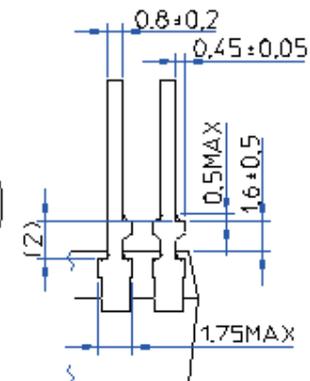
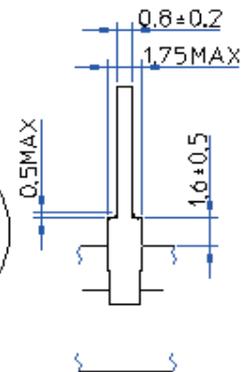
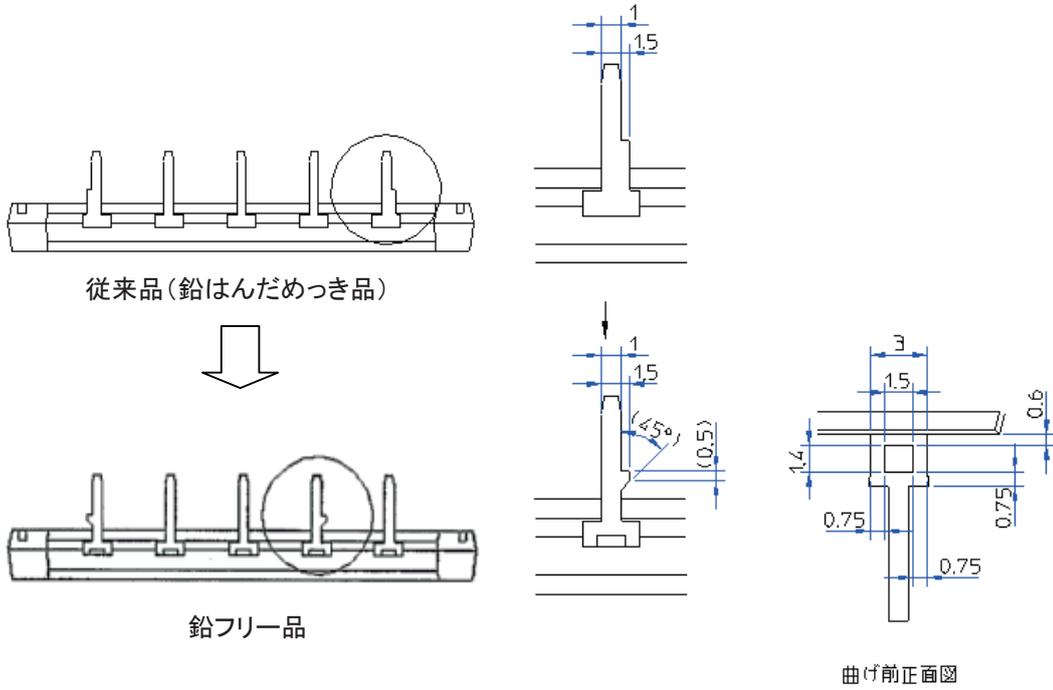


図 3-3: 大型 DIPIPM 外部端子形状変更図

## 第3章 パッケージについて

### (2) 小型 DIPIPM (PS2156X)

#### ① パワー端子側



#### ② 制御端子側

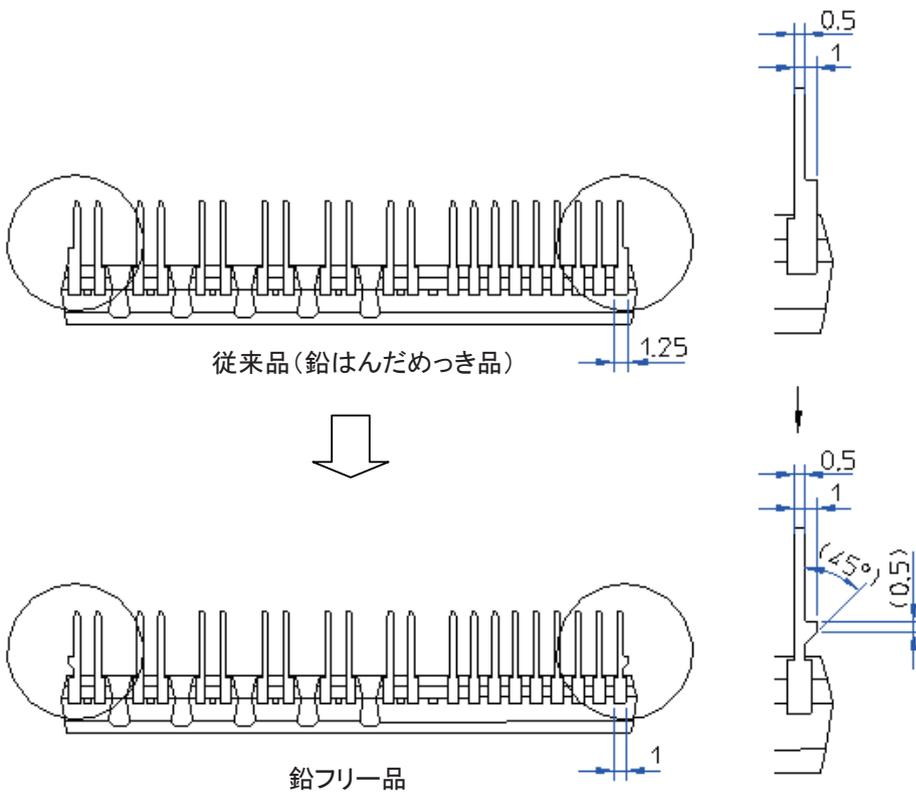


図 3-4: 小型 DIPIPM 外部端子形状変更図

## 第3章 パッケージについて

### 3.4 絶縁距離について

DIIPM の絶縁距離はそれぞれ表7、表8の通りです。

表7: 大型 DIIPM 絶縁距離(min.値)

空間距離(mm)		沿面距離(mm)	
パワー端子間	6.6	パワー端子間	6.6
制御端子間	3.55	制御端子間	3.55
対アース間(端子-放熱フィン間)	3.6	対アース間(端子-放熱フィン間)	4.0

表8: 小型 DIIPM 絶縁距離(min.値)

空間距離(mm)		沿面距離(mm)	
パワー端子間	4.0	パワー端子間	4.0
制御端子間	1.8	制御端子間	4.0
対アース間(端子-放熱フィン間)	2.3	対アース間(端子-放熱フィン間)	2.3*(4.0)

\* 小型 DIIPM の側面ダミー端子とフィン間沿面距離について

小型 DIIPM の側面にあるダミー端子(V、W相のN側 IGBT のゲート電位)とフィン間の沿面距離は下図の通り min.2.3mm となります。また、フィン固定のネジ部(フィンと同電位になる)とダミー端子間の沿面距離 X についてもワッシャなどのサイズによっては、4mm 以下になります。

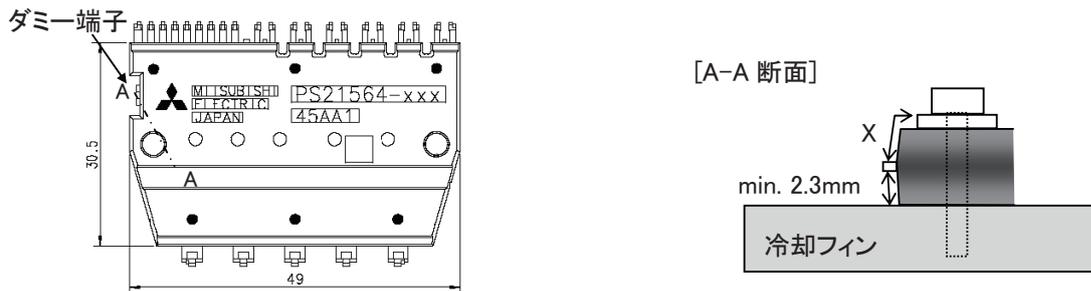


図 3-5: 小型 DIIPM ダミー端子-フィン間距離

大型 DIIPM に関しましては、ダミー端子-フィン間の沿面距離も min.4mm を確保しています。

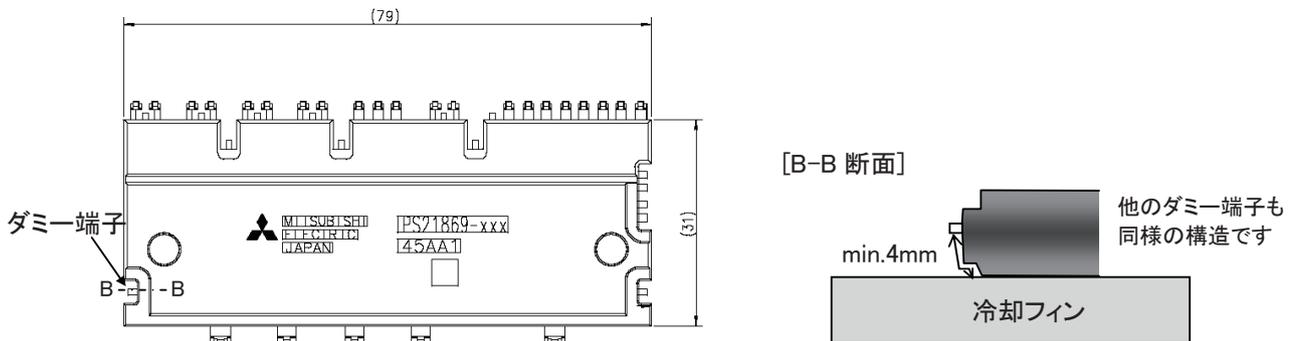


図 3-6: 大型 DIIPM ダミー端子-フィン間距離

## 第3章 パッケージについて

### 3.5 レーザーマーク位置について

図 3-7 に DIPIPM のレーザーマーキング範囲を示します。三菱マーク、形名(図中A)、ロット番号(図中B)は、モジュール上部にマーキングされます。形名、ロット番号は、レーザーマーキング範囲の左側にマーキングされます。

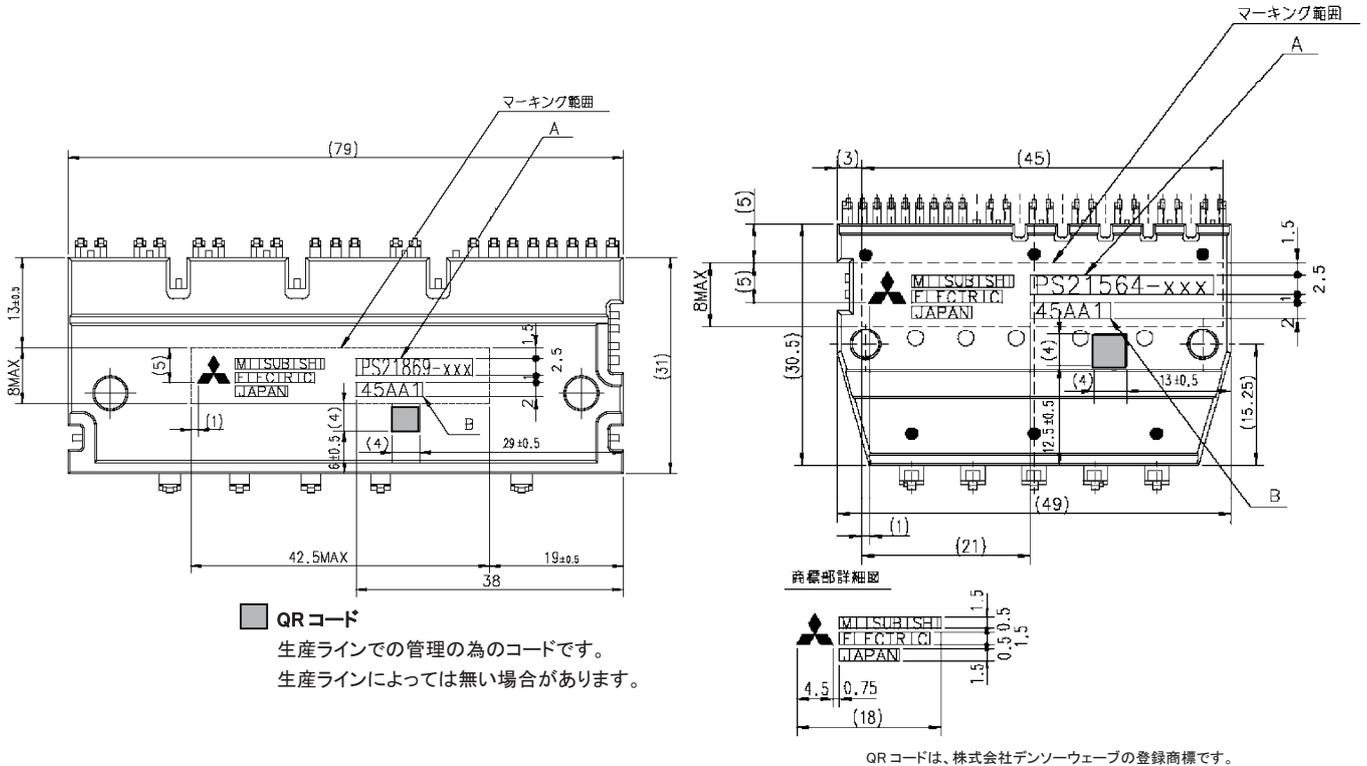


図 3-7: マーキング図

## 第3章 パッケージについて

## 3.6 入出力端子について

## 3.6.1 入出力端子配列と説明

表9: DIIPM 端子説明

大型 DIIPM			小型 DIIPM		
端子No.	端子名	説明	端子No.	端子名	説明
1	U <sub>P</sub>	UP 相制御入力信号端子	1	V <sub>UFS</sub>	UP 相駆動電源 GND 端子
2	V <sub>P1</sub>	UP 相制御電源端子	2	UPG	ダミーピン
3	V <sub>UFB</sub>	UP 相駆動電源端子	3	V <sub>UFB</sub>	UP 相駆動電源端子
4	V <sub>UFS</sub>	UP 相駆動電源 GND 端子	4	V <sub>P1</sub>	UP 相制御電源端子
5	V <sub>P</sub>	VP 相制御入力信号端子	5	COM	ダミーピン
6	V <sub>P1</sub>	VP 相制御電源端子	6	U <sub>P</sub>	UP 相制御入力信号端子
7	V <sub>VFB</sub>	VP 相駆動電源端子	7	V <sub>VFS</sub>	VP 相駆動電源 GND 端子
8	V <sub>VFS</sub>	VP 相駆動電源 GND 端子	8	VPG	ダミーピン
9	W <sub>P</sub>	WP 相制御入力信号端子	9	V <sub>VFB</sub>	VP 相駆動電源端子
10	V <sub>P1</sub>	WP 相制御電源端子	10	V <sub>P1</sub>	VP 相制御電源端子
11	V <sub>PC</sub>	P 側制御電源 GND 端子	11	COM	ダミーピン
12	V <sub>WFB</sub>	WP 相駆動電源端子	12	V <sub>P</sub>	VP 相制御入力信号端子
13	V <sub>WFS</sub>	WP 相駆動電源 GND 端子	13	V <sub>WFS</sub>	WP 相駆動電源 GND 端子
14	V <sub>N1</sub>	N 側制御電源端子	14	WPG	ダミーピン
15	V <sub>NC</sub>	N 側制御電源 GND 端子	15	V <sub>WFB</sub>	WP 相駆動電源端子
16	CIN	短絡トリップ電圧検出端子	16	V <sub>P1</sub>	WP 相制御電源端子
17	CFO	エラー出力パルス幅設定端子	17	COM	ダミーピン
18	F <sub>O</sub>	エラー出力端子	18	W <sub>P</sub>	WP 相制御入力信号端子
19	U <sub>N</sub>	UN 相制御入力信号端子	19	UNG	ダミーピン
20	V <sub>N</sub>	VN 相制御入力信号端子	20	VNO	←注1)
21	W <sub>N</sub>	WN 相制御入力信号端子	21	U <sub>N</sub>	UN 相制御入力信号端子
22	P	インバータ電源端子	22	V <sub>N</sub>	VN 相制御入力信号端子
23	U	U 相出力端子	23	W <sub>N</sub>	WN 相制御入力信号端子
24	V	V 相出力端子	24	F <sub>O</sub>	エラー出力端子
25	W	W 相出力端子	25	CFO	エラー出力パルス幅設定端子
26	N	インバータ GND 端子	26	CIN	短絡トリップ電圧検出端子
27	VPC	ダミーピン	27	V <sub>NC</sub>	N 側制御電源 GND 端子
28	UPG	ダミーピン	28	V <sub>N1</sub>	N 側制御電源端子
29	P	ダミーピン	29	WNG	ダミーピン
30	VPC	ダミーピン	30	VNG	ダミーピン
31	VPG	ダミーピン	31	P	インバータ電源端子
32	U	ダミーピン	32	U	U 相出力端子
33	WPG	ダミーピン	33	V	V 相出力端子
34	V	ダミーピン	34	W	W 相出力端子
35	UNG	ダミーピン	35	N	インバータ GND 端子
36	VNC	ダミーピン			
37	VNO	ダミーピン			
38	WNG	ダミーピン			
39	VNG	ダミーピン			
40	W	ダミーピン			
41	P	ダミーピン			

注 1) PS21562-P(5A/600V)および、PS21563-P(10A)の VNO 端子は、N と接続してください。

PS21564-P(15A/600V)の VNO 端子は、“NC”(未接続)としてください。

注 2) ダミーピンは、パターンや他の端子等と接続しないでください。

## 第3章 パッケージについて

## 3. 6. 2 入出力端子

表 10: DIPIPM の入出力端子構造

項目	記号	内容
P 側駆動電源端子 P 側駆動電源 GND 端子	$V_{UFB}-V_{UFS}$ $V_{VFB}-V_{VFS}$ $V_{WFB}-V_{WFS}$	<ul style="list-style-type: none"> <li>・ P-side IGBT 駆動用電源端子です。</li> <li>・ DIPIPM は、ブートストラップ回路を外付けすることにより外部電源は不要となります。ブートストラップコンデンサは、<math>V_D</math> から N-side IGBT のスイッチンググループによって充電されます。</li> <li>・ <math>V_{DB}</math> が安定していないと誤動作の原因となります。ブートストラップコンデンサと並列に、周波数及び温度特性の良いパスコン(2 <math>\mu</math>F 程度)を接続されることを推奨します。</li> <li>・ 制御電源へのサージ電圧吸収用にツェナダイオード(ツェナ電圧 24V、電力損失 1W 程度)を端子近傍に接続することをお奨めします。</li> </ul>
P 側制御電源端子 N 側制御電源端子	$V_{P1}$ $V_{N1}$	<ul style="list-style-type: none"> <li>・ 内蔵 IC の制御側電源端子です。(LVIC と HVIC)。</li> <li>・ <math>V_{P1}, V_{N1}</math> は外部基板上で接続してください。</li> <li>・ ノイズと電源リップルによる誤動作を抑えるために周波数特性の良い平滑コンデンサを制御端子近傍に接続ください。</li> <li>・ 電圧リップルは規格内にはいるように設計ください。</li> <li>・ 制御電源へのサージ電圧吸収用にツェナダイオード(ツェナ電圧 24V、電力損失 1W 程度)を端子近傍に接続することをお奨めします。</li> </ul>
GND 端子	$V_{PC}$ $V_{NC}$	<ul style="list-style-type: none"> <li>・ 内蔵 IC の制御側グランド端子です。(LVIC と HVIC)</li> <li>・ 制御電源のグランドになるのでノイズの影響を避けるため、母線電流は流れないようにください。</li> </ul>
制御入力端子	$U_P, V_P, W_P$ $U_N, V_N, W_N$	<ul style="list-style-type: none"> <li>・ DIPIPM のスイッチング制御する入力端子です。</li> <li>・ 電圧駆動タイプです。内部は CMOS 構成のシュミットトリガ回路に接続されています。</li> <li>・ ノイズに敏感ですので、パターンは最短としかつ配線に注意してください。</li> <li>・ 発振現象を防止するために RC のカップリングを接続してください。</li> </ul>
短絡トリップ 電圧検出端子	CIN	<ul style="list-style-type: none"> <li>・ この端子と <math>V_{NC}</math> 間に電流検出抵抗を接続し、この抵抗に発生する電圧を検出します。CIN 端子の入カインピーダンスは 600k<math>\Omega</math> 程度です。</li> <li>・ ノイズを除去するために、RC フィルタを接続してください。</li> </ul>
エラー出力端子	F <sub>O</sub>	<ul style="list-style-type: none"> <li>・ DIPIPM の異常状態(N 側の SC,UV 回路動作時)を示す出力です。</li> <li>・ オープンドレイン出力です。この端子は、外部で 5V 系電源に 10k<math>\Omega</math> 程度の抵抗でプルアップしてください。</li> </ul>
エラー出力パルス幅 設定端子 (コンデンサ接続)	CFO	<ul style="list-style-type: none"> <li>・ エラー出力時間幅を設定する端子です。</li> <li>・ この端子と <math>V_{NC}</math> 間にコンデンサを挿入し、エラー出力時間幅を設定します。</li> <li>・ コンデンサ容量 22nF(エラー出力時間幅 typ 値 1.8ms)を推奨します。</li> </ul>
インバータ 電源端子	P	<ul style="list-style-type: none"> <li>・ インバータの電源端子です。</li> <li>・ P-side IGBT のコレクタに接続されています。</li> <li>・ パターンのインダクタンス成分によるサージ電圧を抑制するため、平滑コンデンサを P,N 両端子の直近に配置してください。また、周波数特性に優れたフィルムコンデンサの追加も効果的です。</li> </ul>
インバータGND端子	N	<ul style="list-style-type: none"> <li>・ インバータのグランドです。N-side IGBT のエミッタを接続しています。</li> </ul>
出力端子	U,V,W	<ul style="list-style-type: none"> <li>・ インバータ出力用の端子です。</li> <li>・ AC モータなどの負荷を接続します。内部はハーフブリッジで構成された出力 IGBT の中点に接続されています。</li> </ul>

## 第3章 パッケージについて

### 3.6.3 保護機能

表 11: 保護機能の説明

機能	記号	機能の内容
通常駆動	—	<ul style="list-style-type: none"> <li>入力形式は、Hi アクティブで駆動します。</li> <li>入力信号が <math>V_{th(off)}</math> より低いとき(オフレベル)IGBT がオフ、<math>V_{th(on)}</math> より高いとき(オンレベル)IGBT がオンするように駆動します。</li> </ul>
短絡保護	SC	<ul style="list-style-type: none"> <li>母線に流れる順方向コレクタ電流を DIPIPM 外部のシャント抵抗で検出し、SCトリップレベルを超える電流が流れたとき短絡状態と判定し、N-side IGBT を即遮断します。</li> <li>エラー出力は、DIPIPM 外部シャント抵抗に電流異常が発生したとき出力し、出力期間は、DIPIPM 制御端子 CFO-<math>V_{NC}</math> 間に外部より接続するコンデンサ容量により決められます。リセットはある期間エラー出力した後(外付けコンデンサにより決定される期間)の次の入力信号で行われます。</li> </ul>
制御電源 低下保護	UV <sub>D</sub>	<ul style="list-style-type: none"> <li>N-side 制御電源電圧を検出し、UVトリップレベル以下の電圧が一定期間以上継続すると N-side IGBT の入力信号を受け付けません。</li> <li>制御電源電圧低下状態は UVトリップレベル以下となってから UVリセットレベル以上となるまでと判定します。</li> <li>UVによるエラー出力期間は、DIPIPM 外付けコンデンサ(CFO-<math>V_{NC}</math> 間)容量により決定されます。リセットは外付けコンデンサにより決定される期間エラー出力した後、制御電源電圧がリセットレベル以上になっていれば、入力信号によりリセットされます。</li> </ul>
	UV <sub>DB</sub>	<ul style="list-style-type: none"> <li>P-side 駆動電源電圧を検出し、UVトリップレベル以下の電圧が一定期間以上継続すると P-side IGBT の入力信号を受け付けません。</li> <li>駆動電源電圧低下状態は、UVトリップレベル以下となってから UVリセットレベル以上となるまでと判定します。</li> <li>P-side UVによるエラー出力はありません。</li> </ul>

### 3.6.4 DIPIPM の動作シーケンスについて

DIPIPM Ver. 3は、従来のIPMやDIPIPMと異なり、ハイアクティブ(Hi信号でIGBTがON)動作となっています。

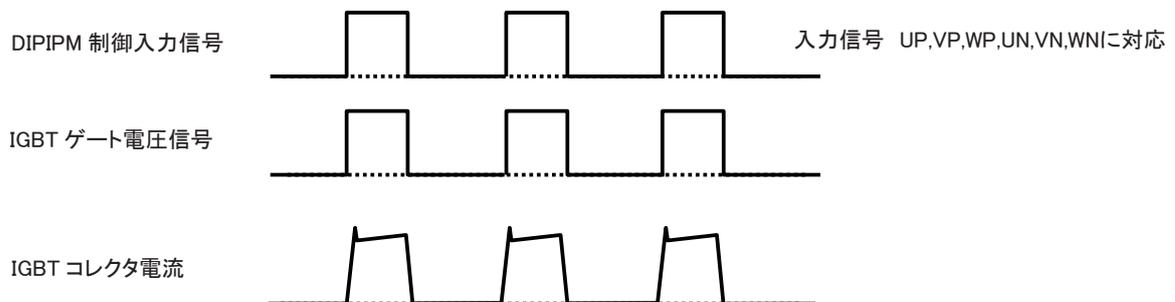


図 3-8: 動作シーケンス

## 第3章 パッケージについて

### 3.6.5 取り付け方法と注意点(平面度/締め付け度/ネジの規格/グリース)

モジュールを放熱フィンなどに取り付ける場合、極端な片締めを行いますと、モジュール内シリコンチップに応力が加わり素子の破壊または劣化を招くことにもなります。締め付け順序例を図 3-9 に示します。

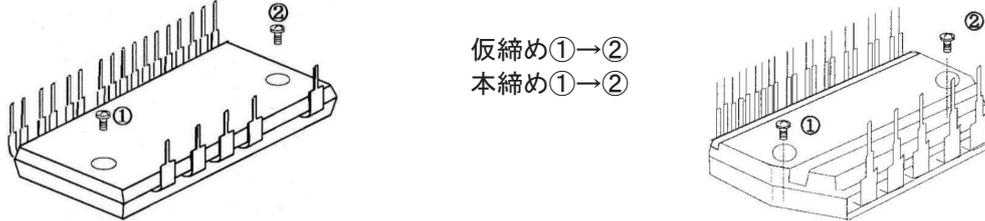


図 3-9: DIPIPM 締め付け順序例

\* : 仮締めの締め付けトルクは最大定格の 20~30%を目安に設定してください。

表 12: 締付トルク強度とヒートシンク平面度の規格

項目	条件		最小値	標準値	最大値	単位
締付トルク強度	大型DIP	推奨値 1.18 N・m, 取付けネジ:M4	0.98	1.18	1.47	N・m
	小型DIP	推奨値 0.78 N・m, 取付けネジ:M3	0.59	0.78	0.98	N・m
ヒートシンク平面度	—		-50	—	+100	μm

ヒートシンクの平面度は図 3-10 のように規定しています。

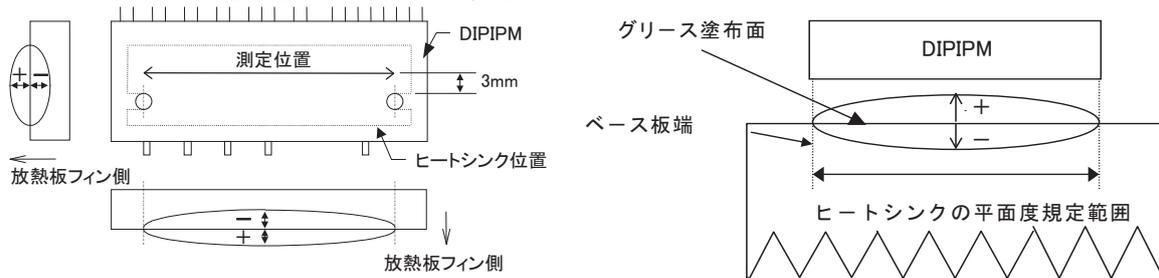


図 3-10: ヒートシンク/放熱フィンの平面度測定点

注) 小型 DIPIPM の場合は、ネジ位置から、主端子側へ 3mm の所で測定します。

放熱効果を最大限得るためには、その接触面積をできるだけ大きくし接触熱抵抗を最小にする必要があります。放熱フィンの平面度(反り/凹凸)は、DIPIPM 取り付け面において、図 3-10 のとおりとしてください。また、表面仕上げ Rz12 以内としてください。

また、DIPIPM とヒートシンクとの接触面には熱伝導性の良いグリースを 100 μm~200 μm 程度、均一になるように塗布してください。ヒートシンクとの接触面にグリースを塗布しますと接触部の腐食防止にも役立ちます。ただし、塗布するグリースは、使用動作温度範囲内で変質せず、経年変化のないものをご使用ください。

締め付けには、トルクレンチを使用し所定のトルクまで締めます。締め付けトルクが大きすぎると、前記の片締め同様、素子の損失または、劣化を招く危険性があります。DIPIPM とヒートシンクの接触面に、異物が混入しないようにしてください。

# 第4章 DIPIPMの使用方法和応用について

## 第4章 DIPIPM の使用方法と応用について

### 4.1 システム接続図

C1:温度・周波数特性に優れた電解コンデンサ

注)この値は応用システムに使われる PWM 制御入力方式によって変わります。

C2:0.22~2 $\mu$ F ノイズ除去用の温度・周波数・DC バイアス特性に優れたセラミックコンデンサ(B,R 特性など。)

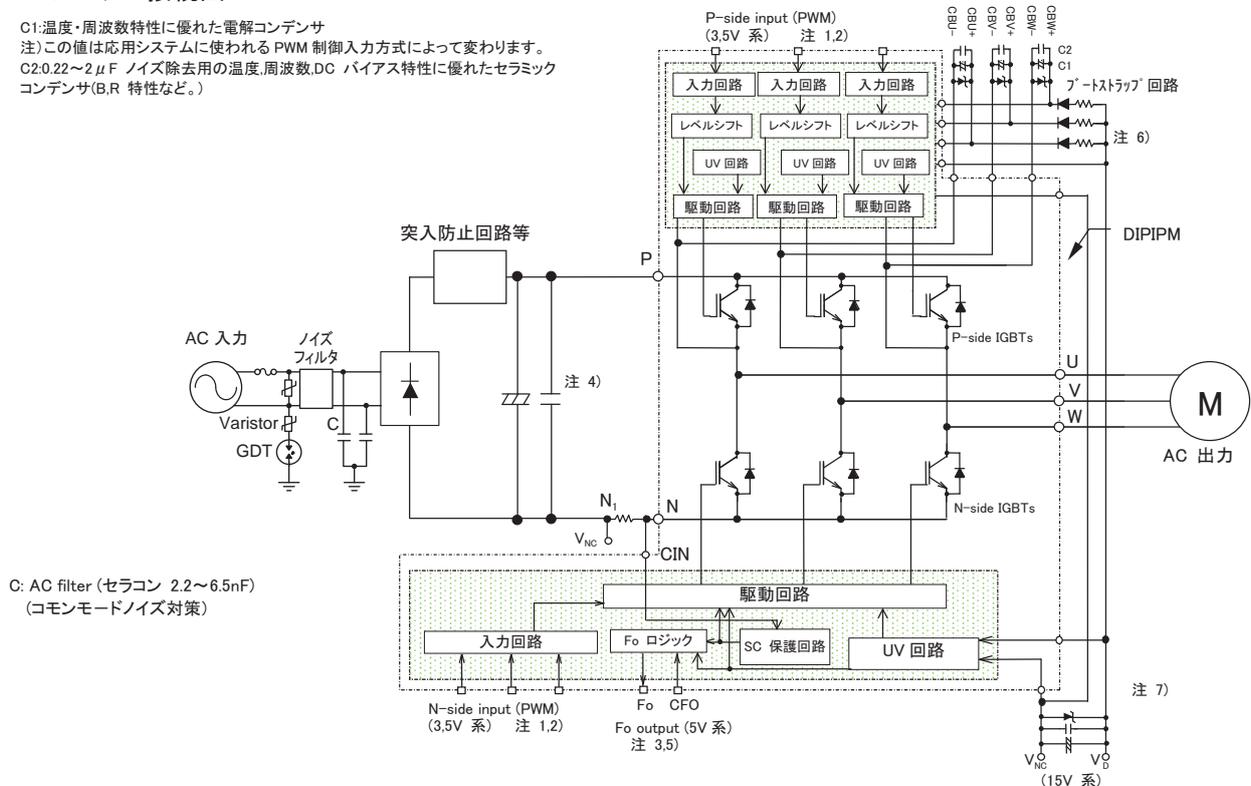


図 4-1: DIPIPM システム接続図(例)

注 1) 入力信号はハイアクティブです。IC 内部で 2.5k $\Omega$  (min)の抵抗でプルダウンしています。RC フィルタを挿入される場合は、入力のしきい値電圧を満足するように設定してください。

注 2) 専用 HVIC を採用しているため、絶縁素子が不要であり、MCU に直接、接続することができます。ただし、電気的絶縁にはなりませんのでご注意ください。

注 3) この出力段は、オープンドレインです。10k $\Omega$  程度の抵抗で 5V 電源のプラス側へプルアップしてご使用ください。

注 4) サージ電圧による耐電圧破壊を防止するために、平滑用電解コンデンサと P,N1 端子間の配線は、できるだけ短くしてください。また、PN1 端子間に 0.1~0.22 $\mu$ F 程度の C スナバのご使用をお奨めします。

注 5) Fo 出力パルス幅は、CFO-V<sub>NC</sub> 端子間の外部コンデンサにより決められています。  
(例: C<sub>F0</sub>=22nF $\rightarrow$ t<sub>F0</sub>=1.8ms(typ.))

注 6) ブートストラップダイオードは耐電圧 600V 以上の高速リカバリダイオード(リカバリ時間 100ns 以下)を使用してください。

注 7) 制御電源へのサージ電圧吸収用にツェナダイオード(ツェナ電圧 24V、許容損失 1W 程度)を制御電源端子間近傍に接続することをお奨めします。

## 第4章 DIPIPMの使用方法和応用について

### 4.2 入力回路について

#### 4.2.1 制御入力端子構造と応用例について

DIPIPMの入力端子はハイアクティブ動作です。従来のIPMやDIPIPM Ver. 2はローアクティブ動作で、15V系電源とマイコン等の信号系電源の立上げ、立下げシーケンスに制約がありました。DIPIPM Ver. 3では、ハイアクティブ動作にすることで立上げ・立下げシーケンスに関して、フェイルセーフとなります。ハイアクティブ動作の為、プルアップ抵抗が不要です。また、プルダウン抵抗(2.5k $\Omega$ )を内蔵しており、外付けのプルダウン抵抗は不要です。

また、しきい値を従来より低めに設定することで、DSPや3Vマイコンなどとのダイレクト接続が可能となります。

図4-2にDIPIPM入力部ブロック図、表13に入力しきい値電圧規格を示します。

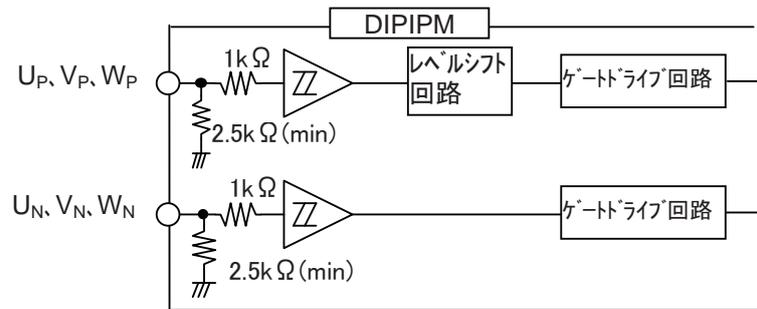


図4-2: DIPIPM 入力部ブロック図

表13: 入力しきい値の規格(V<sub>D</sub>=15V, T<sub>j</sub>=25°C)

項目	記号	条件	最小値	標準値	最大値	単位
1. 入力オンしきい値電圧	V <sub>th(on)</sub>	U <sub>P</sub> , V <sub>P</sub> , W <sub>P</sub> - V <sub>NC</sub>	2.1	2.3	2.6	V
2. 入力オフしきい値電圧	V <sub>th(off)</sub>	U <sub>N</sub> , V <sub>N</sub> , W <sub>N</sub> - V <sub>NC</sub> 端子間	0.8	1.4	2.1	

#### 4.2.2 入力耐圧について

DIPIPMの入力信号、F<sub>o</sub>出力はLogic系(3.5V)インターフェースとしていますが15Vでの使用も可能です。入力、及びF<sub>o</sub>出力の電圧最大定格は以下の通りです。尚、F<sub>o</sub>はオープンドレイン出力で、電源にプルアップして使用してください。

表14: 入力電圧とエラー出力電圧の最大定格(指定のない場合 T<sub>j</sub>=25°C)

項目	記号	条件	定格値	単位
入力電圧	V <sub>CIN</sub>	U <sub>P</sub> , V <sub>P</sub> , W <sub>P</sub> - V <sub>NC</sub> 間, U <sub>N</sub> , V <sub>N</sub> , W <sub>N</sub> - V <sub>NC</sub> 間	-0.5 ~ V <sub>D</sub> +0.5	V
エラー出力印加電圧	V <sub>FO</sub>	F <sub>o</sub> - V <sub>NC</sub> 間	-0.5 ~ V <sub>D</sub> +0.5	V

#### 4.2.3 最小入力パルス幅について

表15: 最小入力パルス幅の規定

許容最小 入力パルス幅	PW <sub>IN</sub> (on)	条件	形名	最小	標準	最大	単位	
		—	—	—	—	—		
	PW <sub>IN</sub> (off)	200 ≤ V <sub>CC</sub> ≤ 350V 13.5 ≤ V <sub>D</sub> ≤ 16.5V 13.0 ≤ V <sub>DB</sub> ≤ 18.5V -20 ≤ T <sub>f</sub> ≤ 100°C Nライン配線インダクタンス 10nH以下	定格電流以下	全品種	0.3	—	—	μs
				PS21562-P	0.5	—	—	
				PS21563-P	0.5	—	—	
				PS21564-P	0.5	—	—	
				PS21865-P	1.4	—	—	
				PS21869-P	3.0	—	—	
			定格電流 ~ 定格電流 × 1.7	PS21562-P	0.5	—	—	
				PS21563-P	0.5	—	—	
				PS21564-P	2.0	—	—	
				PS21865-P	2.5	—	—	
				PS21867-P	3.0	—	—	
				PS21869-P	5.0	—	—	
			定格電流 × 1.7 ~ 定格電流 × 2.0	PS21562-P	0.5	—	—	
				PS21563-P	0.7	—	—	
				PS21564-P	2.6	—	—	
				PS21865-P	3.0	—	—	
				PS21867-P	3.6	—	—	
				PS21869-P	5.9	—	—	

\* : PW<sub>IN</sub>(on)以下のパルス幅の入力オン信号に対しては出力が応答しないことがあります。

PW<sub>IN</sub>(off)以下のパルス幅の入力オフ信号に対しては出力が応答しない場合や正常に動作しない場合があります。

## 第4章 DIPIPMの使用方法和応用について

### 4.3 単電源駆動方式 4.3.1 初期充電動作

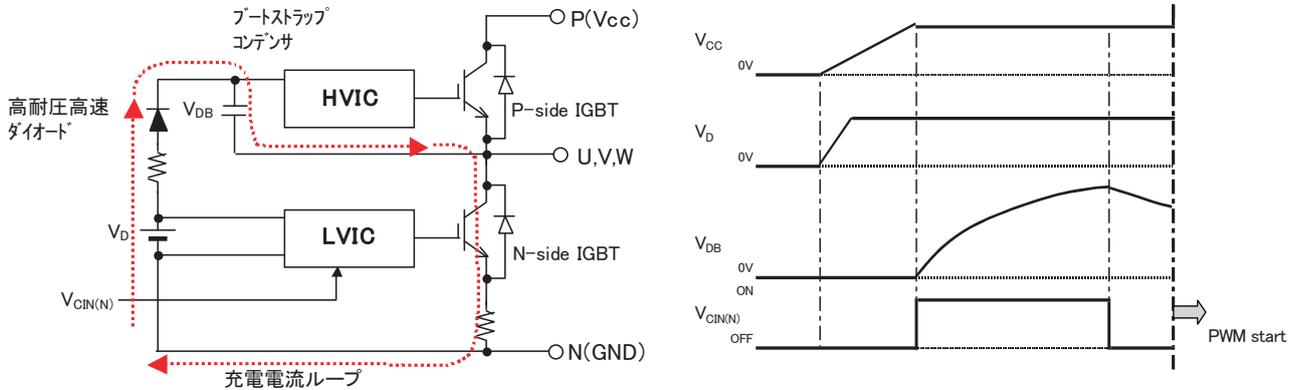


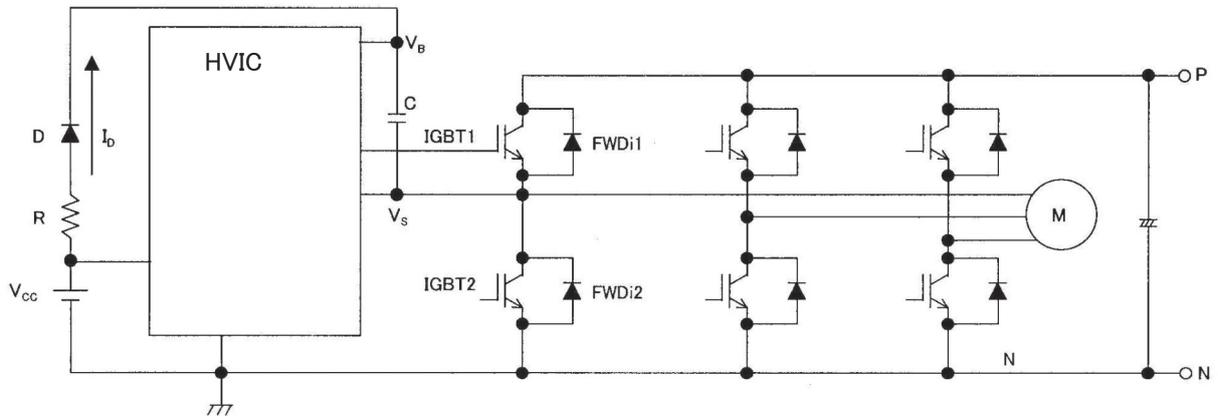
図 4-3: ブートストラップ充電電流ループと初期充電タイミングチャート

#### 初期充電方法

DIPIPM は、始動時にブートストラップ電源の充電用信号を印加する必要があります。ブートストラップコンデンサの充電は図 4-3 の様に、N側IGBTをターンオンさせることで行います。ブートストラップコンデンサを十分充電できる充電パルスを印加してください。また、ブートストラップコンデンサが十分に充電された後、PWM スタート前に P-Side にリセット用パルスを入力してください。

参考)コンデンサ容量 100  $\mu$ F、制限抵抗 50  $\Omega$  程度での初期充電時間は、約 5msec です。

### 4.3.2 インバータ動作中のブートストラップ充放電動作



IGBT2 の  $V_{CE(sat)}$  は  $V_{sat2}$ 、FWDi2 の  $V_{EC}$  は  $V_{EC2}$ 、D の  $V_F$  は  $V_{F1}$

図 4-4: インバータ回路図

#### (1) ブートストラップコンデンサ(C1)の充電動作

##### (1-1) IGBT2がON状態の時(図 4-5)

IGBT2がON状態の時、Cの充電電圧 ( $V_{C(1)}$ ) は、次式のようになります。

$$V_{C(1)} = V_{CC} - V_{F1} - V_{sat2} - I_D \cdot R \text{ (過渡状態)}$$

$$V_{C(1)} = V_{CC} \text{ (定常状態)}$$

この状態から、IGBT2がOFFし、上下アームOFFの期間(IGBT1, 2のデッドタイム期間)は、通常FWDi1が導通する回生モードとなり、 $V_s$ の電位は、P電位近くまで上昇するため、Cは充電されません。

その後、IGBT1がONとなると、その駆動電圧は、 $V_{C(1)}$ の電位から駆動回路の消費電流により徐々に低下していきます。

## 第4章 DIIPMの使用方法和応用について

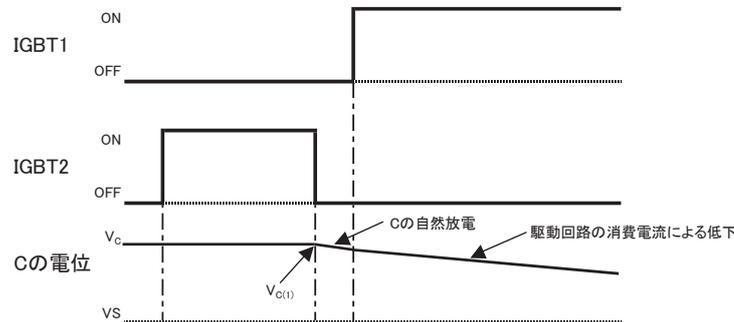


図 4-5: (1-1)のタイミングチャート

(1-2) IGBT2がOFF状態でFWDi2がON状態の時(図 4-6)

IGBT2がOFF状態でFWDi2がON状態時、Cの充電電圧( $V_c$ )は、次式のようにになります。

$$V_{c(2)} = V_{cc} - V_{F1} + V_{EC2}$$

この状態において、IGBT2がOFFで、IGBT1がOFFの期間は、FWDi2が導通する回生モードを維持します。従って、 $V_s$ の電位は $V_{EC2}$ 低下し、この分Cへの充電が行われます。その後IGBTがONとなると、その駆動電圧は、 $V_{c(2)}$ の電位から駆動回路の消費電流により徐々に低下していきます。

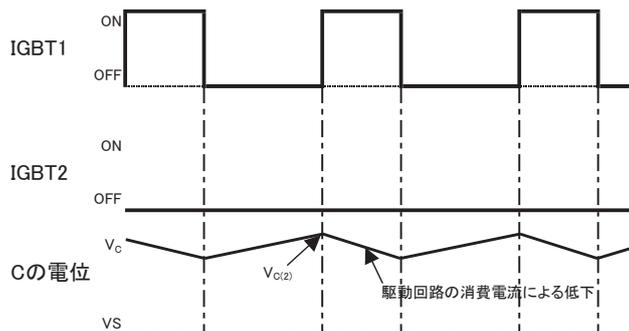


図 4-6: (1-2)のタイミングチャート

(2) ブートストラップコンデンサ(C1)、抵抗(R)設定時の注意事項

ブートストラップコンデンサ(C)の容量は、IGBT1の最大ONパルス幅 $T1$ での、ICの駆動電流 $I_{BS}$ (温度特性、周波数特性を考慮)によるCの放電許容電圧 $\Delta V$ から設定し、

$$C = I_{BS} \times T1 / \Delta V$$

となり、マージン分を付加します。

抵抗Rは、基本的には、IGBT2の最小ONパルス幅 $T2$ で、 $\Delta V$ だけCに充電できる $C1 \cdot R2$ の時定数となるように設定します。ただし、IGBT1のみが、ON-OFF-ONとなる静止モードが存在する時(図 4-7)は、ON期間で消費された電流による電圧低下分を、OFF期間で充電するように時定数を設定する必要があります。

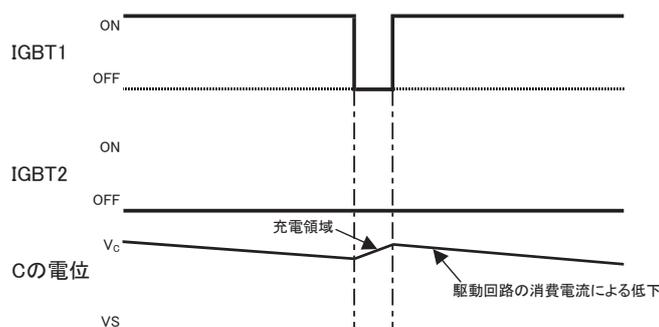


図 4-7: (2)のタイミングチャート

## 第4章 DIPIPMの使用方法和応用について

### [設定例]

$V_{DB}$  が 13.5V 以下にならないように、例えば  $\Delta V_{DB}(I_{DB}$  による消費電圧)=1V とする。ハイサイド側 IGBT1 最大 ON パルス幅  $T1$  を 5ms とする。 $I_{DB}$  は規格 max の 0.40mA とする。

$$C=I_{DB} \times T1 / \Delta V=2.0 \times 10^{-6}$$

すなわち、ブートストラップコンデンサ  $C$  の容量は、 $2.0 \mu F$  となり、これにマージン分を付加します。バラツキ、信頼性等を考慮し、 $C$  の容量は計算結果の 2~3 倍に選定するのが一般的です。

次に、ハイサイド側 IGBT1 の最大 ON パルス幅 5ms で減衰した電圧  $\Delta V_{DB}(I_{DB}$  による消費電圧)=1V を、ローサイド側 IGBT2 の最小 ON 期間または、ハイサイド側 IGBT1 のみが ON-OFF-ON を繰り返すモードがある場合は、ハイサイド側 IGBT1 最大 ON パルス直後のハイサイド側 IGBT1 最小 OFF 期間(FWDi の還流期間)で充電する必要がありますので、その場合の制限抵抗  $R$  の設定例を下記に示します。

例)

ブートストラップコンデンサ  $C$  の容量を、 $5 \mu F$ 、 $V_D=15V$ 、 $V_{DB}=14V$  と仮定する。ローサイド側 IGBT2 の最小 ON 期間または、ハイサイド側 IGBT1 最小 OFF 期間  $t_0$  を  $20 \mu s$  と仮定すると、この期間で  $\Delta V_{DB}=1V$  充電する必要があります。

$$R=(V_D - V_{DB}) \times t_0 / (C \times \Delta V_{DB})=4$$

すなわち、制限抵抗は  $4 \Omega$  となります。

\* : DCBLM 制御、IM 2 相変調を行う場合は、ハイサイド側 IGBT の ON 期間が長いモードが発生するため、上記に注意し設計してください。

注) 上記は計算による設定例です。御社での制御パターンを考慮し、評価にてご確認ください。また、最終的には部品の寿命も考慮し設定してください。

### ブートストラップダイオード D の選定

ブートストラップダイオード  $D$  は、耐圧 600V 以上のものを使用してください。DIPIPM は電源電圧の最大定格  $V_{CC}=450V$  を保証しており、ブートストラップダイオード  $D$  に印加される電圧は、サージ電圧を含めると 500V 印加される可能性があります。その為、マージンを考慮し、耐圧 600V 以上を推奨します。また、特性についても、高速リカバリーのものを使用してください。(リカバリー時間  $t_{rr}=100ns$  以下のものを推奨します)

参考) ブートストラップダイオードの例として、形名 10DF06(日本インター製)があります。

### 制御電源 $V_D$ 、 $V_{DB}$ ノイズフィルタ

DIPIPM の制御系電源端子( $V_{P1}-V_{NC}$  間、 $V_{N1}-V_{NC}$  間、 $V_{UFB}-V_{UFS}$  間、 $V_{VFB}-V_{VFS}$  間、 $V_{WFB}-V_{WFS}$  間)にノイズフィルタ  $0.22 \sim 2 \mu F$  程度のフィルムコンデンサまたはセラミックコンデンサの挿入を推奨します。電源ラインの配線インピーダンス低減により、ノイズフィルタコンデンサの値は小さく設計することができます。電源ノイズの変動成分が  $\pm 1V / \mu s$  より緩やかになるように、また、リップル電圧が 2V より小さくなるように設計してください。

参考)

制御電源は AC 電圧よりトランスで降圧し、DC 電圧に変換した後、DC-DC コンバータ(3 端子レギュレータ)で作る場合と DC 電圧より直接 DC-DC コンバータ(スイッチングレギュレータ)で作る場合の 2 方式が一般的に使用されます。

## 第4章 DIIPMの使用方法和応用について

### (3) P側駆動電源(VDB)回路電流特性

P側駆動電源(VDB)回路電流のキャリア周波数特性を図 4-8~10 に示します。(代表例 PS21865-P)

条件:  $V_D=V_{DB}=15V$ ,  $T_j=-20, 25, 125^\circ C$ , Duty=10, 30, 50, 70, 90%

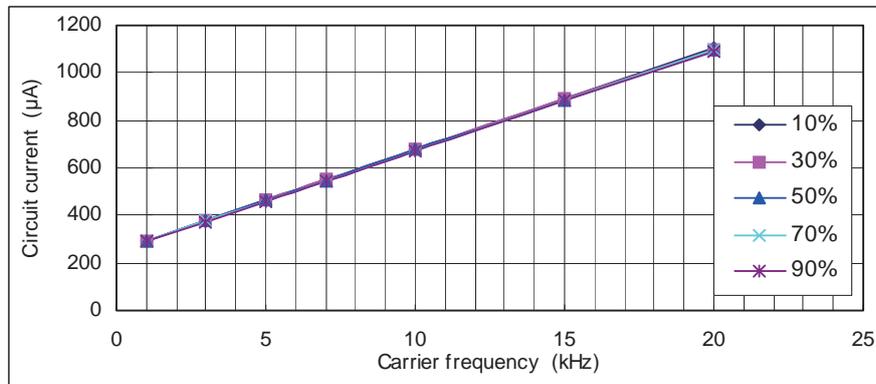


図 4-8:  $T_j=-20^\circ C$  の場合の特性

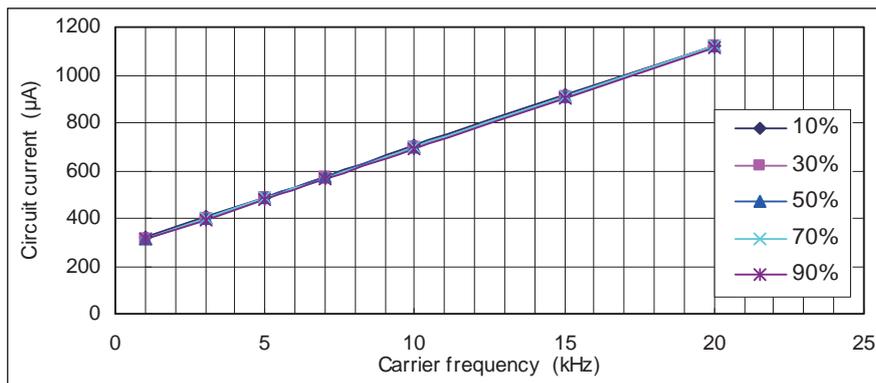


図 4-9:  $T_j=25^\circ C$  の場合の特性

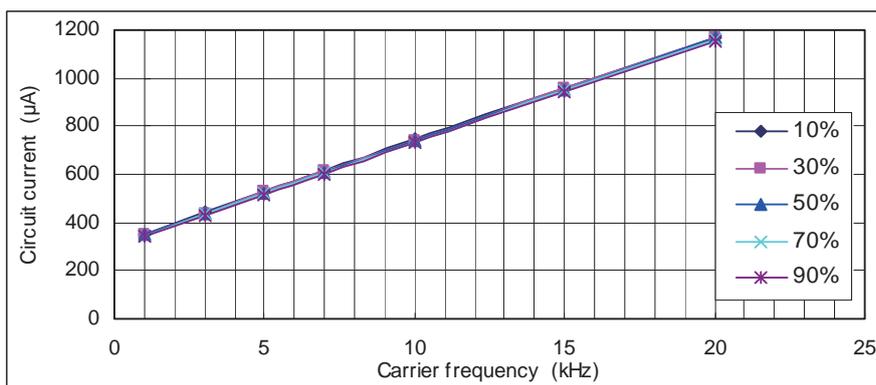


図 4-10:  $T_j=125^\circ C$  の場合の特性

## 第4章 DIPIPMの使用方法和応用について

表16: データ例(各パラメータでの回路電流値 代表例 PS21865-P)

(unit:  $\mu$ A)

Tj (°C)	キャリア周波数 fc(kHz)	Duty (%)				
		10	30	50	70	90
-20	1	296	294	292	291	289
	3	381	380	378	376	374
	5	466	464	463	461	459
	7	552	549	548	546	544
	10	680	677	675	673	670
	15	892	889	886	884	881
	20	1104	1101	1098	1095	1092
25	1	318	316	314	312	310
	3	404	402	400	398	395
	5	490	488	485	483	480
	7	575	573	571	568	565
	10	703	700	698	696	692
	15	914	912	910	907	903
	20	1125	1123	1121	1118	1114
125	1	353	351	348	346	343
	3	441	439	436	433	429
	5	528	526	523	520	516
	7	615	612	609	606	602
	10	745	742	738	734	730
	15	958	955	951	947	943
	20	1166	1167	1165	1161	1157

## 第4章 DIIPIMの使用方法和応用について

### 4.4 インターフェイス回路例と注意事項

#### 4.4.1 直接入力(PS21562-P/PS21563-P の場合)

マイコン、DSPなどとDIIPIMを直接駆動する場合のインターフェイス回路例を示します。

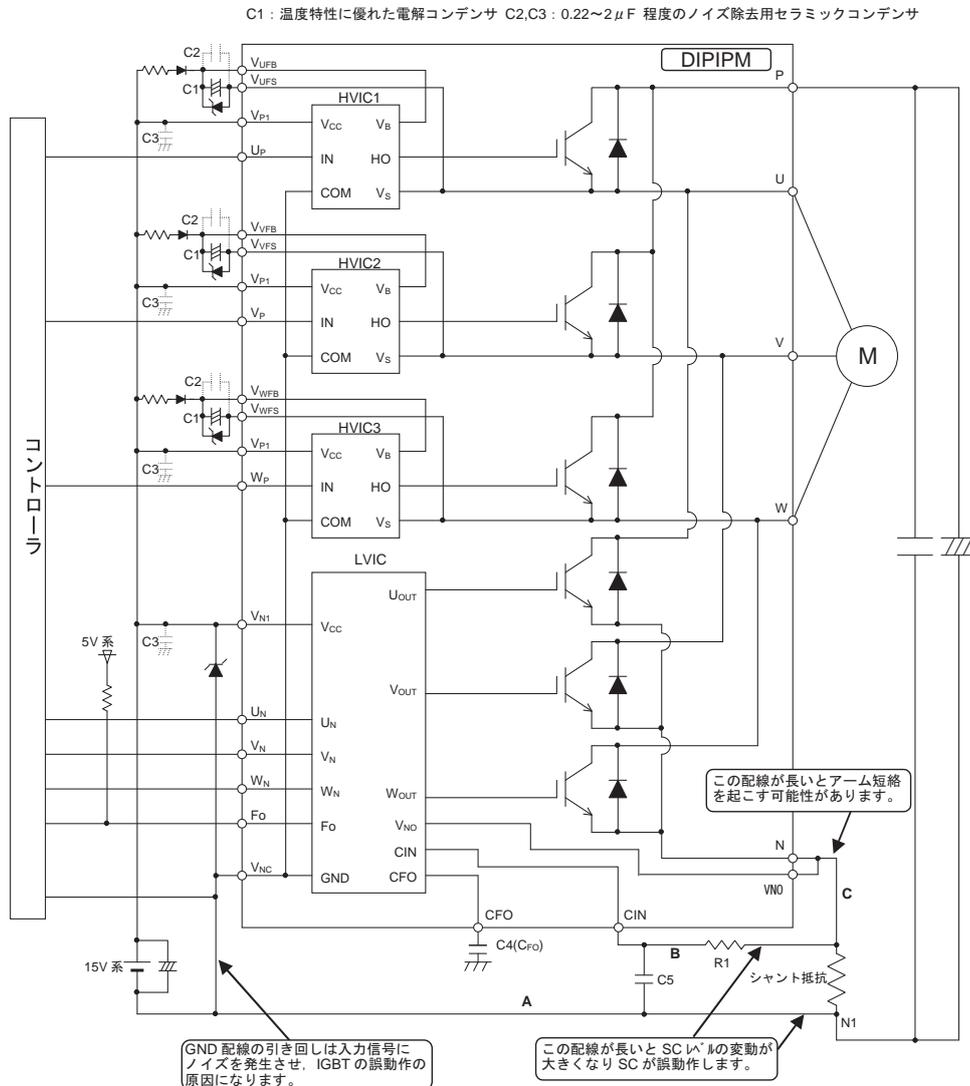


図 4-11: マイコン直接接続時の応用回路例1

- 注 1) 入力信号はハイアクティブです。IC 内部で 2.5k $\Omega$  (min) の抵抗でプルダウンしています。誤動作防止のため、入力信号配線はできるだけ短く配線してください。誤動作防止のため RC フィルタを挿入する場合は、入力のしきい値電圧を満足するように設定してください。
- 注 2) 専用 HVIC を採用しているため、絶縁素子は不要であり、MCU に直接接続することができます。
- 注 3) Fo 端子はオープンドレインです。10k $\Omega$  程度の抵抗で 5V 電源のプラス側へプルアップしてご使用ください。
- 注 4) Fo パルス幅は、外部コンデンサ C4 により設定してください。(例:  $C_{F0}=22\text{nF} \rightarrow t_{F0}=1.8\text{ms}$  (typ.))
- 注 5) A, B, C の配線は IGBT の動作に大きな悪影響をもたらすため、配線はできるだけ短く配線してください。
- 注 6) 外部保護回路部の R1C5 による時定数は、IGBT が 2 $\mu$ s 以下で遮断するように設定してください。また、遮断時間は、配線パターンによって変わります。R1, C5 は温度補償用などバラツキの小さいものを推奨します。
- 注 7) 各コンデンサは DIIPIM の端子近傍に設置してください。C1 は、温度特性、周波数特性の優れた電解コンデンサ、C2, C3 はノイズ除去用の温度、周波数、DC バイアス特性に優れたセラミックコンデンサ(B, R 特性など、F 特性は推奨しません)
- 注 8) サージ電圧による耐圧破壊を防止するために、平滑コンデンサと P, N1 端子間の配線はできるだけ短くしてください。また P-N1 端子間に 0.1~0.22 $\mu$ F 程度の C スナバのご使用をお奨めします。
- 注 9) V<sub>No</sub>-N 端子は DIIPIM 外部にて配線接続してください。
- 注 10) 制御電源へのサージ電圧吸収用にツェナダイオード(ツェナ電圧 24V、許容損失 1W 程度)を制御電源端子間近傍に接続することをお奨めします。
- 注 11) 制御側電源 GND とパワー側 GND の配線を共通のベタ配線で配線すると大電流が流れるパワー GND の変動の影響を受け誤動作の可能性があるので、N1 点にて一点接続としてください。

## 第4章 DIPIPMの使用方法和応用について

### 4.4.2 直接入力(PS21564-Pの場合)

マイコン、DSPなどとDIPIPMを直接駆動する場合のインターフェイス回路例を示します。

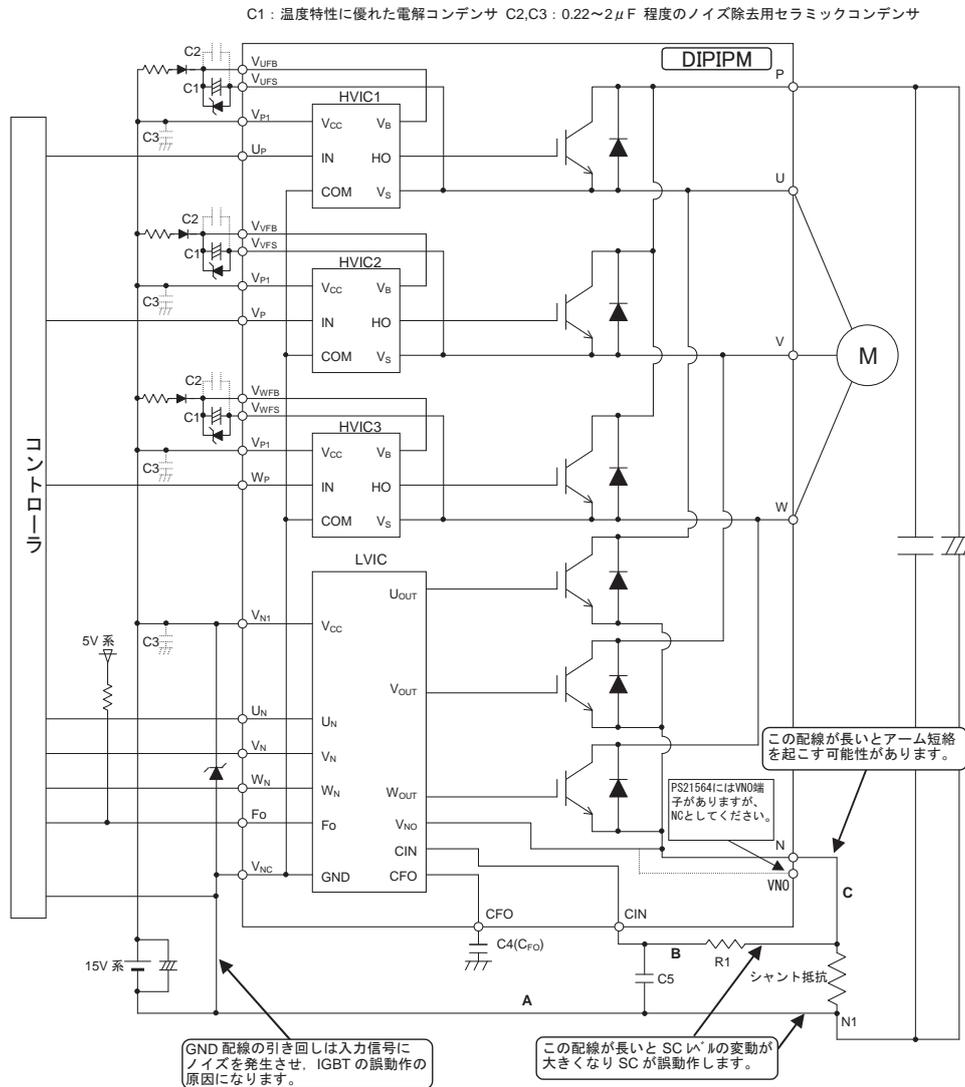


図 4-12: マイコン直接接続時の応用回路例2

- 注1) 入力信号はハイアクティブです。IC内部で2.5k $\Omega$ (min)の抵抗でプルダウンしています。誤動作防止のため、入力信号配線はできるだけ短く配線してください。誤動作防止のためRCフィルタを挿入する場合は、入力のしきい値電圧を満足するように設定してください。
- 注2) 専用HVICを採用しているため、絶縁素子は不要であり、MCUIに直接接続することができます。
- 注3) Fo端子はオープンドレインです。10k $\Omega$ 程度の抵抗で5V電源のプラス側へプルアップしてご使用ください。
- 注4) Foパルス幅は、外部コンデンサC4により設定してください。(例:  $C_{F0}=22\text{nF} \rightarrow t_{F0}=1.8\text{ms}$ (typ.))
- 注5) A, B, Cの配線はIGBTの動作に大きな悪影響をもたらすため、配線はできるだけ短く配線してください。
- 注6) 外部保護回路部のR1C5による時定数は、IGBTが2 $\mu$ s以下で遮断するように設定してください。また、遮断時間は、配線パターンによって変わります。R1,C5は温度補償用などバラツキの小さいものを推奨します。
- 注7) 各コンデンサはDIPIPMの端子近傍に設置してください。C1は、温度特性、周波数特性の優れた電解コンデンサ、C2,C3はノイズ除去用の温度、周波数、DCバイアス特性に優れたセラミックコンデンサ(B,R特性など、F特性は推奨しません)
- 注8) サージ電圧による耐圧破壊を防止するために、平滑コンデンサとP,N1端子間の配線はできるだけ短くしてください。またP-N1端子間に0.1~0.22 $\mu$ F程度のCスナバのご使用をお奨めします。
- 注9) 制御電源へのサージ電圧吸収用にツェナダイオード(ツェナ電圧24V、許容損失1W程度)を制御電源端子間近傍に接続することをお奨めします。
- 注10) 制御側電源GNDとパワー側GNDの配線を共通のベタ配線で配線すると大電流が流れるパワーGNDの変動の影響を受け誤動作の可能性がありますので、N1点にて一点接続としてください。

## 第4章 DIPIPMの使用方法和応用について

### 4.4.3 直接入力(PS2186X-Pの場合)

マイコン、DSPなどとDIPIPMを直接駆動する場合のインターフェイス回路例を示します。

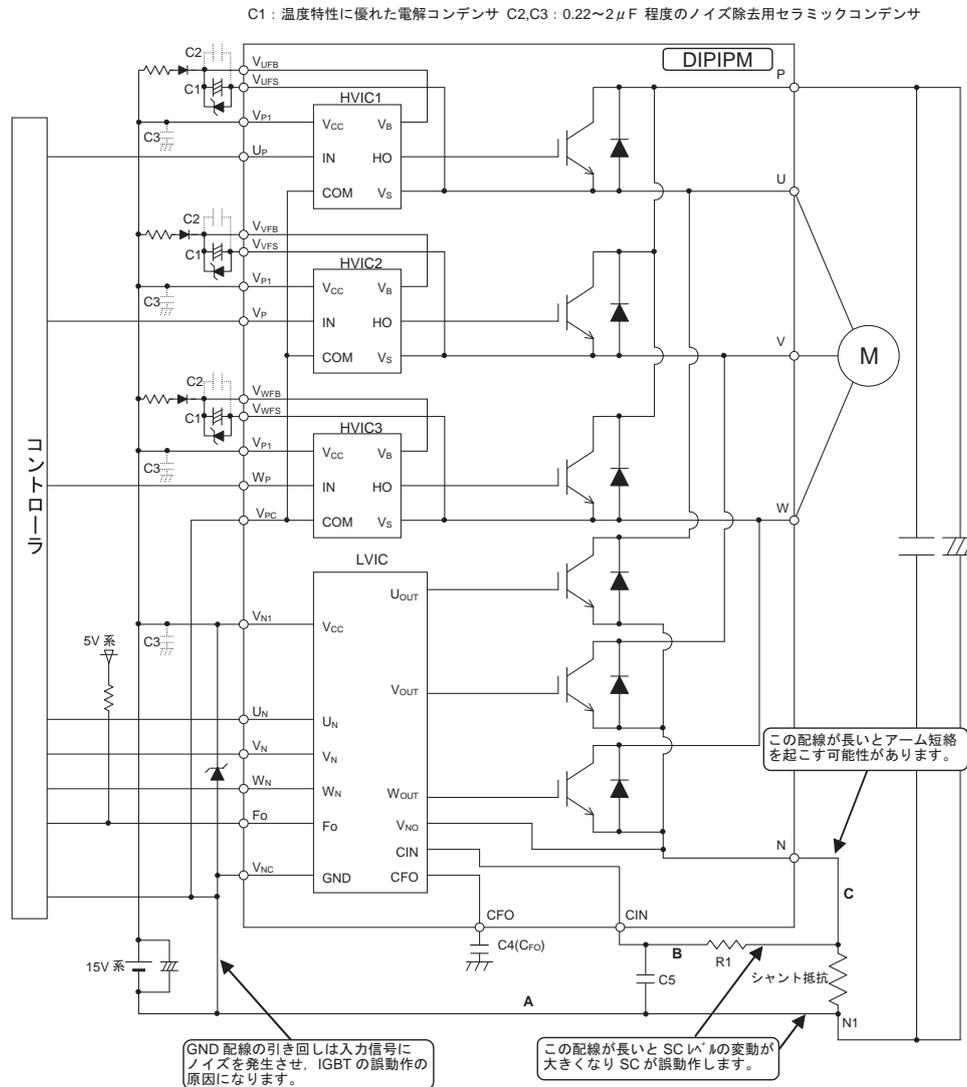


図 4-13: マイコン直接接続時の応用回路例3

- 注1) 入力信号はハイアクティブです。IC内部で2.5k $\Omega$ (min)の抵抗でプルダウンしています。誤動作防止のため、入力信号配線はできるだけ短く配線してください。誤動作防止のためRCフィルタを挿入する場合は、入力のしきい値電圧を満足するように設定してください。
- 注2) 専用HVICを採用しているため、絶縁素子は不要であり、MCUIに直接接続することができます。
- 注3) Fo端子はオープンドレインです。10k $\Omega$ 程度の抵抗で5V電源のプラス側へプルアップしてご使用ください。
- 注4) Foパルス幅は、外部コンデンサC4により設定してください。(例:  $C_{Fo}=22\text{nF} \rightarrow t_{Fo}=1.8\text{ms}$ (typ.))
- 注5) A, B, Cの配線はIGBTの動作に大きな悪影響をもたらすため、配線はできるだけ短く配線してください。
- 注6) 外部保護回路部のR1C5による時定数は、IGBTが2 $\mu$ s以下で遮断するように設定してください。また、遮断時間は、配線パターンによって変わります。R1,C5は温度補償用などバラツキの小さいものを推奨します。
- 注7) 各コンデンサはDIPIPMの端子近傍に設置してください。C1は、温度特性、周波数特性の優れた電解コンデンサ、C2,C3はノイズ除去用の温度、周波数、DCバイアス特性に優れたセラミックコンデンサ(B,R特性など、F特性は推奨しません)
- 注8) サージ電圧による耐圧破壊を防止するために、平滑コンデンサとP,N1端子間の配線はできるだけ短くしてください。またP-N1端子間に0.1~0.22 $\mu$ F程度のCスナバのご使用をお奨めします。
- 注9) 制御電源へのサージ電圧吸収用にツェナダイオード(ツェナ電圧24V、許容損失1W程度)を制御電源端子間近傍に接続することをお奨めします。
- 注10) 制御側電源GNDとパワー側GNDの配線を共通のベタ配線で配線すると大電流が流れるパワーGNDの変動の影響を受け誤動作の可能性がありますので、N1点にて一点接続としてください。

## 第4章 DIPIPMの使用方法和応用について

### 4. 4. 4 高速フォトカプラ使用時(PS2186X-P の場合) 高速タイプのフォトカプラを使用した場合の応用回路例を示します。(図 4-14)

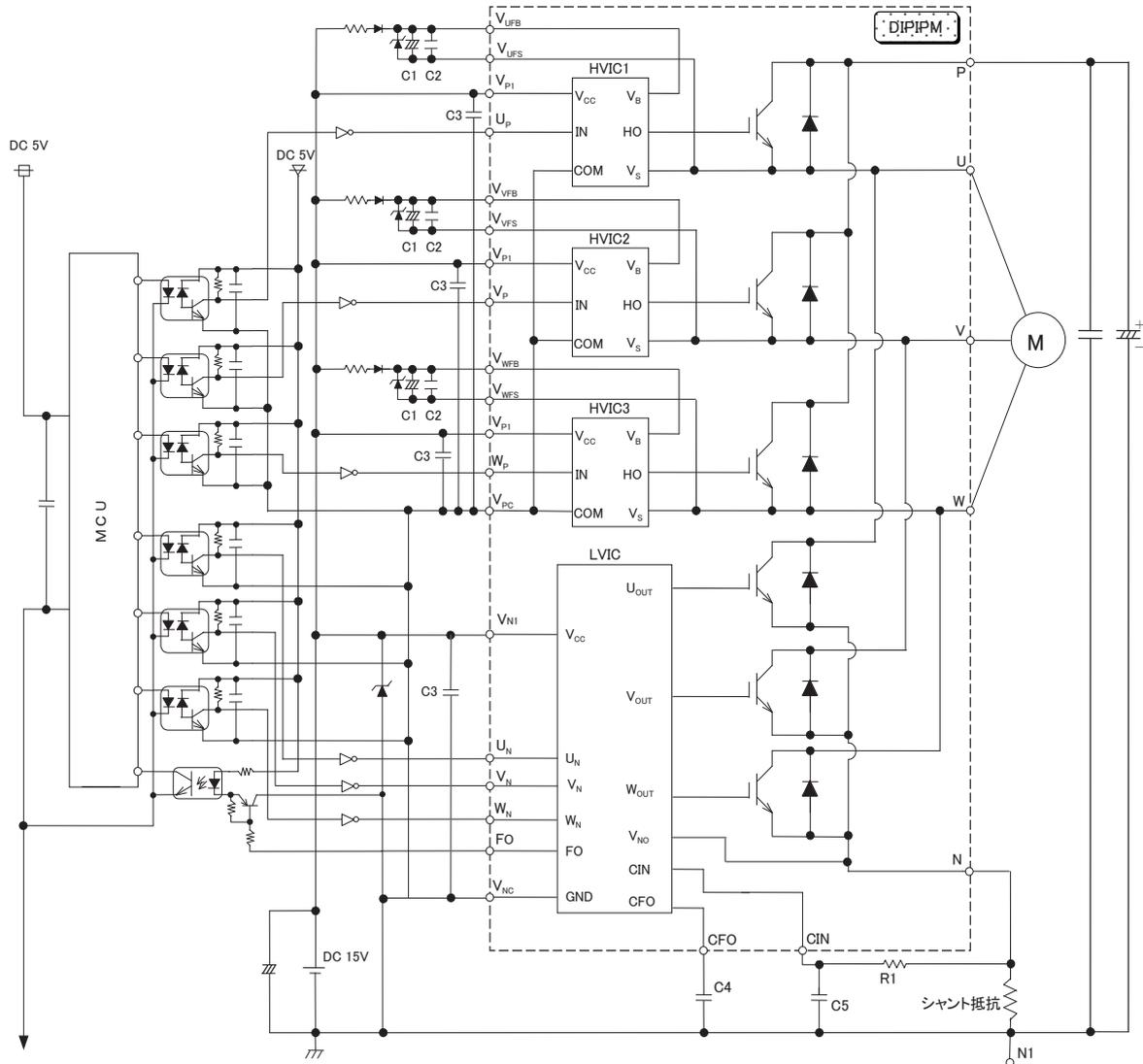


図 4-14: 高速フォトカプラ使用時の応用回路例

注:

- (1) 高速フォトカプラ(高 CMR)の使用を推奨します。
- (2) DIPIPMVer.3 では、Fo シンク電流  $I_{F0}$  が 1mA となります。フォトカプラを駆動するためにはバッファが必要です。

## 第4章 DIPIPMの使用方法和応用について

### 4. 4. 5 スナバコンデンサの設置位置について

図4-15に示しますようにスナバコンデンサの挿入位置として①と②があります。サージ電圧を最大限に除去する為にはスナバコンデンサを②の位置に設置する必要がありますが、シャント抵抗にはスナバコンデンサを通して充放電電流(配線インダクタンスとスナバコンデンサの共振電流)が流れます。配線インダクタンスが大きい場合、この充放電電流で短絡保護回路が動作する場合がありますので注意が必要です。

シャント抵抗の外(①の位置)にスナバコンデンサを設置する場合は、サージ電圧を最大限に除去する為に A の配線を短くし、③のように設置することを御検討ください。

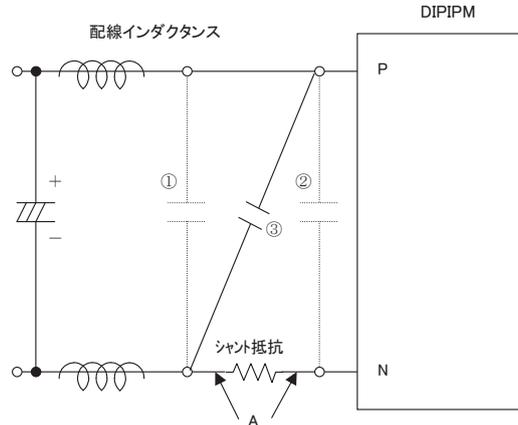


図 4-15: スナバ接続回路

### 4. 4. 6 DIPIPM 複数個接続について

図4-16にDIPIPMを2台並列接続した場合の回路例を示します。DIPIPMの下アームIGBTのゲートチャージは、DIPIPM No.1では①の経路、No.2では②の経路で行われます。この経路が長くなりますと、配線インピーダンスによる電圧降下が大きくなり、十分なゲート電圧が印加されずスイッチング動作に悪影響を与えます。(これは、上アームのブートストラップコンデンサの充電にも同様のことが言えます。)

また、ノイズの影響を受け易く誤動作の要因となります。また、並列数が多ければ多い程、このGNDパターンは長くなりますので、GND電位の変動による他の回路への影響(電源、保護回路動作等)も考えられますので推奨することはできません。電気的には、動作可能と考えますが、上記項目に注意し評価検討をお願いします。

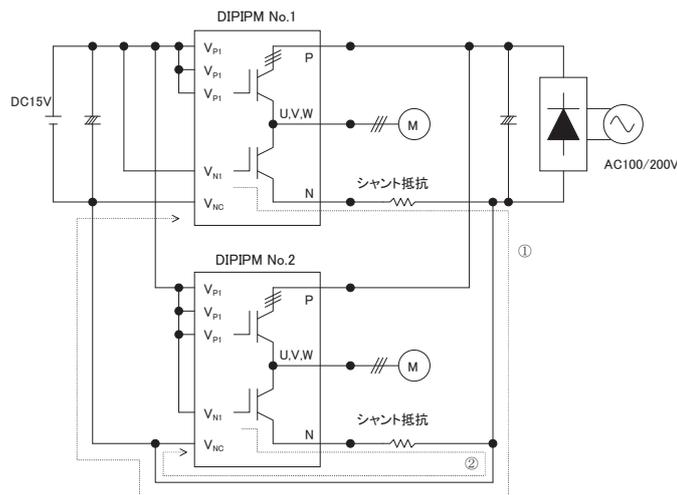
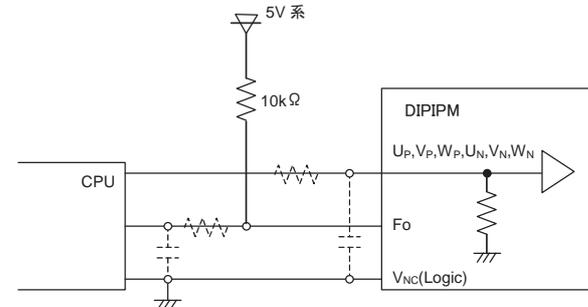


図 4-16: 複数個接続

## 第4章 DIPIPMの使用方法和応用について

### 4. 4. 7 入力信号接続

DIPIPM Ver. 3では、入力信号のハイアクティブ化により、プルアップ抵抗がありません。DIPIPM 内部にプルダウン抵抗を内蔵しています。DIPIPM Ver. 3では、許容最小入力パルス幅の規定があり、規定以下のオフパルスでは正常に動作しない場合があります。許容最小入力パルス幅以下のパルスが入らないように、マイコン側、あるいは、図 4-17(b)の(1),(2)の回路例で対策してください。Fo端子はオープンドレイン構成となっていますので、マイコン電源にプルアップしてご使用ください。



注) 入力の RC カップリングは、応用システムに使われる PWM 制御入力方式、入力配線パターンにより変わります。DIPIPM 入力信号部は IC 内部で  $2.5k\Omega$  (min) の抵抗プルダウンを行っています。入力信号ラインに抵抗を挿入される場合は、DIPIPM の入力しきい値を満足する設定としてください。

図 4-17(a): 入力端子接続例

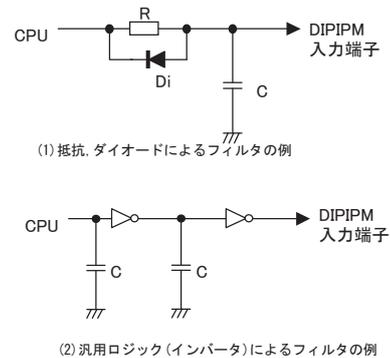


図 4-17(b): 狭幅入力オフパルスのフィルタの例

### 4. 4. 8 外部接続シャント抵抗配線

DIPIPM の短絡保護機能を利用するためには、DIPIPM の外部に電流検出用のシャント抵抗が必要です。DIPIPM とシャント抵抗の配線が長くなりますと、配線パターンのインダクタンスによって、電圧サージが発生し、DIPIPM 内部の IC を破壊することがあります。DIPIPM とシャント抵抗間の配線パターンは、配線インダクタンスが少なくなる様、極力短く配線してください。また、シャント抵抗は可能であれば、リードのない面実装タイプなどを使用して、インダクタンスを抑える様にしてください。

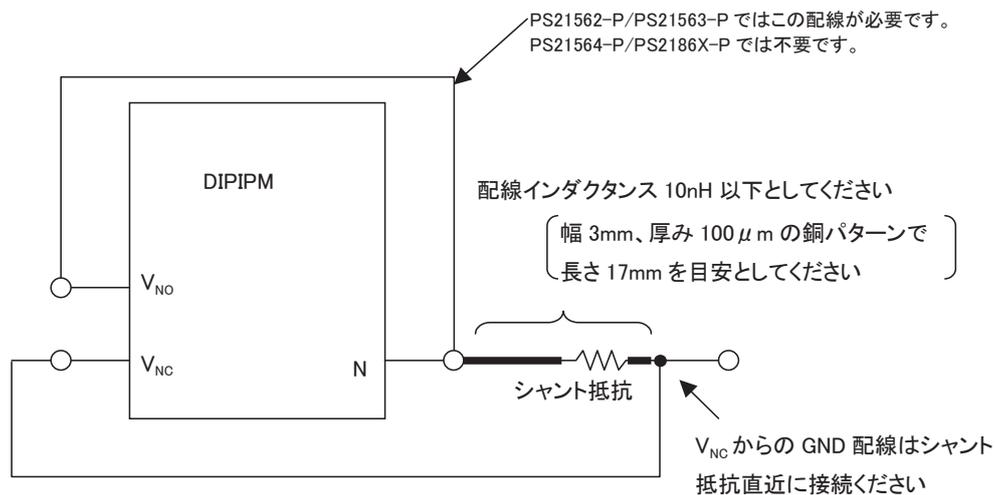


図 4-18: 外部シャント抵抗接続

## 第4章 DIIPMの使用方法和応用について

### 4. 4. 9 PCB設計時の注意点について

DIIPM シリーズ用のPCBパターンを設計される上でパターン上の主な注意点を図 4-19 に示します。詳細は、前述のインターフェイス回路例を参照ください。

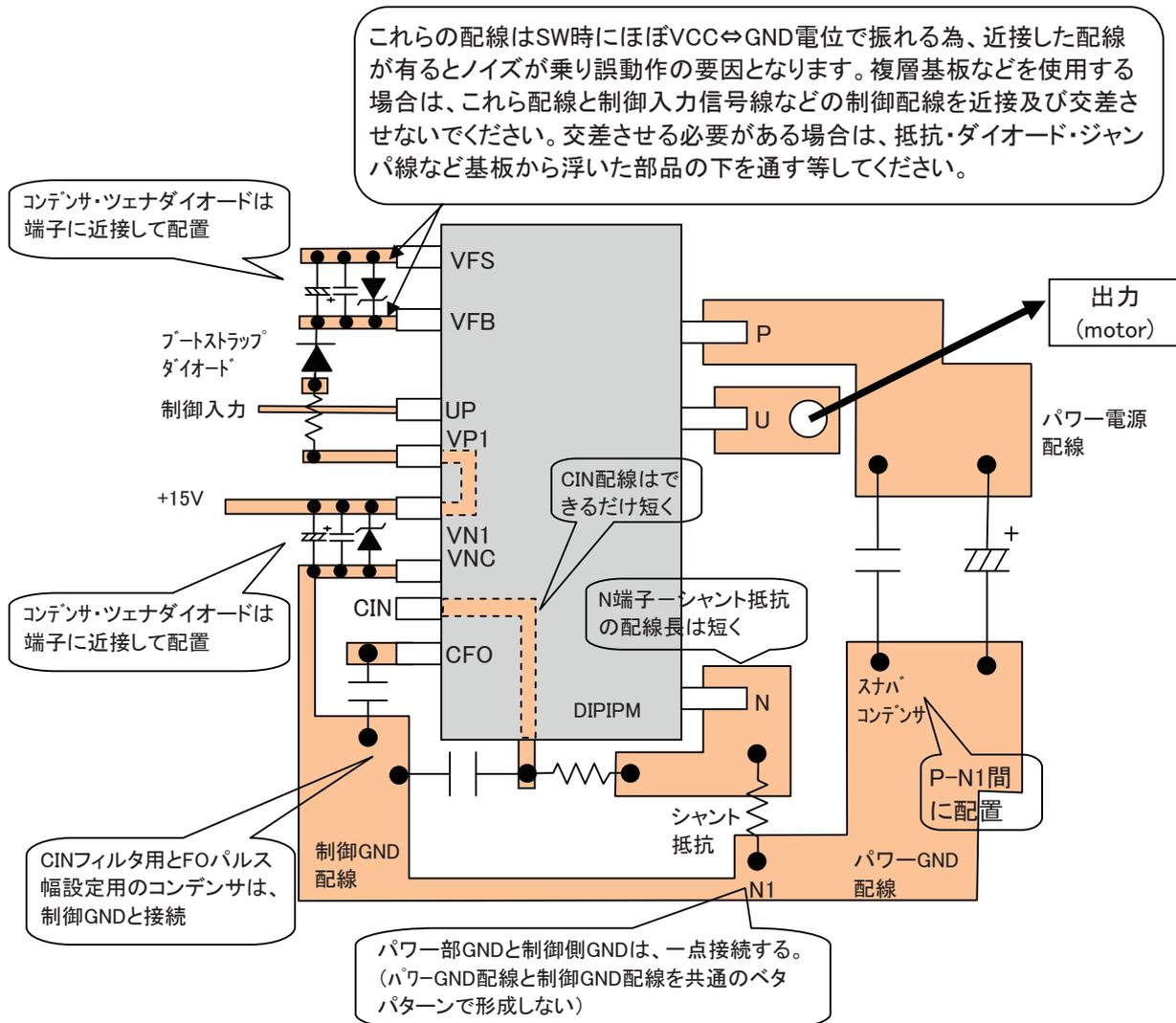


図 4-19: PCBパターン設計時の注意点

## 第4章 DIPIPMの使用方法和応用について

### 4.5 短絡保護動作

#### 4.5.1 短絡保護動作タイミングチャート(図 4-20)

DIPIPM の短絡保護は、外部接続のシャント抵抗の電圧値を検知して行います。IGBTの保護はN側IGBTのみで、P側のIGBTは保護しません。

- a1. 正常動作=IGBT オン=出力電流あり
- a2. 過電流検出(SCトリガ)・・・RC 時定数回路で最適遮断時間を設定(1.5~2.0  $\mu$ s)
- a3. IGBT ゲートをハード遮断
- a4. IGBT をオフ
- a5. Fo 出力・・・外付けコンデンサ  $C_{FO}$  で Fo パルス幅を設定
- a6. 入力 "L" =オフ
- a7. 入力 "H" =オン
- a8. 入力が"H"でも IGBT はオフ状態

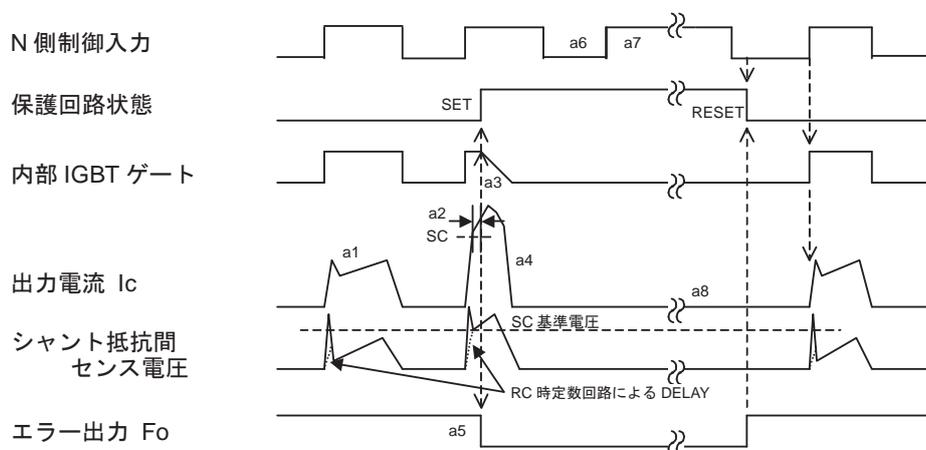


図 4-20: 短絡保護のタイミングチャート

\* : N側制御入力Highの状態では保護がリセットされた場合、IGBTは次のLow→High信号でONします。

#### 4.5.2 電流検出用抵抗値の決定方法と注意事項

##### (1) 短絡保護について

図 4-21 に外部保護回路応用例を示します。N 側 IGBT のライン電流を外部シャント抵抗で電圧変換し、RC フィルタを介し DIPIPM の CIN 端子に入力します。SC基準を超える電流が発生した場合、SC基準電圧(トリップレベル)を超える電圧が入力され、N 側 3 相 IGBT ゲート全てを遮断するとともにエラー出力します。短絡電流保護は非繰り返しますので、エラー出力しましたら、即動作を停止させてください。

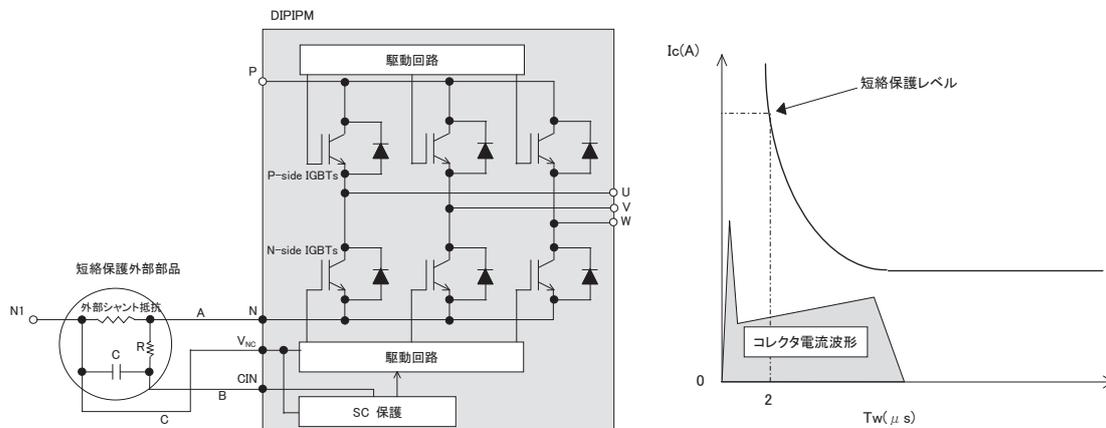


図 4-21: 外部保護回路図例

外部電流検出用シャント抵抗値の設定方法を以下に示します。

## 第4章 DIPIPMの使用方法和応用について

### (2) 外部シャント抵抗の設定

外部シャント抵抗値は、短絡保護トリップ電圧  $V_{SC(ref)}$  と遮断すべき電流設定値 SC から次式で設定します。

$$\text{外部シャント抵抗値} = V_{SC(ref)} / SC$$

SC レベルの max 値は、DIPIPM の飽和電流 min 値以下となるように設定する必要があります。DIPIPM の飽和電流 min 値は定格電流の 2.0 倍ですので、それ以下になるように外部シャント抵抗値を設定してください。例として PS21865-P で SC レベルの max を 40A (定格 20Ax2.0) とした場合の設定を下記に示します。

DIPIPM の SC 基準電圧のバラツキを表 17 に示します。

表 17:  $V_{SC(ref)}$  の規格

条件	min.	typ.	max.
Tf=-20°C~100°C, V <sub>D</sub> =15V	0.45V	-	0.52V

シャント抵抗にもバラツキがありますので、これを考慮すると SC レベルは下記ようになります。

$$SC_{max} = V_{SC(ref)max} / \text{外部シャント抵抗値 min.} \dots \textcircled{1}$$

$$SC_{min} = V_{SC(ref)min} / \text{外部シャント抵抗値 max.}$$

①式から求めたシャント抵抗の min 値 (この場合 0.52V/40A=13mΩ) とシャント抵抗のバラツキ (±5% と設定) から、シャント抵抗の typ 値は 13.7mΩ になり、SC レベルの動作範囲は表 18 となります。

表 18: SC の動作範囲 (シャント抵抗値 min.13.0mΩ, typ.13.7mΩ, max.14.3mΩ)

条件	min.	typ.	max.
Tf=-20°C~100°C, V <sub>D</sub> =15V	31.4	-	40

外部配線の寄生インダクタンスや寄生容量に起因する共振波形により、設計値より低い電流で保護回路が動作することがあります。抵抗値の調整は最終的には実機で評価する必要があります。

### 4. 5. 3 短絡保護動作におけるフィルタ回路(RC 時定数)の設定方法

#### (1) RC 時定数の設定

RC フィルタ回路は、シャント抵抗に発生するノイズによる SC 保護回路の誤動作防止と、過負荷時に十分な電流を流すことを目的としています。ノイズの印加時間と素子の耐量から RC 時定数を設定します。

RC 外部シャント抵抗に SC レベルを超えると電圧が発生した後、RC フィルタを介し CIN 端子に電圧が印加される時間 t1 は下記計算式により求められます。

$$\begin{aligned} \text{計算式} \quad V &= R \cdot I \cdot (1 - e^{-t1/\tau}) \text{より} \\ t1 &= -\tau \cdot \ln(1 - (V/R \cdot I)) \end{aligned}$$

V : 短絡保護トリップ電圧  $V_{SC(ref)}$   
 R : シャント抵抗値  
 I : ピーク電流値  
 $\tau$  : RC 時定数  
 t1 : 遮断時間

CIN 端子に電圧が印加されてから IGBT のゲートが遮断される時間 t2 (IC 内部の遅れ時間) を表 19 に示します。

表 19: SC 回路遅れ時間

項目	min.	typ.	max.	単位
SC 遮断時間	0.3	0.5	1.0	μs

外部シャント抵抗に SC レベルを超える電圧が発生した後、IGBT のゲートを遮断するまでの時間  $t_{TOTAL}$  は、下記となります。

$$t_{TOTAL} = t1 + t2$$

例)

PS21865-P において、SC レベルの最大値を定格電流の 2.0 倍 (40A) に設定した場合、式①よりシャント抵抗は 13.0mΩ となります。この時、RC 時定数を 2μs に設定した場合の遮断時間特性を図 4-22 に示します。

## 第4章 DIIPIMの使用方法和応用について

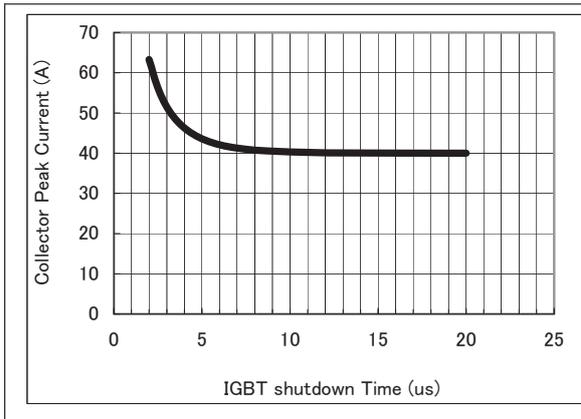


図 4-22: 遮断時間特性

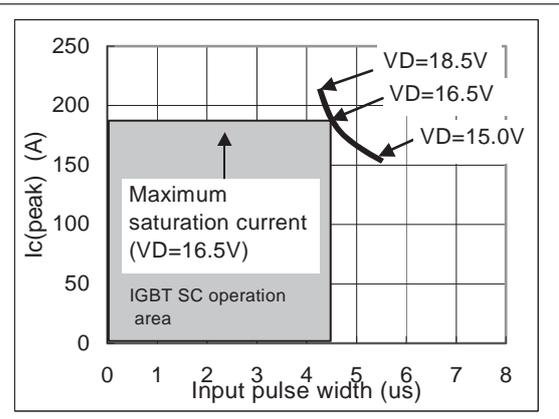


図 4-23: PS21865-P 短絡 SOA

図4-23にIGBTの短絡SOAを示します。(PS21865-Pの代表例)。図4-23は、IGBTのONしきい値電圧min値(飽和電流が大となる)、 $V_{cc}=400V$ 、 $T_j=125^{\circ}C$ 時のデータ例です。この場合、IGBTのON期間(パルス幅)が $4.5\mu s$ 以下であれば、ターンオフできる実力があることを表しています。

## 第4章 DIPIPMの使用方法和応用について

### (2)保護回路周辺配線の注意事項

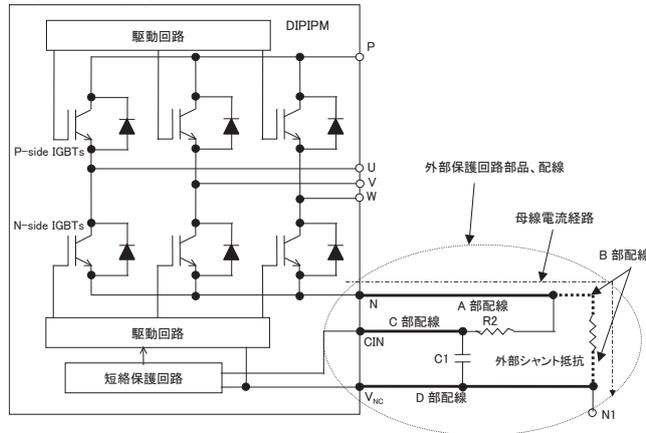


図 4-24: 外部保護回路

#### 2-1.A 部配線パターンの影響

N-side IGBT ゲートは  $V_{NC}$  基準で動作します。図 4-24 中の A 部配線パターンが長いと、IGBT のスイッチング時に A 部配線インダクタンスによる電圧変動が発生し、IGBT のエミッタ電位を変動させ異常動作する要因となります。外部シャント抵抗は極力 N 端子近傍に設置してください。

#### 2-2.B 部配線パターンの影響

B 部配線は短絡保護レベルに影響を与えます。短絡保護は  $CIN - V_{NC}$  間に発生する電圧で動作します。B 部配線が長いと、この配線インダクタンスにより発生するサージ電圧により、短絡保護レベルが低下します。 $CIN$ 、 $V_{NC}$  は、B 部配線を含まないように外部シャント抵抗の両端に接続してください。

#### 2-3.C 部配線パターンの影響

外部シャント抵抗に発生するノイズを除去するために、 $R2C1$  フィルタ回路を接続しますが、C 部配線が長いと、フィルタ効果が小さくなり、誘導ノイズをうけやすくなります。 $R2C1$  フィルタは  $CIN$ 、 $V_{NC}$  端子近傍に設置してください。

#### 2-4.D 部配線パターンの影響

2-1~3 までの項目すべてに影響があります。GND 配線は極力短く、べたパターンとする必要があります。

### 4. 5. 4 DIPIPM の安全動作領域 SOA(スイッチング時、短絡時)

DIPIPM の SOA について下記に示します。(規定はしていません)

$V_{CES}$  : DIPIPM 内部 IGBT のコレクターエミッタ間電圧の最大定格

$V_{CC}$  : P-N 間電源電圧

$V_{CC(surge)}$  :  $V_{CC}$  に、P-N 電源間につながる電解コンデンサと IPM の P-N 間の配線インダクタンスにより発生するサージ電圧を加えた電圧を表します。

$V_{CC(prot)}$  : 自己保護可能な P-N 間電源電圧を表します。

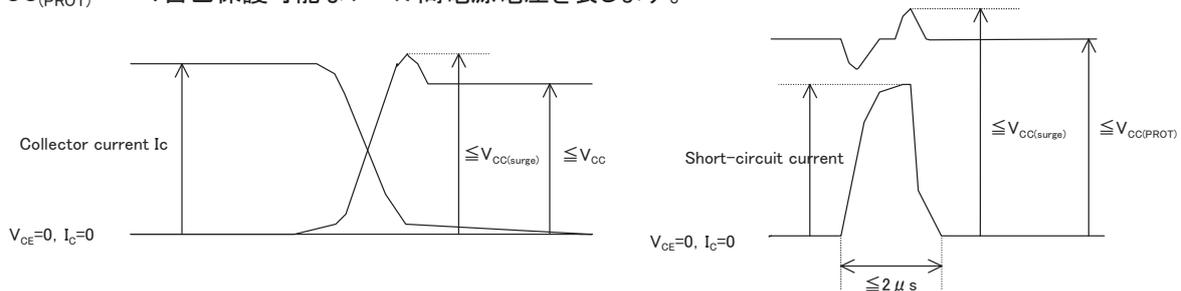


図 4-25: スwitching、短絡時の SOA

#### スイッチングターンオフ時

$V_{CES}$  は DIPIPM に搭載される IGBT の耐圧 600V を示しています。この値より、DIPIPM 内の配線インダクタンスで発生するサージ電圧(マージン等考慮し 100V 以下)を引いたものが  $V_{CC(surge)}=500V$  となります。さらに、P-N 電源間につながる電解コンデンサと IPM の P-N 間の配線インダクタンスにより発生するサージ電圧(50V 以下)を引いたものが  $V_{CC}=450V$  となります。

#### 短絡時

$V_{CES}$  は DIPIPM に搭載される IGBT の耐圧 600V を示しています。この値より、DIPIPM 内の配線インダクタンスで発生するサージ電圧(マージン等考慮し 100V 以下)を引いたものが  $V_{CC(surge)}=500V$  となります。さらに、P-N 電源間につながる電解コンデンサと IPM の間の配線インダクタンスにより発生するサージ電圧(100V 以下)を引いたものが  $V_{CC}=400V$  となります。

## 第4章 DIPIPMの使用方法和応用について

### 4.5.5 動作寿命について

DIPIPMの動作時は、IGBTの温度変化( $\Delta T_j$ )が繰り返し起きます。この温度変化 $\Delta T_j$ と温度変化のサイクル数は、デバイスの寿命に影響を及ぼします。

図4-26にIGBTの $\Delta T_j$ とサイクル数の寿命カーブを示します。

( $\Delta T_j=46, 88, 98K$ の3ポイントで実施したデータであり、それぞれの故障率0.1, 1, 10%の点を回帰直線で表したものです。)

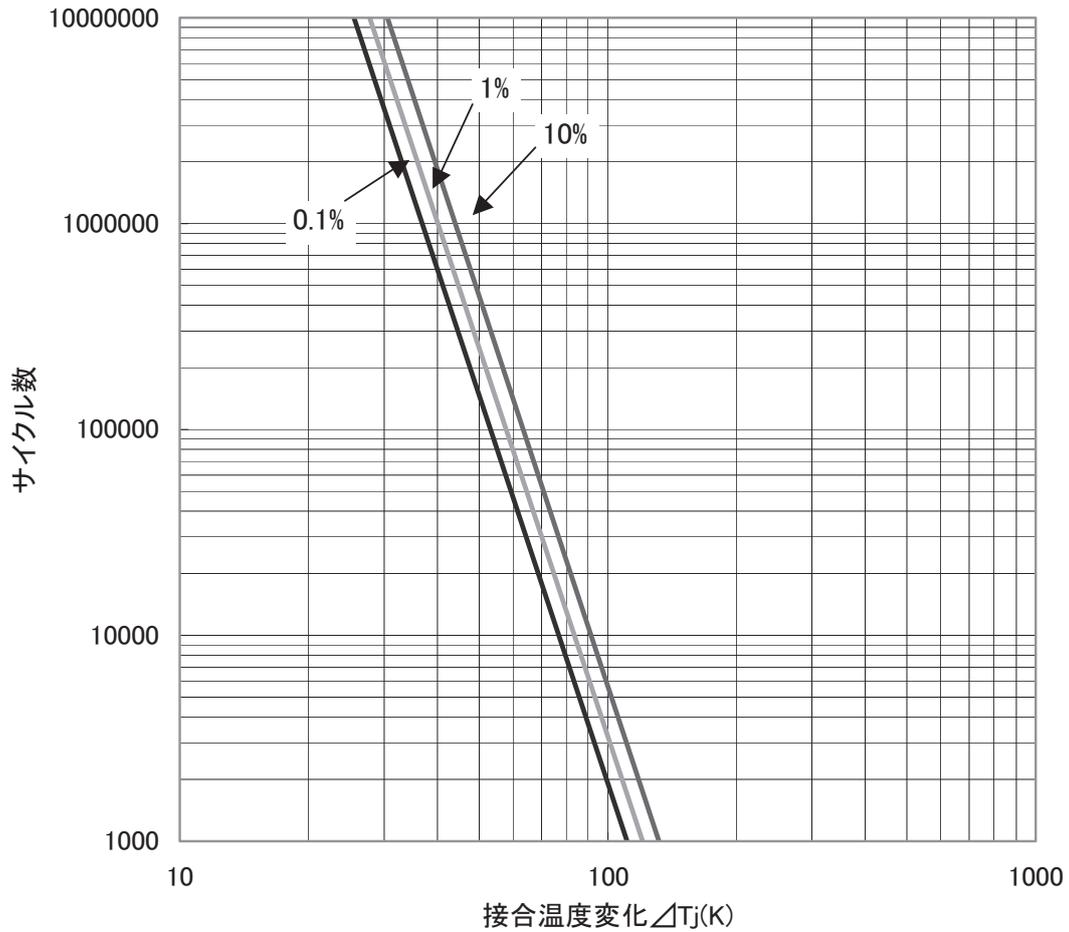


図 4-26: DIPIPM の断続通電寿命と接合温度変化  $\Delta T_j$  との関係

## 第4章 DIPIPMの使用方法和応用について

### 4.6 Fo回路について

表20: 最大定格

項目	記号	条件	定格値	単位
エラー出力印加電圧	$V_{FO}$	Fo- $V_{NC}$ 端子間	-0.5~ $V_D+0.5$	V
エラー出力電流	$I_{FO}$	Fo 端子のシンク電流値	1	mA

表21: 電气的特性

項目	記号	条件	最小値	標準値	最大値	単位
エラー出力電圧	$V_{FOH}$	$V_{SC}=0V$ , $Fo=10k\Omega$ 5V プルアップ	4.9	—	—	V
	$V_{FOL}$	$V_{SC}=1V$ , $I_{FO}=1mA$	—	—	0.95	V

Fo端子はオープンドレインです。外部 I/F 系の電源または 15V 系電源のプラス側へプルアップしてください。プルアップ抵抗は、上記規格を満足するものに設定してください。図 4-27 に Fo 端子の V-I 特性(代表例)を示します。

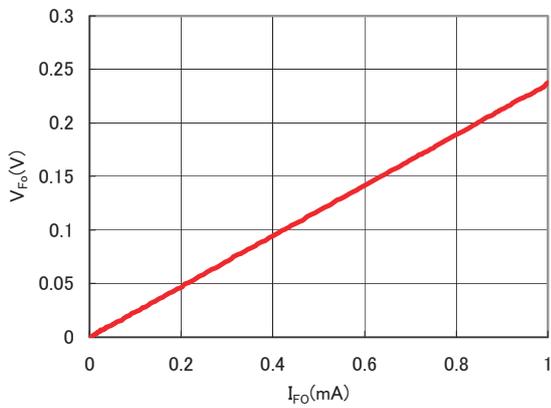
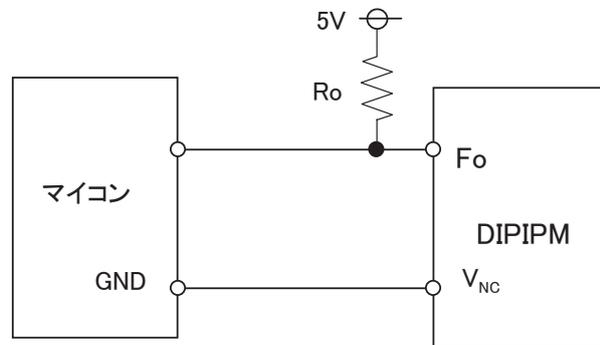
図 4-27: Fo 端子の V-I 特性( $V_D=15V$ ,  $T_j=25^\circ C$ , 代表例)

図 4-28: Fo 端子接続例

## 第4章 DIPIPMの使用方法和応用について

### 4.7 制御電源電圧に関する注意事項

#### 4.7.1 電源電圧低下保護動作タイミングチャート(図 4-29, 4-30, 4-31)

##### (1) 制御電源電圧低下保護動作シーケンス(N側, $UV_D$ )

- a1. 制御電源電圧立上り… $UV_{Dr}$ にて次の入力より動作開始
- a2. 正常動作=IGBT オン=出力電流あり
- a3. 制御電源電圧低下( $UV_{Dt}$ )
- a4. IGBT オフ…制御入力の状態に関わらずオフ
- a5. Fo 出力 (Fo 設定パルス幅以上、制御電源電圧が復帰するまでの間 Fo 出力)
- a6. 制御電源電圧復帰( $UV_{Dr}$ )
- a7. 正常動作=IGBT オン=出力電流あり

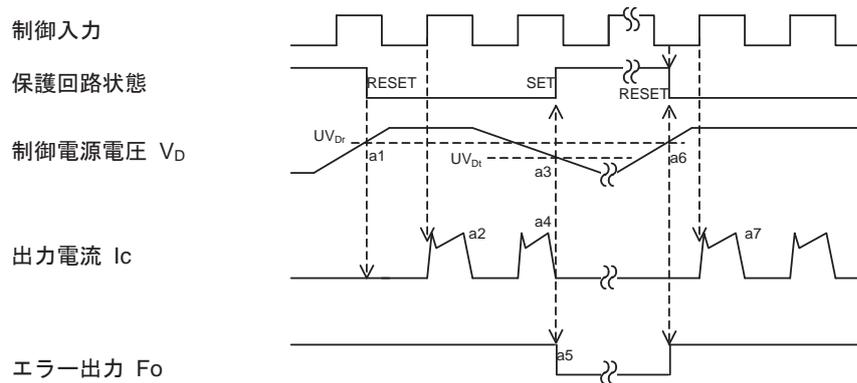


図 4-29: N側UV動作時のタイミングチャート

##### (2) 駆動電源電圧低下保護動作シーケンス(P側, $UV_{DB}$ )

##### ①大型 DIPIPM (PS2186X-P)の場合

- b1. 駆動電源電圧立上り… $UV_{DBr}$ にて動作開始
- b2. 保護回路状態リセット=IGBT オン=出力電流あり
- b3. 正常動作=IGBT オン=出力電流あり
- b4. 駆動電源電圧低下( $UV_{DBt}$ )
- b5. IGBT オフ…制御入力に関わらずオフ, Fo 出力はなし
- b6. 駆動電源電圧復帰( $UV_{DBr}$ )
- b7. 正常動作=IGBT オン=出力電流あり

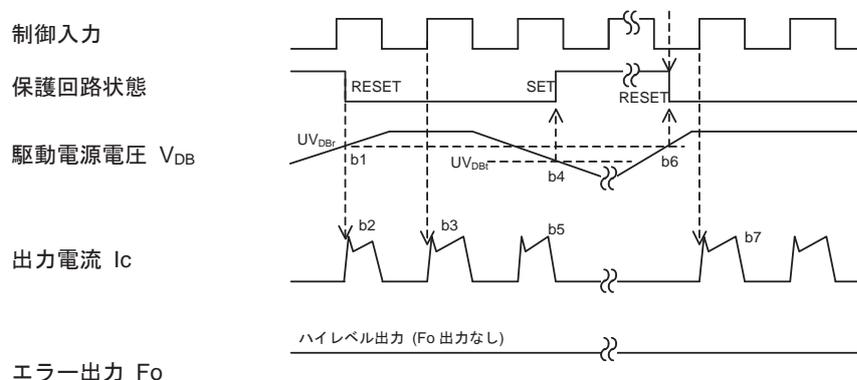


図 4-30: P側UV動作時のタイミングチャート(大型 DIPIPM の場合)

従来品(外部端子鉛はんだめっき品)ではP側 UV 動作シーケンスは、次ページの小型 DIPIPM の場合と同じシーケンスでしたが鉛フリー品では図 4-30 のシーケンスとなります。

## 第4章 DIIPMの使用方法和応用について

### ②小型 DIIPM (PS2156X-P)の場合

- c1. 駆動電源電圧立上り… $UV_{DBr}$ にて次の入力 High より動作開始
- c2. 正常動作=IGBT オン=出力電流あり
- c3. 駆動電源電圧低下( $UV_{DBt}$ )
- c4. IGBT オフ…制御入力に関わらずオフ,  $F_o$  出力はなし
- c5. 駆動電源電圧復帰( $UV_{DBr}$ )
- c6. 正常動作=IGBT オン=出力電流あり

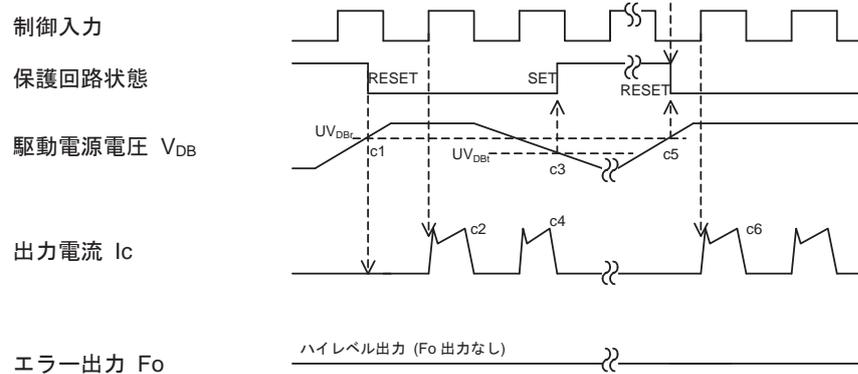


図 4-31: P側UV動作時のタイミングチャート(小型 DIIPM の場合)

#### 4. 7. 2 その他の注意事項

各制御・駆動電源電圧範囲での状態

リップルを含めて電源範囲は、規格内に入るようにしてください。

表22: 各制御・駆動電源電圧範囲での DIIPM の状態

電源電圧範囲( $V_D$ , $V_{DB}$ )	状態
0V~4.0V	電源を入れない状態と同じです。 電源電圧低下保護(UV)が動作せず、 $F_o$ も出力しません。 IGBT のしきい電圧以下であり、基本的にオンしません。外來ノイズ等により誤オンする可能性がありますので制御電源より先に DC-LINK 電圧を立ち上げないでください。
4.0V~12.5V	制御入力信号を加えても、スイッチング動作を停止しています。 電源電圧低下保護(UV)が動作し、 $F_o$ を出力します。
12.5V~13.5V	スイッチング動作します。但し推奨範囲外ですので、DIIPM の仕様書で規定している $V_{CE(sat)}$ ・スイッチング時間共に規格値を外れてコレクタ損失が増加し、接合温度が上昇します。
13.5V~16.5V(P 側 13.0V~18.5V)	正常動作します。推奨電圧範囲です。
16.5V~20.0V(P 側 18.5~20.0V)	スイッチング動作します。 但し、推奨範囲外ですので、スイッチング時間が高速になりすぎて、短絡時にはチップの短絡耐量が不足し、破壊することがあります。
20.0V~	IPM の制御回路が破壊されます。

Note)  $F_o$  は  $V_D$  電源のみ動作します。

#### (1)リップルノイズの規定

制御 IC の電源ラインに高周波のノイズが重畳されると、IC の誤動作が起きて  $F_o$  を出力し、更には出力を停止(ゲート遮断)することがあります。この誤動作を回避するために、ノイズの変動成分が  $\pm 1V/\mu s$  より穏やかになるよう、リップル電圧が 2V より小さくなるように、電源回路を設計してください。

規定:  $dV/dt \leq 1V/\mu s$ ,  $V_{ripple} \leq 2V_{p-p}$

#### (2)UV フィルタについて

DIIPM では制御・駆動電源電圧が低下した場合、入力信号に関わらず IGBT を OFF しますが、この保護回路には、約  $10\mu sec$ (標準値)フィルタを内蔵しておりますので制御電源電圧がトリップ電圧( $UV_{DBt}$ ,  $UV_{Dt}$ )まで低下した後、約  $10\mu sec$  間は入力信号を伝達します。

## 第4章 DIIPMの使用方法和応用について

### 4.8 パワー・ロスと放熱設計

#### 4.8.1 損失計算方法(例)

##### 平均電力損失簡易計算式について

##### ●適用範囲

VVVF インバータへの応用に際してパワー素子を選定(比較)するための、通常動作時の総合損失の算出が可能です。(装置の熱設計(限界設計)には適用できません。)

##### ●仮定条件

- ①正弦波電流出力 PWM 制御 VVVF インバータ
- ②正弦波・三角波比較による PWM 信号発生
- ③PWM 信号のデューティ振幅は  $\frac{1-D}{2} \sim \frac{1+D}{2}$  (%/100) で変化 D:変調率
- ④出力電流にはリップルがなく  $I_{CP} \cdot \sin x$  が流れる
- ⑤出力電流に対する負荷力率は  $\cos \theta$ 、スイッチングに対する負荷は純インダクタンス

##### ●式の算出

PWM 信号のデューティ変化は、位相  $x$  に対して  $\frac{1+D \times \sin x}{2}$  となり、これが出力電圧変化に相当するので、出力電流と電圧の関係を示す力率  $\cos \theta$  により、出力電流の任意の位相  $x$  での出力電流と PWM デューティは、

$$\begin{aligned} \text{Output current} &= I_{cp} \times \sin x \\ \text{PWM Duty} &= \frac{1+D \times \sin(x+\theta)}{2} \end{aligned}$$

従って、位相  $x$  での  $V_{CE(sat)}$  と  $V_{EC}$  は

$$\begin{aligned} V_{ce(sat)} &= V_{ce(sat)} (@ I_{cp} \times \sin x) \\ V_{ec} &= (-1) \times V_{ec} (@ I_{cp} (= I_{cp}) \times \sin x) \end{aligned}$$

以上から、トランジスタの静損失は、

$$\frac{1}{2\pi} \int_0^{\pi} (I_{cp} \times \sin x) \times V_{ce(sat)} (@ I_{cp} \times \sin x) \times \frac{1+D \sin(x+\theta)}{2} \bullet dx$$

同様にフリーホイールダイオードの静損失は、

$$\frac{1}{2\pi} \int_{\pi}^{2\pi} ((-1) \times I_{cp} \times \sin x) ((-1) \times V_{ec} (@ I_{cp} \times \sin x)) \times \frac{1+D \sin(x+\theta)}{2} \bullet dx$$

一方、トランジスタの動損失は PWM デューティによらないので

$$\frac{1}{2\pi} \int_0^{\pi} (P_{sw(on)} (@ I_{cp} \times \sin x) + P_{sw(off)} (@ I_{cp} \times \sin x)) \times fc \bullet dx$$

## 第4章 DIPIPMの使用方法和応用について

またフリーホイールダイオードの動損失は、図 4-32 のように理想化すると

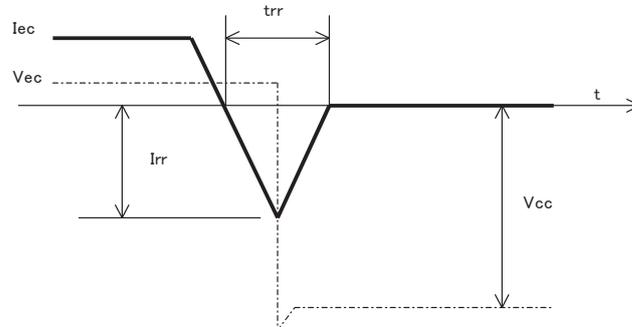


図 4-32: FWDi の動損失

$$P_{sw} = \frac{I_{rr} \times V_{cc} \times trr}{4}$$

リカバリーが発生するのは、出力電流周期の半分なので、動損失は、

$$\begin{aligned} & \frac{1}{2} \int_{\pi}^{2\pi} \frac{I_{rr}(@ I_{cp} \times \sin x) \times V_{cc} \times trr(@ I_{cp} \times \sin x)}{4} \times fc \cdot dx \\ & = \frac{1}{8} \int_{\rho}^{2\pi} I_{rr}(@ I_{cp} \times \sin x) \times V_{cc} \times trr(@ I_{cp} \times \sin x) \times fc \cdot dx \end{aligned}$$

### ●インバータへの応用の際の一般的な注意点

- ・出力電流 1 周期分を多数分割し、各点における実際の「PWM デューティ」、「出力電流」、「その電流における  $V_{CE(sat)}$ 、 $V_{EC}$ 、 $P_{sw}$ 」に基づいて計算し加算する必要があります。
- ・PWM デューティは信号の発生方法に依存します。
- ・出力電流波形や出力電流と PWM デューティの関係は信号の発生方法、負荷、その他の種々の要因に依存しますので、実波形を基にします。
- ・ $V_{CE(sat)}$  は  $T_j=125^{\circ}\text{C}$  の値を使用します。
- ・ $P_{sw}$  は  $T_j=125^{\circ}\text{C}$  ハーフブリッジ動作時の値を使用します。

## 第4章 DIPIPMの使用方法和応用について

### 4. 8. 2 温度上昇の考え方と計算例

DIPIPMの代表特性を基に損失計算を行った結果を、実効電流  $I_o$  とキャリア周波数特性(代表例)として図 4-32 に示します。

条件:  $V_{CC}=300V$ ,  $V_D=V_{DB}=15V$ ,  $P.F=0.8$ ,  $V_{CE(sat)}=Typ.$ , スイッチングロス=Typ.値,  $T_j=125^{\circ}C$ ,  $T_f=100^{\circ}C$   
 $R_{th(j-f)}$ =規格 max., シミュレーションモデル 3相変調 正弦波出力 60Hz

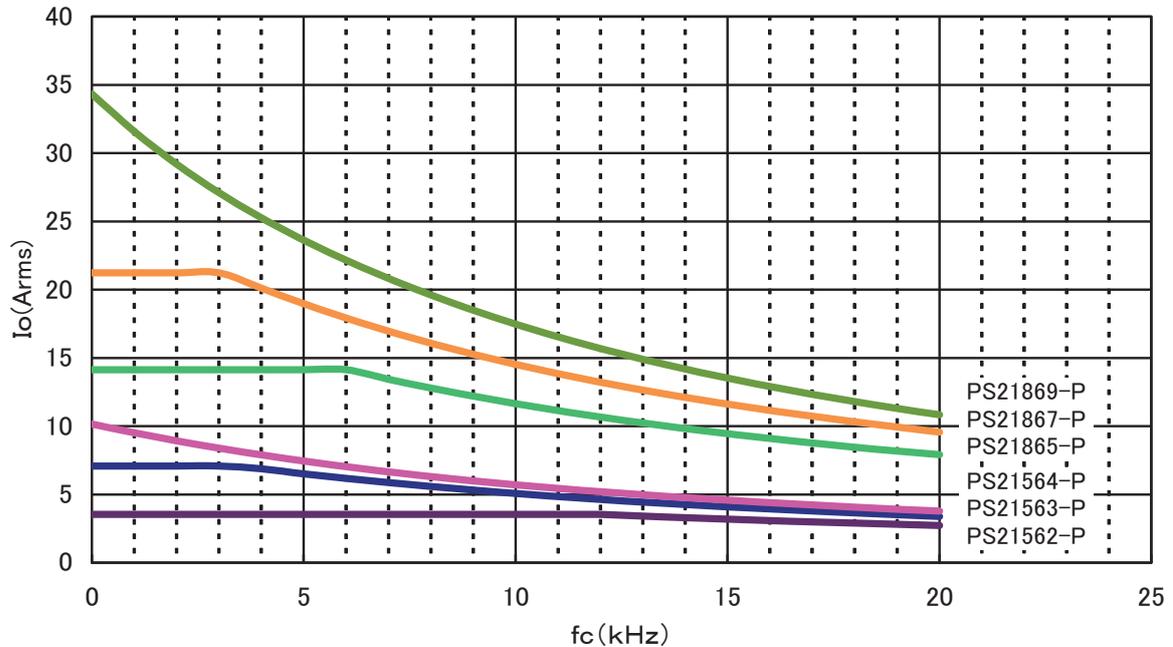


図 4-33: DIPIPM キャリア周波数－実効電流特性

図 4-33 の特性(計算値代表例)は、フィン温度  $T_f=100^{\circ}C$  でインバータ動作した場合に、IGBT のジャンクション温度  $T_j$  が、安全動作させるための平均動作接合温度  $125^{\circ}C$  まで上昇する時に流し得ることのできる許容実効電流  $I_o$  を表しています。この特性は、制御方式、モータ種等で変わります。又、定格以上の電流は、連続して流さないようにしてください。

許容電流特性は、三菱半導体ホームページ(URL <http://www.mitsubishielectric.co.jp/semiconductors/>)で公開の損失計算ソフトを使用して計算することができます。

## 第4章 DIPIPMの使用方法和応用について

### 4.9 ノイズ耐量について

#### 4.9.1 測定回路

DIPIPMでのノイズ試験に関しては、図4-34の測定回路、条件で±2.0kV以上の耐量を確認しています。ノイズ耐量は、ノイズ試験の環境、制御基板配線パターン、部品配置等に大きく依存しますのでシステムでの確認を行ってください。

#### 測定回路

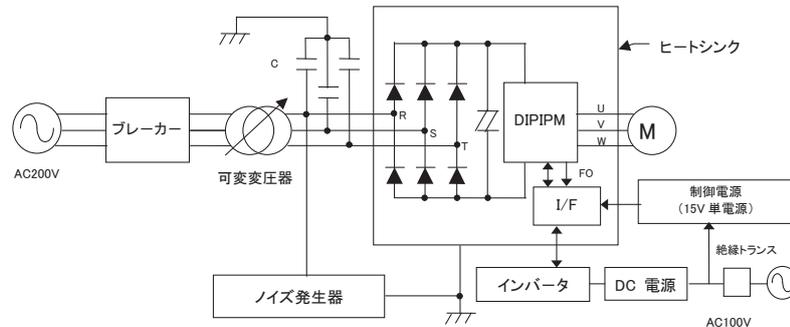


図4-34:ノイズ試験回路

C1: ACラインコモンモードフィルタ 4700pF  
 マイコンからのPWM信号は直接入力とフォトカプラ入力の両方で実施  
 15V単電源方式  
 モータはIMで実施

#### 測定条件

$V_{CC}=300V$ ,  $V_D=15V$ ,  $T_a=25^{\circ}C$ , 無負荷

ノイズ印加方法: ACライン(R, S, T)より印加 周期  $T=16ms$ , 時間幅  $tw=0.05\sim 1\mu s$ , Random 入力

#### 4.9.2 対策と注意事項

DIPIPMは、設計時に内部配線の最適化による低インダクタンス化、絶縁構造の最適化による漏れ電流の低減を行うことで、部品を削減しノイズ耐量を確保しています。

外部ノイズによる過電流での誤動作が発生した場合、DIPIPM外でのノイズ対策として以下をご検討ください。

- ①電源部のフィルタの強化(DIPIPM端子近傍)
- ②入力部の低インピーダンス化
- ③入カ-GND間へのフィルタ挿入(ノイズのバイパス)

## 第4章 DIIPMの使用方法和応用について

### 4.9.3 静電気耐量について

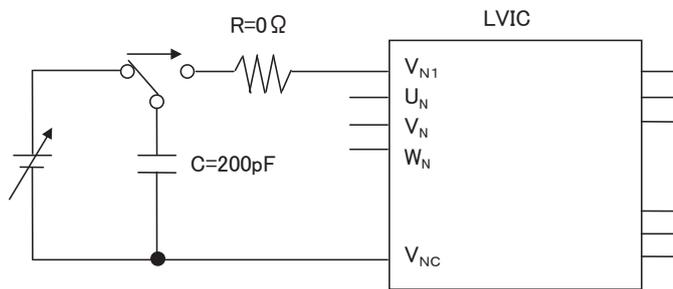


図 4-35: 静電気耐量評価回路( $V_{N1}$  端子評価時)

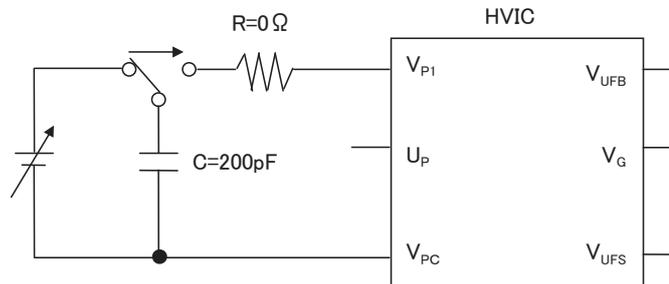


図 4-36: 静電気耐量評価回路( $V_{P1}$  端子評価時)

図 4-35,36 の評価回路にて、DIIPM 各制御端子に正・負の電圧を 1 回印加し、印加前後の端子の V-I 特性を確認しております。各端子とも  $\pm 200\text{V}$  以上の耐量を確認しております。

# 第5章 その他

## 第5章 その他

### 5.1 梱包仕様

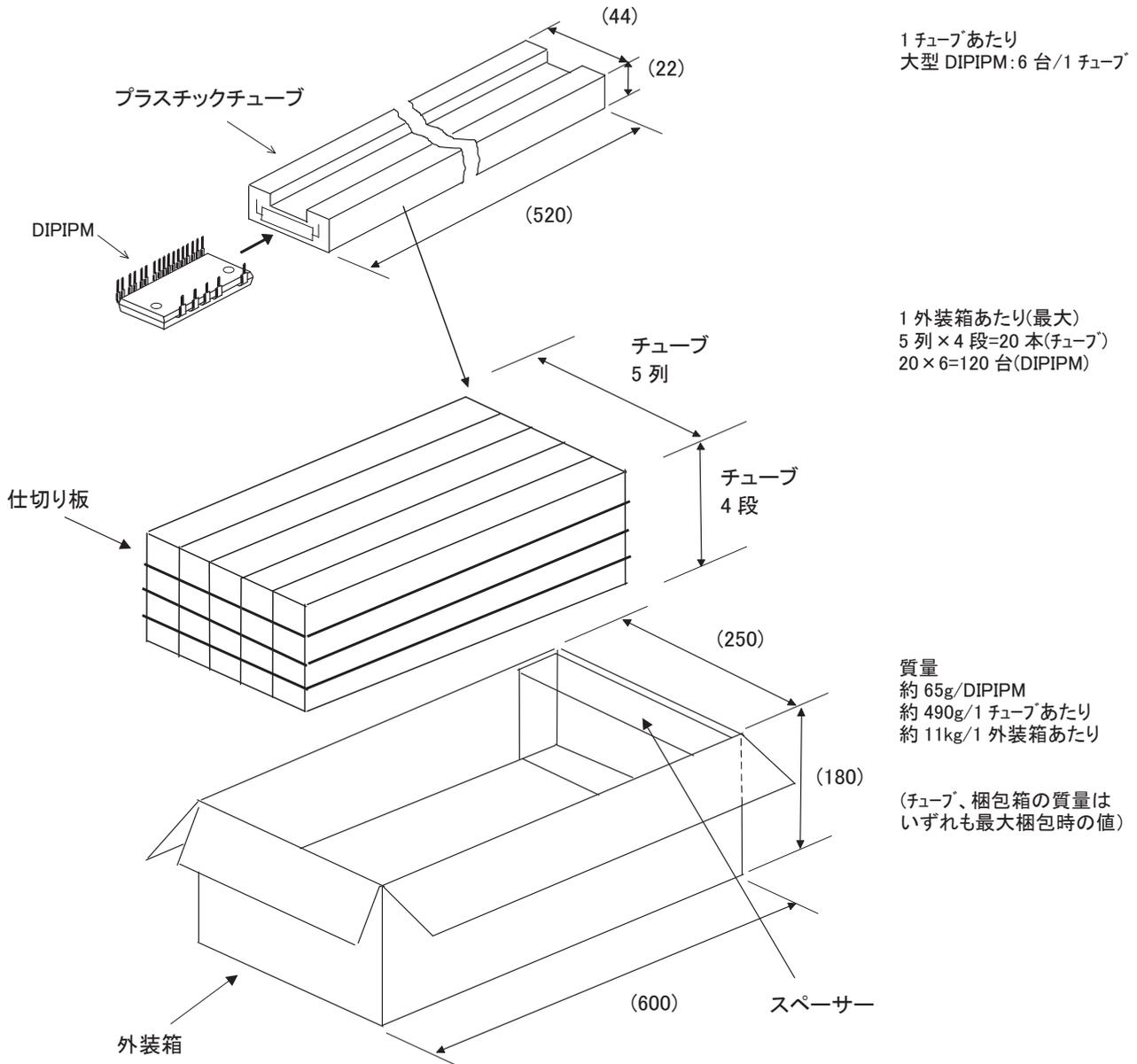


図 5-1 大型 DIPIPM の梱包仕様

## 第5章 その他

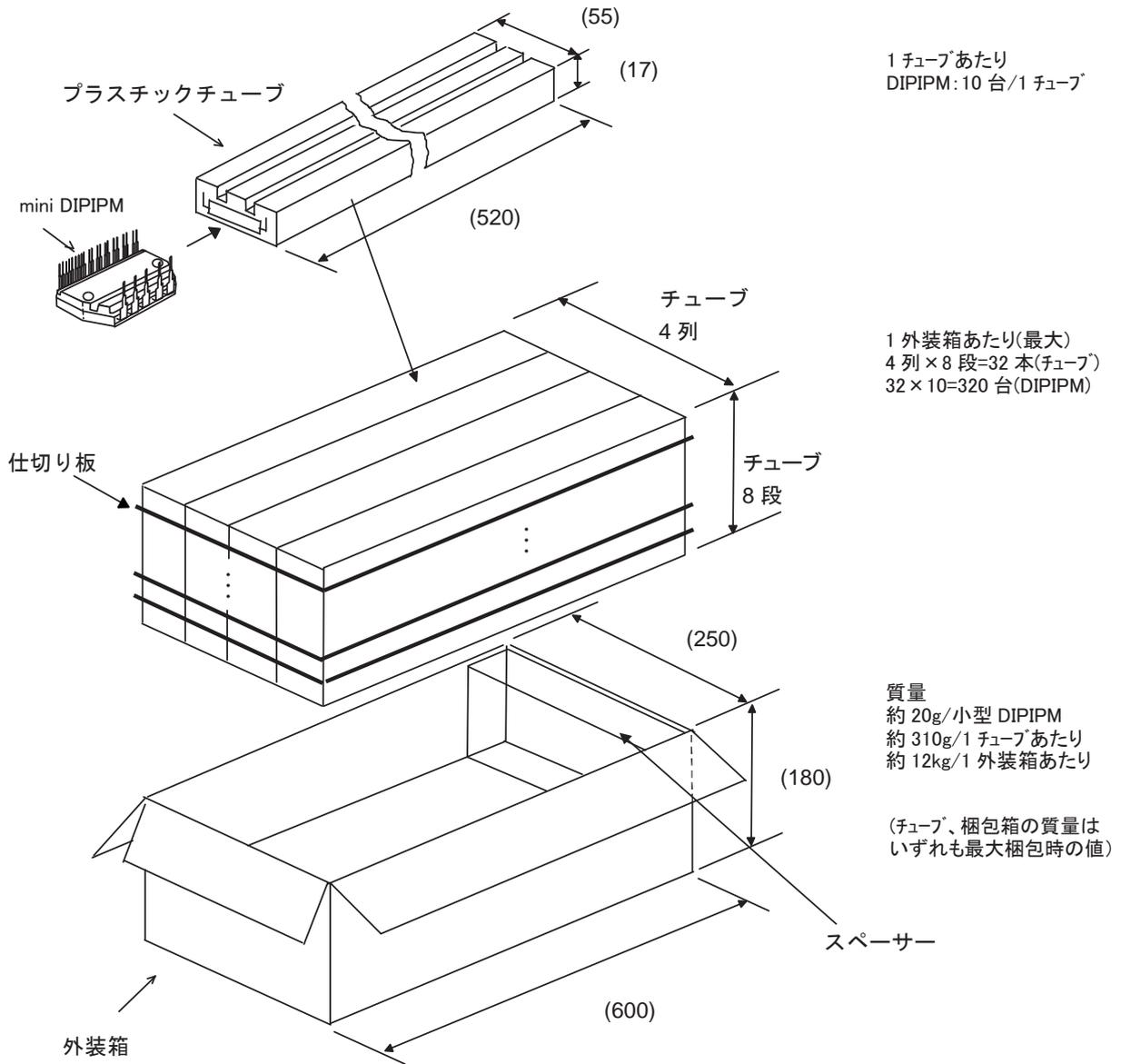


図 5-2 小型 DIPIPM の梱包仕様

## 第5章 その他

### 5. 2 取り扱いの注意

運送・運搬方法	<ul style="list-style-type: none"> <li>・運送中は梱包箱を正しい向きに置いてください。逆さにしたり、立てかけたり不自然な力を加えると、電極端子が変形したり樹皮ケースが壊れる原因になります。</li> <li>・投げたり、落としたりすると素子が壊れる原因になります。</li> <li>・水に濡れると使用時の故障原因になります。降雨、降雪時の運搬には濡らさないように注意してください。</li> </ul>
保管方法	<ul style="list-style-type: none"> <li>・本製品を保管する場所の温度及び湿度は、5～35℃、45～75%の常温常湿範囲内が望ましく、この温度、湿度から極度にかけて離れた環境では素子の性能や信頼性を低下させることがあります。</li> </ul>
長期保存	<ul style="list-style-type: none"> <li>・本製品を長期(1年以上)に保管する場合は、除湿対策をしてください。なお、長期保管後、ご使用の際は、外観に傷、汚れ、錆等がないことを確認してください。</li> </ul>
使用環境	<ul style="list-style-type: none"> <li>・水や有機溶剤が直接付着する場所、腐蝕性ガスを発生する場所、また、爆発性ガス、粉塵、塩分などのあるところでの使用は重大な事故につながる可能性がありますので避けてください。</li> </ul>
難燃性について	<ul style="list-style-type: none"> <li>・エポキシ充填樹脂およびケース材料には UL 規格の 94-V0 認定品を使用していますが、不燃性ではありません。</li> </ul>
静電気対策	<ul style="list-style-type: none"> <li>・DIPIPM は MOS ゲート構造を有する専用 IC を使用しています。静電気による破壊を防止するために下記事項を守ってください。</li> <li>(1)静電気破壊に対する注意事項 <ul style="list-style-type: none"> <li>人体や梱包材料に帯電した静電気や各制御端子間に、規格値以上の過大な電圧(最大定格入力端子電圧範囲を超える電圧)が印加されると、素子が破壊することがあります。静電気対策の基本は、静電気の発生をできるだけ押さえることと、帯電した電荷をすばやく逃がすことが大切です。</li> <li>* 運搬、保存に静電気を帯びやすい容器は使用しないでください。</li> <li>* 素手で DIPIPM 端子間を絶対に触らないようにしてください。</li> <li>* 組立時、使用機器や人体を接地して作業を行ってください。</li> <li>また、作業台表面および作業台周囲の床は導電性マットを敷き、接地することを推奨します。</li> <li>* 素子を実装したプリント基板上で各制御端子間がオープンになっていると、プリント基板に帯電した静電気により破壊することがありますのでご注意ください。</li> <li>* 半田ゴテを使用する場合は、コテ先をアースしてください。</li> </ul> </li> <li>(2)各制御端子間開放時の注意事項 <ul style="list-style-type: none"> <li>* 各制御端子間がオープン状態で、コレクタ・エミッタ間に電圧を印加しないでください。</li> <li>* 素子を取外す場合、各制御端子間を短絡してから取外してください。</li> </ul> </li> </ul>

### 安全設計に関するお願い

- 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

### 本資料ご利用に際しての留意事項

- 本資料は、お客様が用途に応じた適切な三菱半導体製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について三菱電機が所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、三菱電機は責任を負いません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、三菱電機は、予告なしに、本資料に記載した製品または仕様を変更することがあります。三菱半導体製品のご購入に当たりますは、事前に三菱電機または特約店へ最新の情報をご確認頂きますとともに、三菱電機半導体情報ホームページ ([www.MitsubishiElectric.co.jp/semiconductors](http://www.MitsubishiElectric.co.jp/semiconductors)) などを通じて公開される情報に常にご注意ください。
- 本資料に記載した情報は、正確を期すため、慎重に制作したのですが万一本資料の記述誤りに起因する損害がお客様に生じた場合には、三菱電機はその責任を負いません。
- 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。三菱電機は、適用可否に対する責任は負いません。
- 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、三菱電機または特約店へご照会ください。
- 本資料の転載、複製については、文書による三菱電機の事前の承諾が必要です。
- 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたら三菱電機または特約店までご照会ください。