

< DIIPM >

# DIIPM+シリーズ アプリケーションノート

## PSSxxMC1Fx, PSSxxNC1Fx

### DIIPM+ アプリケーションノート目次

<b>第1章 製品の概要</b> .....	<b>2</b>
1.1 DIIPM+ の特長 .....	2
1.2 搭載機能 .....	3
1.3 用途 .....	3
1.4 製品ラインナップ .....	4
<b>第2章 DIIPM のスペック</b> .....	<b>5</b>
2.1 DIIPM のスペック .....	5
2.1.1 最大定格 .....	5
2.1.2 電気的特性 熱抵抗 .....	8
2.1.3 電気的特性および推奨使用条件 .....	9
2.1.4 機械的定格および特性 .....	13
2.2 保護機能とシーケンス .....	14
2.2.1 短絡保護 .....	14
2.2.2 制御電源電圧低下保護(UV保護) .....	16
2.2.3 温度出力機能 $V_{OT}$ .....	19
2.3 DIIPM のパッケージ .....	21
2.3.1 外形図 .....	21
2.3.2 マーキング .....	22
2.3.3 端子配列と名称 .....	23
2.4 DIIPM の取り付け方法 .....	26
2.4.1 DIIPM の絶縁距離 .....	26
2.4.2 DIIPM の取り付け方法と注意点 .....	26
2.4.3 はんだ付け条件 .....	28
<b>第3章 DIIPM の使用方法</b> .....	<b>29</b>
3.1 DIIPM の使用方法と応用 .....	29
3.1.1 システム接続例 .....	29
3.1.2 インターフェイス回路例 (直接入力時、N側エミッタ共通配線時) .....	30
3.1.3 インターフェイス回路例(フォトカプラ駆動) .....	32
3.1.4 N側エミッタ分割仕様(3シャント)動作時の外部SC保護回路例 .....	33
3.1.5 DIIPMの信号入力端子とFo端子 .....	33
3.1.6 スナバコンデンサの接続 .....	35
3.1.7 外部シャント抵抗周辺回路の接続 .....	36
3.1.8 SOA(スイッチング時、短絡時) .....	38
3.1.9 短絡SOA .....	39
3.1.10 動作寿命について .....	40
3.2 損失と放熱設計 .....	41
3.2.1 損失計算方法(例) .....	41
3.2.2 温度上昇の考え方と計算例 .....	43
3.3 ノイズ・静電気耐量 .....	45
3.3.1 測定回路 .....	45
3.3.2 対策と注意事項 .....	46
3.3.3 静電気耐量について .....	47
<b>第4章 ブートストラップ回路動作</b> .....	<b>48</b>
4.1 ブートストラップ回路動作 .....	48
4.2 ブートストラップ電源回路電流 .....	49
4.3 ブートストラップ回路定数設定時の注意点 .....	51
4.4 ブートストラップ回路使用時の初期充電について .....	52
<b>第5章 その他</b> .....	<b>53</b>
5.1 梱包仕様 .....	53
5.2 取り扱いの注意 .....	54

# DIIPM+シリーズ アプリケーションノート

## 第1章 製品の概要

### 1.1 DIIPM+ の特長

DIIPM+ シリーズは、モータ制御用インバータ回路のパワー素子、および駆動・保護回路を、量産性に優れたトランスファーマールド方式により、1パッケージに集積したパワーモジュール(IPM)です。

DIIPM シリーズは、これまでインバータ部のみ搭載していた IPM(インテリジェントパワーモジュール)でしたが、市場からのさらなる高機能、高集積化のご要求をうけ、トランスファーマールドタイプの先駆者として培った設計、製造技術を活かし、三相コンバータ回路及びブレーキ回路までひとつのパッケージに搭載したオールインワンタイプの DIIPM を新規に製品化いたしました。

インバータ回路の主要な回路部品を集積化していますので、インバータ基板面積の削減、設計時間短縮、アセンブリコストなどトータルシステムコストの低減などに貢献いたします。メインのインバータ回路部につきましても、温度出力など各種保護機能、15V 単電源駆動のための P 側駆動用 15V 電源生成用 1200V 耐圧のブートストラップダイオードも搭載し、従来品と同様のシステム設計が可能です。絶縁放熱構造も実績のある大型 DIIPM シリーズと同様の高放熱性を有する絶縁放熱シート構造のパッケージを採用していますので、高い信頼性を確保できるシステム設計が可能です。以下に主な特徴を記載します。

- ・新開発の CSTBT(電荷蓄積型トレンチ IGBT)を搭載し、効率を改善
- ・1200V クラスでは 5A から 35A まで、600V クラスは 50A の定格電流と幅広いラインナップに拡充
- ・P 側駆動電源用に電流制限抵抗付きブートストラップダイオード(BSD)の内蔵により、抵抗及び BSD が不要
- ・IPM の温度情報として制御 IC 部温度をアナログ信号で出力する機能を搭載

※図 1-1 に外観写真、図 1-2 に断面構造図を示します。

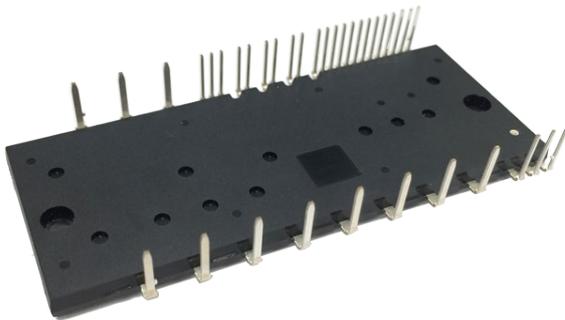


図 1-1 外観写真

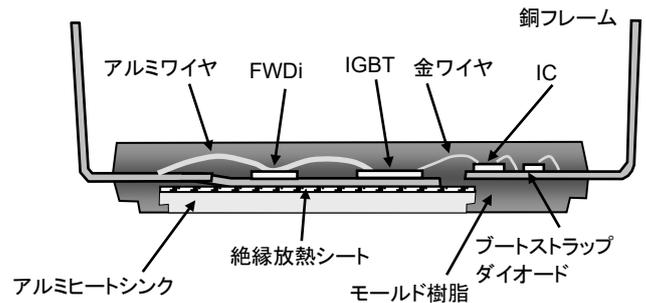


図 1-2 断面構造図

# DIIPM+シリーズ アプリケーションノート

## 1.2 搭載機能

### ■内蔵機能

#### インバータ部

- P 側 IGBT 用:
  - 駆動回路、高圧レベルシフト回路
  - 制御電源電圧低下(UV)保護回路(エラー出力無し)
  - ブートストラップダイオード搭載(電流制限抵抗内蔵)
- N 側 IGBT 用:
  - 駆動回路
  - 短絡保護回路
  - 制御電源電圧低下(UV)保護回路
  - LVIC部温度アナログ出力回路(過熱保護無し)
  - ※短絡保護について
  - N側IGBTを通电後のシャント抵抗による電圧を検出し、DIIPMへフィードバックして保護を行う。
- エラー出力:
  - N 側 IGBT 短絡保護時出力
  - N 側制御電源電圧低下時出力

#### ブレーキ部

- IGBT 用:
  - 駆動回路
  - 制御電源電圧低下(UV)保護回路(エラー出力無し)

#### 共通項目

- IGBT 駆動電源:
  - DC15V 単一電源
- 入力インターフェイス:
  - ハイアクティブ駆動 (5V ロジック)
- UL 認証済み :
  - UL1557 File E323585

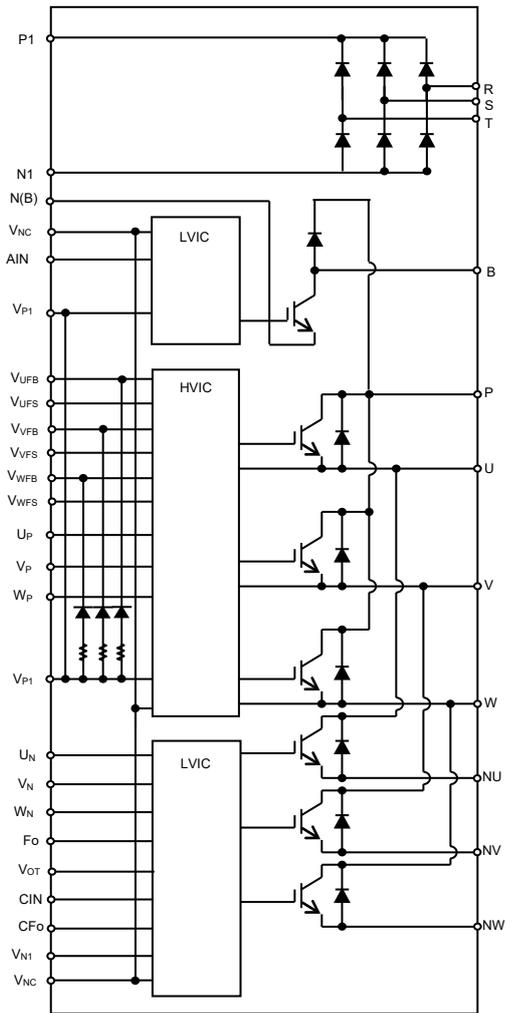


図 1-3 内部回路図

## 1.3 用途

業務用エアコン・大型エアコンなどのコンプレッサ及びファンモータのインバータ制御用  
サーボ及び汎用インバータなど小容量産業用モータ駆動

# DIIPM+シリーズ アプリケーションノート

## 1.4 製品ラインナップ

製品ラインナップを表 1-1 及び表 1-2 に記載します。

表 1-1 製品ラインナップ ブレーキ回路ありのタイプ

型名	定格電流	定格電圧	モータ定格	ブレーキ回路	絶縁耐電圧 Viso
PSS05MC1FT	5A	1200V	0.75kW/440V <sub>AC</sub>	あり	2500Vrms
PSS10MC1FT	10A		1.5kW/440V <sub>AC</sub>		
PSS15MC1FT	15A		2.2kW/440V <sub>AC</sub>		
PSS25MC1FT	25A		3.7kW/440V <sub>AC</sub>		
PSS35MC1FT	35A		5.5kW/440V <sub>AC</sub>		
PSS50MC1F6	50A	600V	3.7kW/220V <sub>AC</sub>		

表 1-2 製品ラインナップ ブレーキ回路なしのタイプ

型名	定格電流	定格電圧	モータ定格	ブレーキ回路	絶縁耐電圧 Viso
PSS05NC1FT	5A	1200V	0.75kW/440V <sub>AC</sub>	なし	2500Vrms
PSS10NC1FT	10A		1.5kW/440V <sub>AC</sub>		
PSS15NC1FT	15A		2.2kW/440V <sub>AC</sub>		
PSS25NC1FT	25A		3.7kW/440V <sub>AC</sub>		
PSS35NC1FT	35A		5.5kW/440V <sub>AC</sub>		
PSS50NC1F6	50A	600V	3.7kW/220V <sub>AC</sub>		

注 1) モータ定格容量は、産業用汎用インバータにおける一般的な適用モータ容量を示したものです。

ご使用条件により適用可能なモータ容量は異なります。

注 2) 絶縁耐電圧は全端子を接続し、その端子と放熱フィン間に 60Hz の正弦波で 1 分間、印加するという条件です。

# DIIPM+シリーズ アプリケーションノート

## 第2章 DIIPM のスペック

### 2.1 DIIPM のスペック

スペックについて PSS25MC1FT (25A/1200V)を代表例として説明します。  
他の形名および詳細は、各製品のデータシートを参照ください。

#### 2.1.1 最大定格

PSS25MC1FT (25A/1200V)の最大定格を、表 2-1-1 に示します。(指定のない場合は  $T_j=25^{\circ}\text{C}$ )

表 2-1-1 PSS25MC1FT (25A/1200V)の最大定格  
インバータ部

項目	記号	条件	定格値	単位	
電源電圧	$V_{CC}$	P-NU,NV,NW 端子間	900	V	(1)
電源電圧(サージ)	$V_{CC(surge)}$	P-NU,NV,NW 端子間	1000	V	(2)
コレクタ・エミッタ間電圧	$V_{CES}$		1200	V	(3)
コレクタ電流	$\pm I_C$	$T_C=25^{\circ}\text{C}$ (注 1)	25	A	(4)
コレクタ電流(ピーク)	$\pm I_{CP}$	$T_C=25^{\circ}\text{C}$ ,1ms 以下	50	A	
接合温度	$T_j$		-30~+150	$^{\circ}\text{C}$	(5)

### ブレーキ部

項目	記号	条件	定格値	単位
電源電圧	$V_{CC}$	P-N(B)端子間	900	V
電源電圧(サージ)	$V_{CC(surge)}$	P-N(B)端子間	1000	V
コレクタ・エミッタ間電圧	$V_{CES}$		1200	V
コレクタ電流	$\pm I_C$	$T_C=25^{\circ}\text{C}$ (注 1)	15	A
コレクタ電流(ピーク)	$\pm I_{CP}$	$T_C=25^{\circ}\text{C}$ ,1ms 以下	30	A
ピーク繰り返し逆電圧	$V_{RRM}$		1200	V
順電流	$I_F$		15	A
順電流(ピーク)	$I_{FP}$		30	A
接合温度	$T_j$		-30~+150	$^{\circ}\text{C}$

### コンバータ部

項目	記号	条件	定格値	単位
ピーク繰り返し逆電圧	$V_{RRM}$		1600	V
出力電流	$I_o$	3 相全波整流	25	A
サージ順電流	$I_{FSM}$	60Hz, 正弦半波 1 サイクル波高値, 非繰り返し	315	A
電流二乗時間積	$I^2t$	1 サイクルサージ順電流に対する値	416	$\text{A}^2\text{s}$
接合温度	$T_j$		-30~+150	$^{\circ}\text{C}$

### 制御(保護)部

項目	記号	条件	定格値	単位
制御電源電圧	$V_D$	$V_{P1-V_{NC}}$ , $V_{N1-V_{NC}}$ 端子間	20	V
制御電源電圧	$V_{DB}$	$V_{UFB-V_{UFS}}$ , $V_{VFB-V_{VFS}}$ , $V_{WFB-V_{WFS}}$ 端子間	20	V
入力電圧	$V_{IN}$	$U_P$ , $V_P$ , $W_P$ , $U_N$ , $V_N$ , $W_N$ , $A_{IN-V_{NC}}$ 端子間	-0.5~ $V_D+0.5$	V
エラー出力印加電圧	$V_{FO}$	$F_O-V_{NC}$ 端子間	-0.5~ $V_D+0.5$	V
エラー出力電流	$I_{FO}$	$F_O$ 端子のシンク電流値	5	mA
電流検出入力電圧	$V_{SC}$	$C_{IN-V_{NC}}$ 端子間	-0.5~ $V_D+0.5$	V

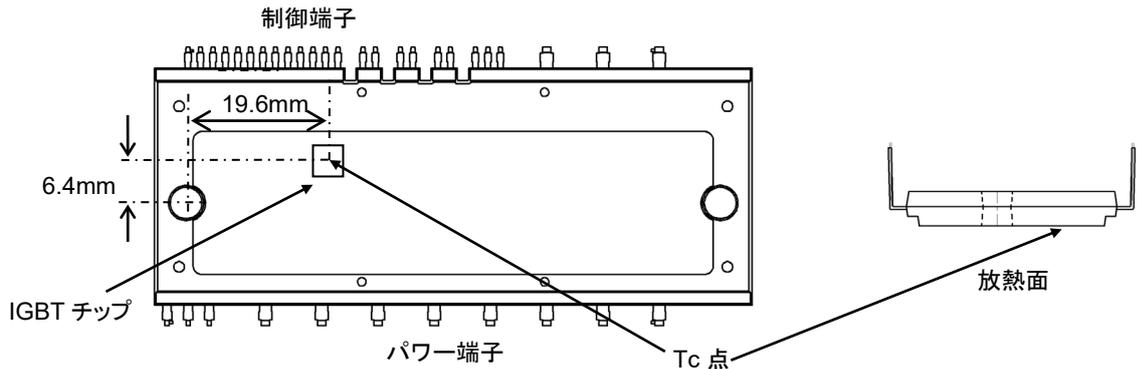
(注 1) パルス幅と周期は接合温度により制限されます。

# DIIPM+シリーズ アプリケーションノート

## 全システム

項目	記号	条件	定格値	単位
電源電圧 自己保護範囲(短絡)	$V_{CC(PROT)}$	$V_D=13.5\sim 16.5V$ , インバータ部 $T_j=125^\circ C$ スタート, $2\mu s$ 以内, 非繰り返し	800	V
接合温度	$T_j$	インバータ部、ブレーキ部、コンバータ部	$-30\sim +150$	$^\circ C$
動作モジュール温度	$T_c$	(注 2)	$-30\sim +110$	$^\circ C$
保存温度	$T_{stg}$		$-40\sim +125$	$^\circ C$
絶縁耐圧	$V_{iso}$	正弦波 60Hz, 1 分間 全端子共通-放熱フィン間	2500	Vrms

(注 2)  $T_c$  測定点を下図に示します。



## 各項目の説明

番号	記号	説明内容
(1)	$V_{CC}$	内蔵IGBTがスイッチングしていない状態で、P-N端子間に印加できる最大直流電源電圧。この電圧を超えるような場合は、ブレーキ回路等による制限をかける必要があります。
(2)	$V_{CC(surge)}$	内蔵IGBTがスイッチングしている状態で、P-N端子間に現れるサージ電圧の最大値。この電圧を超えないように、スナバ回路の接続や母線のインダクタンスの低減が必要です。
(3)	$V_{CES}$	内蔵IGBTのC-E間に印加できる最大電圧定格。
(4)	$\pm I_c$	$T_c=25^\circ C$ の条件で、通電可能な電流値。パルス幅及び周期は、接合温度により制限されます。
(5)	$T_j$	最大瞬間接合温度は $150^\circ C$ ですが、安全動作させるための平均動作接合温度は $T_j \leq 125^\circ C (@T_c \leq 100^\circ C)$ 以内を推奨します。繰り返しされる温度変化 $\Delta T_j$ は、パワーサイクル寿命に影響を与えます。
(6)	$V_{CC(PROT)}$	内蔵のIGBTが短絡や過電流状態になった場合に、IPMの保護機能によってIGBTを安全に遮断できる最大電源電圧。この条件を超えると保護できず、素子破壊に至る可能性が高くなります。
(7)	絶縁耐圧	絶縁耐圧は、下図で示す全端子(ショート)と放熱面のアルミヒートシンク表面との絶縁耐圧です。絶縁耐圧は、 $2500V_{rms}$ となります。
(8)	$T_c$ 測定点	UN相IGBTチップの直下をケース温度 $T_c$ の測定点と定義しています。 正確な $T_c$ を測定するためにヒートシンクを加工し、チップ直下に熱電対がくるようにします。 P側、N側でスイッチング方法が異なる二相変調やハイサイドチョッピングなど制御方式、変調率になり、他の相のチップ直下の $T_c$ の方が温度が高くなる可能性がありますので、そのような場合には、測定点を変更して最も損失が大きくなるパワーチップの直下で $T_c$ を測定する必要があります。

# DIIPM+シリーズ アプリケーションノート

## パワーチップ配置

図 2-1-1 にブレーキ搭載の PSSxxMC1Fx の各パワーチップの位置を示します。(マーキング面から見た図です)  
 ブレーキ無しの PSSxxNC1Fx の場合は、ブレーキ部の Br-IGBT 及び Br-Di は、搭載していません。

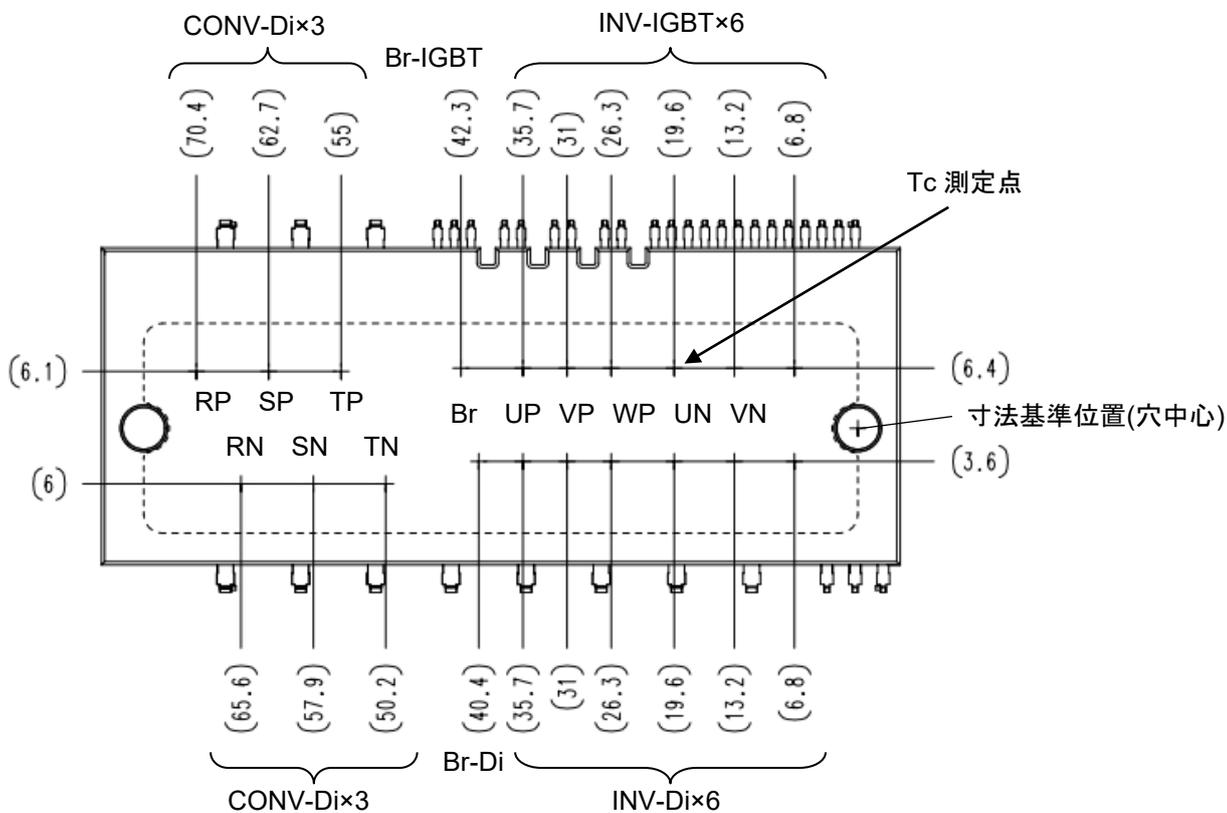


図 2-1-1 パワーチップ配置 (単位:mm)

# DIIPM+シリーズ アプリケーションノート

## 2.1.2 電気的特性 熱抵抗

PSS25MC1FT (25A/1200V)の熱抵抗規格を、表 2-1-2 に示します。

表 2-1-2 PSS25MC1FT (25A/1200V)の熱抵抗規格  
熱抵抗

項目	記号	条件	最小値	標準値	最大値	単位
接合・ケース間熱抵抗 (注 3)	R <sub>th(j-c)Q</sub>	インバータ IGBT (1/6 モジュール)	-	-	1.15	K/W
	R <sub>th(j-c)F</sub>	インバータ FWD (1/6 モジュール)	-	-	1.65	
	R <sub>th(j-c)Q</sub>	ブレーキ IGBT (1 モジュール)	-	-	1.45	
	R <sub>th(j-c)F</sub>	ブレーキ FWD (1 モジュール)	-	-	1.65	
	R <sub>th(j-c)R</sub>	コンバータ (1/6 モジュール)	-	-	1.10	

(注 3) DIIPM と放熱フィンとの接触面には、熱伝導のよいグリースを 100~200μm 程度、均一になるように塗布の上、規定の締め付けトルクにて締め付けすることを規定します。(グリースは使用動作温度範囲内で変質せず、経年変化のないものとします。) 製品放熱面-ヒートシンク間の熱抵抗は、締め付けた状態におけるグリースの厚さ、グリースの熱伝導率等により異なります。目安として、グリース厚 20μm、グリースの熱伝導率 1.0W/m・K の場合の製品放熱面-フィン間熱抵抗値(1 素子あたり)は 0.25K/W となります。

上記規格は、接合-ケース間の定常時の熱抵抗を示しています。DIIPM+の場合、およそ 10 秒で飽和し、定常状態になります。飽和前の 10 秒以下での熱抵抗を過渡熱抵抗と呼び、図 2-1-2 のようになります。

図 2-1-3 の過渡熱抵抗 Z<sub>th(j-c)</sub>の”1”が、上記定常時の熱抵抗値に相当します。

PSS25MC1FT の IGBT 部の 0.2 秒における過渡熱抵抗値は、1.15(K/W)×0.7=約 0.81(K/W)となります。

過渡熱抵抗は、定常的に流れるのではなく短時間(ms オーダ)の電流が流れる場合(例えばモータ起動時や短時間のロック時など)の温度上昇を検討する場合に使用します。

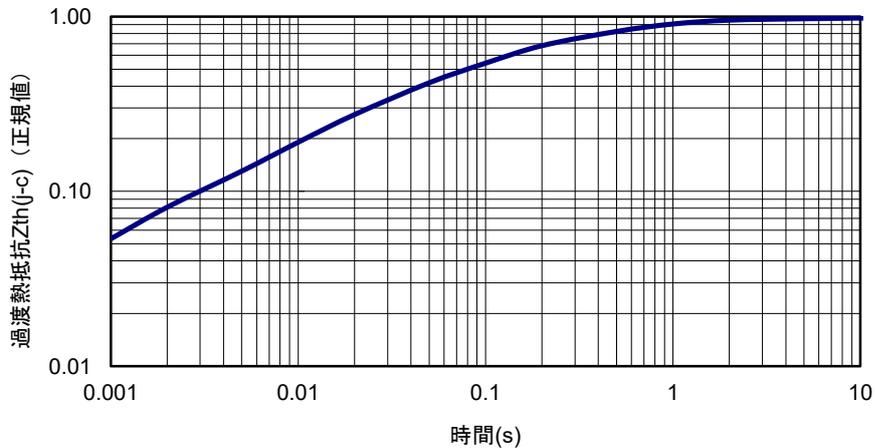


図 2-1-2 過渡熱抵抗特性(代表例)

# DIIPM+シリーズ アプリケーションノート

## 2.1.3 電気的特性および推奨使用条件

PSS25MC1FT (25A/1200V)の静特性およびスイッチング特性の規格を、表 2-1-3 に示します。(指定のない場合は  $T_j=25^\circ\text{C}$ )

表 2-1-3 PSS25MC1FT (25A/1200V)の静特性およびスイッチング特性の規格  
インバータ部

項目	記号	条件	規格値			単位	
			最小値	標準値	最大値		
コレクタ・エミッタ間飽和電圧	$V_{CE(sat)}$	$V_D=V_{DB}=15\text{V}$ $V_{IN}=5\text{V}$	$I_C=25\text{A}, T_j=25^\circ\text{C}$	—	1.50	2.20	V
			$I_C=25\text{A}, T_j=125^\circ\text{C}$	—	1.80	2.45	
FWD 順電圧降下	$V_{EC}$	$-I_C=25\text{A}, V_{IN}=0\text{V}$	—	2.40	3.10	V	
スイッチング時間	$t_{on}$	$V_{CC}=600\text{V}, V_D=V_{DB}=15\text{V}$ $I_C=25\text{A}$ 誘導負荷(上一下アーム) $V_{IN}=0\leftrightarrow 5\text{V}, T_j=125^\circ\text{C}$		1.10	1.90	2.60	$\mu\text{s}$
	$t_{rr}$		—	0.60	—		
	$t_{C(on)}$		—	0.60	0.90		
	$t_{off}$		—	2.80	3.80		
	$t_{C(off)}$		—	0.50	0.90		
コレクタ・エミッタ間遮断電流	$I_{CES}$	$V_{CE}=V_{CES}$	$T_j=25^\circ\text{C}$	—	—	1	mA
			$T_j=125^\circ\text{C}$	—	—	10	

### ブレーキ部

項目	記号	条件	最小値	標準値	最大値	単位	
コレクタ・エミッタ間飽和電圧	$V_{CE(sat)}$	$V_D=V_{DB}=15\text{V}$ $V_{IN}=5\text{V}$	$I_C=15\text{A}, T_j=25^\circ\text{C}$	—	1.50	2.20	V
			$I_C=15\text{A}, T_j=125^\circ\text{C}$	—	1.80	2.45	
Di 順電圧降下	$V_F$	$-I_C=15\text{A}, V_{IN}=0\text{V}$	—	2.20	2.80	V	
スイッチング時間	$t_{on}$	$V_{CC}=600\text{V}, V_D=V_{DB}=15\text{V}$ $I_C=15\text{A}$ 誘導負荷 $V_{IN}=0\leftrightarrow 5\text{V}, T_j=125^\circ\text{C}$		1.10	1.90	2.60	$\mu\text{s}$
	$t_{rr}$		—	0.65	—		
	$t_{C(on)}$		—	0.65	1.00		
	$t_{off}$		—	2.60	3.60		
	$t_{C(off)}$		—	0.40	0.95		
コレクタ・エミッタ間遮断電流	$I_{CES}$	$V_{CE}=V_{CES}$	$T_j=25^\circ\text{C}$	—	—	1	mA
			$T_j=125^\circ\text{C}$	—	—	10	

### コンバータ部

項目	記号	条件	最小値	標準値	最大値	単位
逆電流	$I_{RRM}$	$V_R=V_{RRM}, T_j=125^\circ\text{C}$	—	—	7.0	mA
順電圧降下	$V_F$	$I_F=25\text{A}$	—	1.1	1.4	V

# DIIPM+シリーズ アプリケーションノート

スイッチング時間の定義、および測定方法については、図 2-1-3、図 2-1-4 に示します。  
 スwitchングは L 負荷 (誘導負荷) ハーフブリッジ回路で測定しています。

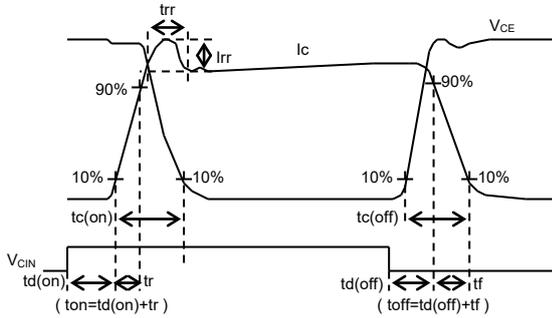


図 2-1-3 スwitchング時間の定義

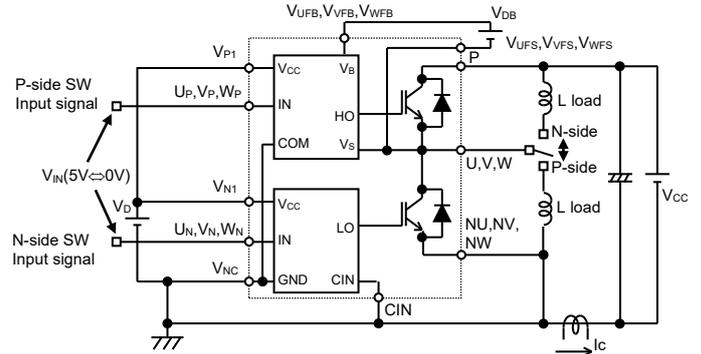


図 2-1-4 L 負荷ハーフブリッジ測定回路

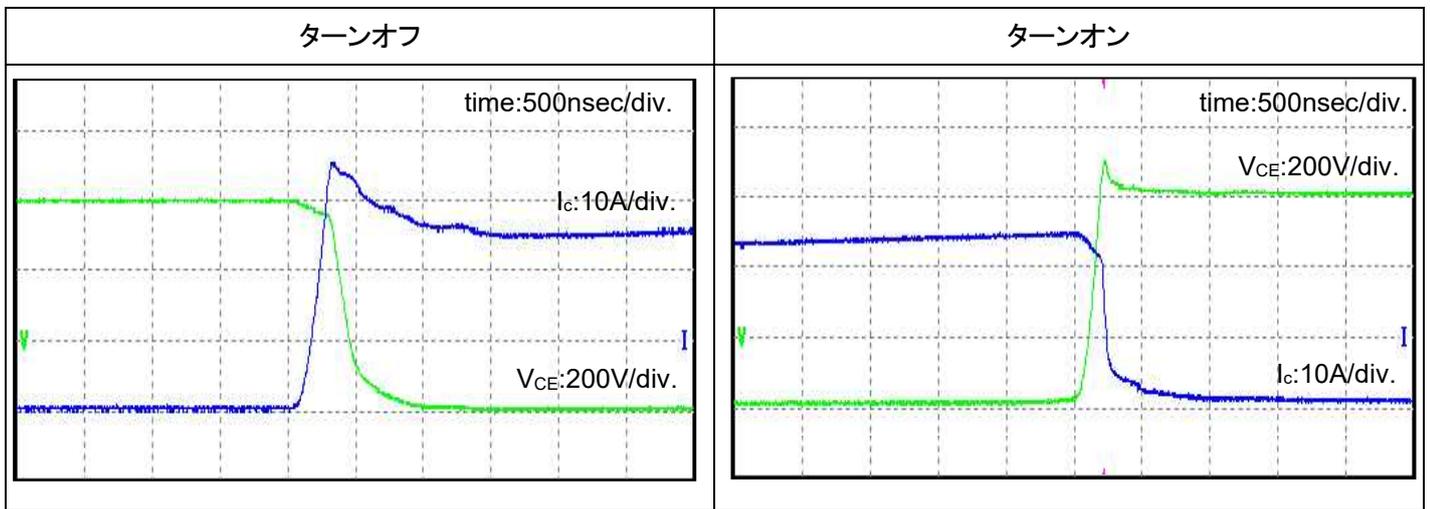


図 2-1-5 PSS25MC1FT (25A/1200V)のインバータ部 スwitchング波形(代表例)  
 測定条件:  $V_{CC}=600V$ ,  $V_D=V_{DB}=15V$ ,  $I_c=25A$ ,  $T_j=125^\circ C$ , L 負荷ハーフブリッジ

# DIIPM+シリーズ アプリケーションノート

PSS25MC1FT (25A/1200V)の制御(保護)部の規格を、表 2-1-4 に示します。

表 2-1-4 PSS25MC1FT (25A/1200V)の制御(保護)部規格

項目	記号	条件	最小値	標準値	最大値	単位	
回路電流	I <sub>D</sub>	V <sub>P1</sub> -V <sub>NC</sub> , V <sub>N1</sub> -V <sub>NC</sub> の総和	V <sub>D</sub> =V <sub>DB</sub> =15V, V <sub>IN</sub> =0V	-	-	5.70	mA
			V <sub>D</sub> =V <sub>DB</sub> =15V, V <sub>IN</sub> =5V	-	-	5.70	
	I <sub>DB</sub>	V <sub>UFB</sub> -V <sub>UFS</sub> , V <sub>VFB</sub> -V <sub>VFS</sub> , V <sub>WFB</sub> -V <sub>WFS</sub>	V <sub>D</sub> =V <sub>DB</sub> =15V, V <sub>IN</sub> =0V	-	-	0.55	
			V <sub>D</sub> =V <sub>DB</sub> =15V, V <sub>IN</sub> =5V	-	-	0.55	
短絡保護トリップレベル	V <sub>SC(ref)</sub>	V <sub>D</sub> =15V (注 4)	0.455	0.480	0.505	V	
インバータ部 P 側 制御電源電圧低下保護	UV <sub>DBt</sub>		トリップレベル	10.0	-	12.0	V
	UV <sub>DBr</sub>		リセットレベル	10.5	-	12.5	V
インバータ部 N 側 及びブレーキ部 制御電源電圧低下保護	UV <sub>Dt</sub>		トリップレベル	10.3	-	12.5	V
	UV <sub>Dr</sub>		リセットレベル	10.8	-	13.0	V
温度アナログ出力電圧	V <sub>OT</sub>	LVIC 温度 100°C, プルダウン抵抗 5.1kΩ (注 5)	2.89	3.02	3.14	V	
エラー出力電圧	V <sub>FOH</sub>	V <sub>SC</sub> =0V, F <sub>O</sub> =10kΩ 5V プルアップ	4.9	-	-	V	
	V <sub>FOL</sub>	V <sub>SC</sub> =1V, I <sub>FO</sub> =1mA	-	-	0.95	V	
エラー出力パルス幅	t <sub>Fo</sub>	C <sub>Fo</sub> =22nF (注 6, 7)	1.6	2.4	-	ms	
入力電流	I <sub>IN</sub>	V <sub>IN</sub> =5V	0.70	1.00	1.50	mA	
温度アナログ出力電圧	V <sub>OT</sub>	LVIC 温度 100°C, プルダウン抵抗 5.1kΩ 接続時	2.89	3.02	3.14	V	
入力オンしきい電圧	V <sub>th(on)</sub>	U <sub>P</sub> , V <sub>P</sub> , W <sub>P</sub> , U <sub>N</sub> , V <sub>N</sub> , W <sub>N</sub> , AIN-V <sub>NC</sub> 端子間	-	-	3.5	V	
入力オフしきい電圧	V <sub>th(off)</sub>		0.8	-	-	V	
ブートストラップ Di 順電圧降下	V <sub>F</sub>	I <sub>F</sub> =10mA, 制限抵抗の電圧降下含む	-	0.9	1.3	V	
制限抵抗値	R	ブートストラップ Di に内蔵	16	20	24	Ω	

- (注 4) 短絡保護はインバータ部 N 側 IGBT のみ動作します。SC は定格 1.7 倍以下になるように外部抵抗を選定してください。
- (注 5) 温度出力機能は、自身で温度保護動作はいたしません。V<sub>OT</sub> 出力が、設定した温度保護レベルに達した時は、システム側でスイッチング動作をただちに停止してください。LVIC 温度-V<sub>OT</sub> 出力特性は 2.2.3 項を参照ください。
- (注 6) エラー出力は、インバータ部 N 側の短絡保護・制御電源電圧低下保護時に出力します。F<sub>O</sub> 出力時間は C<sub>Fo</sub> (= t<sub>Fo</sub> × 9.1 × 10<sup>-6</sup>[F]) で規定した値となります。
- (注 7) インバータ部 P 側及びブレーキ部でも制御電源電圧低下保護は動作しますが、エラー出力はいたしません。

# DIIPM+シリーズ アプリケーションノート

PSS25MC1FT (25A/1200V)の推奨使用条件を、表2-1-5に示します。  
DIIPMを安全に使用するためには、推奨使用条件範囲内で使用するようお願いします。

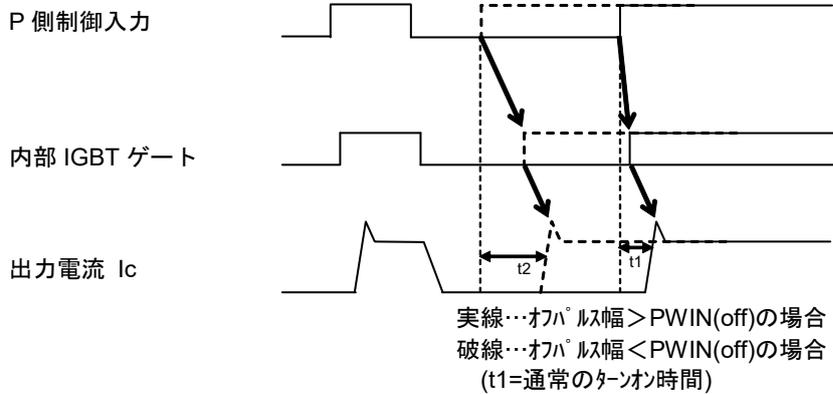
表 2-1-5 PSS25MC1FT (25A/1200V)の推奨使用条件  
インバータ部推奨使用条件

項目	記号	条件	推奨値			単位
			最小	標準	最大	
電源電圧	$V_{CC}$	P-NU,NV,NW 端子間	0	600	800	V
制御電源電圧	$V_D$	$V_{P1}-V_{NC}, V_{N1}-V_{NC}$ 端子間	13.5	15.0	16.5	V
制御電源電圧	$V_{DB}$	$V_{UFB}-V_{UFS}, V_{VFB}-V_{VFS}, V_{WFB}-V_{WFS}$ 端子間	13.0	15.0	18.5	V
制御電源電圧変動率	$\Delta V_D, \Delta V_{DB}$		-1	-	1	V/ $\mu$ s
上下アーム休止時間	$t_{dead}$	各アーム段入力に対応, $T_C \leq 100^\circ C$	3.0	-	-	$\mu$ s
PWM 制御入力信号	$f_{PWM}$	$T_C \leq 100^\circ C, T_j \leq 125^\circ C$	-	-	20	kHz
許容最小入力パルス幅	PWIN(on)	定格電流の 1.7 倍以下 (注 8)	1.5	-	-	$\mu$ s
	PWIN(off)	0 $\leq V_{CC} \leq 800V,$ 13.5 $\leq V_D \leq 16.5V,$ 13.0 $\leq V_{DB} \leq 18.5V,$ -20 $^\circ C \leq T_C \leq 100^\circ C,$ N ライン配線インダクタンス 10nH 以下 (注 9)	3.0	-	-	
		定格電流以下 定格電流~ 定格電流の 1.7 倍	3.5	-	-	
$V_{NC}$ 端子電圧	$V_{NC}$	$V_{NC}$ -NU,NV,NW 端子間の電位差、 サージ電圧含む	-5.0	-	+5.0	V
接合温度	$T_j$		-20	-	125	$^\circ C$

(注 8) PWIN(on)以下のパルス幅の入力オン信号には出力が応答しないことがあります。

(注 9) PWIN(off)以下のパルス幅の入力オフ信号には出力が応答しない、または P 側のみターンオン時間が大きくなる場合があります。詳細は下図のタイミング図を参照ください。

許容最小入力パルス幅 PWIN(off)以下の信号を印加した場合の出力動作(P 側のみ)



※制御電源電圧変動率について

制御 IC の電源ラインに高周波の急峻なノイズが重畳されると、IC の誤動作が起きて Fo を出力し、更には出力を停止 (ゲート遮断)することがあります。この誤動作を回避するために、ノイズの変動成分が  $\pm 1V/\mu s$  より穏やかになるよう、また、そのリップル電圧も 2Vp-p より小さくなるように、電源回路を設計してください。(規定:  $dV/dt \leq 1V/\mu s, V_{ripple} \leq 2Vp-p$ )

# DIIPM+シリーズ アプリケーションノート

## 2.1.4 機械的定格および特性

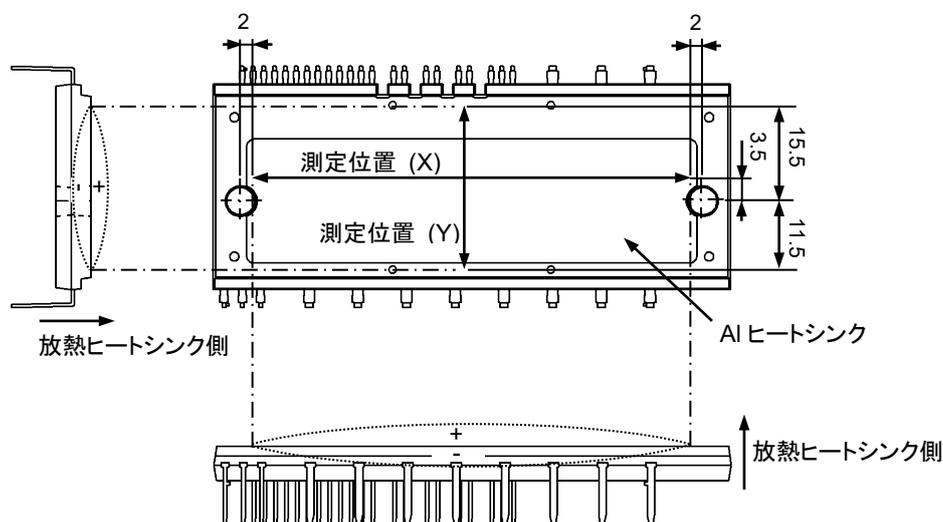
PSS25MC1FT (25A/1200V)の機械的定格および特性規格を、表2-1-6に示します。  
DIIPM の取り付け方法については、2.4項を参照ください。

表 2-1-6 PSS25MC1FT (25A/1200V)の機械的定格および特性  
機械的定格及び特性

項目	記号	条件	準拠規格	最小値	標準値	最大値	単位
締付トルク強度	—	取付けネジ M4 (注 10) 推奨値 1.18 N・m	—	0.98	1.18	1.47	N・m
端子引張り強度	—	荷重 20N	JEITA-ED-4701	10	—	—	s
端子曲げ強度	—	荷重 10N にて 90度 曲げ	JEITA-ED-4701	2	—	—	回
質量	—		—	—	40	—	g
放熱面平面度	—	(注 11)	—	-50	—	+100	μm

(注 10) 取り付けネジには平座金(推奨: JIS B1256)を使用して下さい。

(注 11) 放熱面平面度測定位置 (単位:mm)



# DIIPM+シリーズ アプリケーションノート

## 2.2 保護機能とシーケンス

DIIPM には、保護機能として短絡保護、制御電源電圧低下保護と温度出力機能があります。

### 2.2.1 短絡保護

#### (1)概要

DIIPMは、シャント抵抗に電流が流れることで発生する電圧を、DIIPMのCIN端子にフィードバックさせることで短絡保護を動作させることが可能になります。CIN端子はコンパレータに接続されており、しきい値 $V_{SC}=0.48V$ (typ)で保護動作をします。保護動作に入ると、N側のIGBT3相分のゲートを遮断し、Fo信号を出力します。

DIIPMは電流検出手段を内蔵していないため、シャント抵抗(電流検出用抵抗)を接続してください。また、スイッチング時のリカバリー電流や、ノイズによる短絡保護回路の誤動作を防ぐため、CIN端子入力にRCフィルタ(時定数 $1.5\sim 2\mu s$ 程度)を設置してください。

配線抵抗を低くするためにDIIPMの端子からシャント抵抗までの配線は可能な限り短くしてください。また、Fo信号の検出後、P側の停止も含め速やかにシステムの停止を行うよう設定ください。

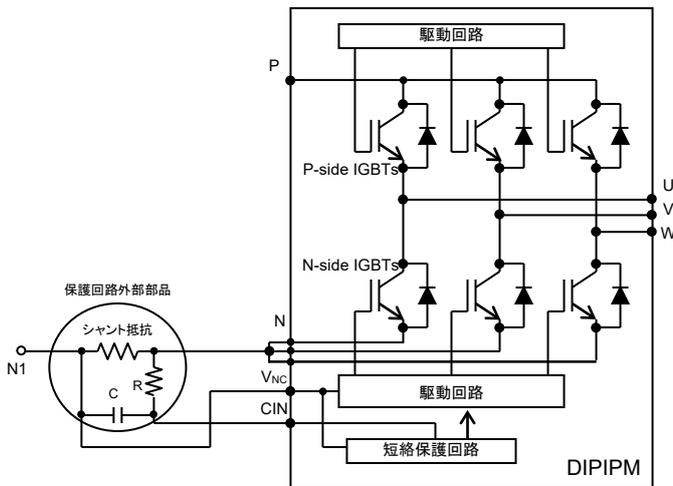


図 2-2-1 短絡保護回路(外部シャント周辺回路例)

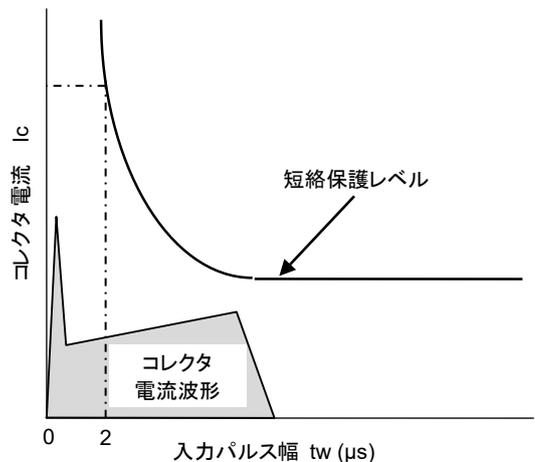


図 2-2-2 フィルタ設定

#### (2)短絡保護動作シーケンス

#### 短絡保護動作シーケンス(N側のみ)・・・シャント抵抗、RC 時定数回路による保護

- a1. 正常動作=IGBT オン=出力電流有り
- a2. 過電流検出(SCトリガ)・・・RC 時定数は、 $2\mu s$  以内に遮断するように最適遮断時間を設定( $1.5\sim 2.0\mu s$  以下推奨)
- a3. N側全相の IGBT ゲートをハード遮断
- a4. N側全相の IGBT がオフ
- a5. Fo 出力・・・Fo 出力時間は、外付けコンデンサ  $C_{FO}$  で設定
- a6. 入力 “L”=オフ
- a7. Fo 出力終了。入力 “H”途中でも次のオン信号(L→H)が入力されるまで、IGBT はオフ状態。  
(各相への入力で相ごとに通常状態に復帰します)
- a8. 正常動作=IGBT オン=出力電流有り

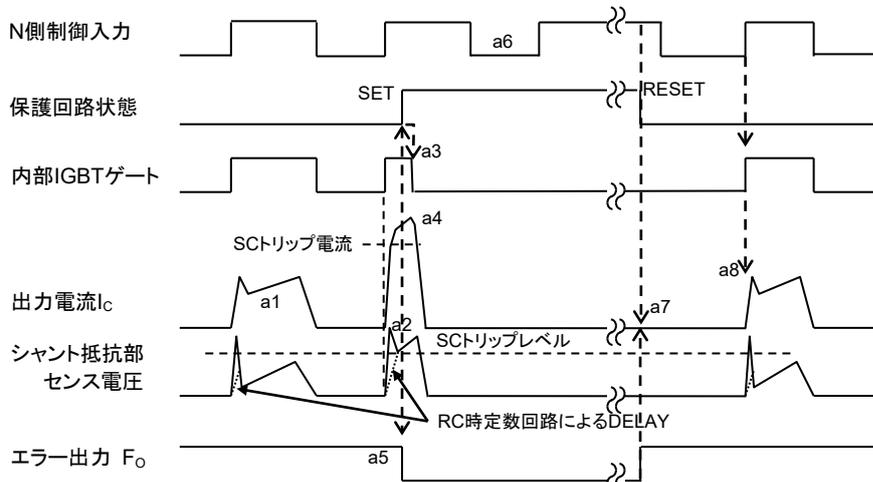


図 2-2-3 短絡保護動作シーケンス

# DIIPM+シリーズ アプリケーションノート

### (3)シャント抵抗値の設定

外部シャント抵抗値は、短絡保護トリップ電圧  $V_{SC(ref)}$  と遮断すべき電流設定値 SC から次式で設定します。

$$\text{外部シャント抵抗値: } R_{Shunt} = V_{SC(ref)} / SC$$

SCトリップレベルの最大値 SC(max)は、シャント抵抗のばらつき・変動や  $V_{sc(ref)}$  のばらつきを考慮して、DIIPM の飽和電流最小値以下となるように設定する必要があります。短絡保護推奨設定値は、定格電流の 1.7 倍ですので、それ以下になるように外部シャント抵抗値を設定してください。

例として、PSS25MC1FT で SC レベルを 42.5A (定格 25A x 1.7) とした場合の設定を下記に示します。DIIPM+ の短絡保護トリップ電圧のばらつきを表 2-2-1 に示します。

表 2-2-1  $V_{SC(ref)}$  の規格

項目	記号	条件	min.	typ.	max.	単位
短絡保護トリップレベル	$V_{SC(ref)}$	$T_j=25^\circ\text{C}, V_D=15\text{V}$	0.455	0.480	0.505	V

シャント抵抗値  $R_{shunt}$  及び  $V_{sc(ref)}$  と SC 保護レベルの関係は、短絡保護トリップレベル及びシャント抵抗のばらつきを考慮した場合、下記のようになります。今回はシャント抵抗のばらつきを ±5% として紹介します。

$$R_{Shunt(min)} = V_{SC(ref) max} / SC(max)$$

これは SC の max 値 = 定格電流の 1.7 倍であり

$$R_{Shunt(typ)} = R_{Shunt(min)} / 0.95^*$$

\*0.95 はシャント抵抗のばらつき-5% のため

$$\text{よって, } SC(typ) = V_{SC(ref) typ} / R_{Shunt(typ)}$$

$$R_{Shunt(max)} = R_{Shunt(typ)} \times 1.05^*$$

\*1.05 はシャント抵抗のばらつき+5% のため

$$\text{よって, } SC(min) = V_{SC(ref) min} / R_{Shunt(max)}$$

SC レベルが 42.5A のため、以下のような計算となります。

$$R_{Shunt(min)} = 0.505\text{V} / 42.5\text{A} = 11.9\text{ m}\Omega, R_{Shunt(typ)} = 11.9\text{m}\Omega / 0.95 = 12.5\text{ m}\Omega,$$

$$R_{Shunt(max)} = 12.5 \times 1.05 = 13.1\text{ m}\Omega$$

SC レベル及びシャント抵抗がともに最大値、中央値、最小値をとる場合は以下のような計算となります。

$$SC(max) = 42.5\text{A (設定値)}, SC(typ) = 0.480 / 12.5 = 38.4\text{ A}, SC(min) = 0.455 / 13.1 = 34.7\text{ A}$$

以上より、まとめると SC レベルの動作範囲は表 2-2-2 のようになります。

表 2-2-2 SC 動作範囲

条件	min.	typ.	max.	単位
$T_j=25^\circ\text{C}, V_D=15\text{V}$	34.7	38.4	42.5	A

ただし、外部配線の寄生インダクタンスや寄生容量に起因する共振波形により、設計値より低い電流で保護回路が動作することがあります。抵抗値は最終的には実機で評価・調整する必要があります。

### (4)RC 時定数の設定

RC フィルタ回路は、シャント抵抗に発生するノイズによる SC 保護回路の誤動作防止と、過負荷時に十分な電流を流すことを目的としています。ノイズの印加時間と素子の耐量から RC 時定数を設定します。(推奨は 1.5~2.0 $\mu\text{s}$ )

外部シャント抵抗に SC レベルを超える電圧が発生した後、RC フィルタを介し CIN 端子に電圧が印加される時間  $t1$  は下記計算式により求められます。

$$V_{SC} = R_{shunt} \cdot I_c \cdot (1 - e^{-\frac{t1}{\tau}})$$

$$t1 = -\tau \cdot \ln\left(1 - \frac{V_{SC}}{R_{shunt} \cdot I_c}\right)$$

ただし、 $V_{sc}$ :短絡保護トリップ電圧  $V_{SC(ref)}$ 、 $R_{shunt}$ :シャント抵抗値、 $I_c$ :ピーク電流値、 $\tau$ :RC 時定数、 $t1$ :遮断時間とする。

また、CIN 端子に保護レベルを超える電圧が印加されてから、実際に IGBT のゲートが遮断されるまでには、下記表 2-2-3 に示すような IC 内部の遅れ時間  $t2$  が掛かります。

表 2-2-3 SC 回路遅れ時間

項目	min.	typ.	max.	単位
SC 回路遅れ時間	-	-	1.0	$\mu\text{s}$

従って、外部シャント抵抗に SC レベルを超える電圧が発生した後、IGBT のゲートを遮断するまでの時間  $t_{TOTAL}$  は、下記となります。

$$t_{TOTAL} = t1 + t2$$

# DIIPM+シリーズ アプリケーションノート

## 2.2.2 制御電源電圧低下保護(UV 保護)

制御電源電圧が低下すると、IGBTのゲート電圧が下がることによる弊害が生じます。推奨電源電圧内でのご使用をお願いします。

制御電源電圧が低下すると、IGBTを保護するため、制御電源電圧低下保護(UV)が動作します。インバータ部のP側、N側、およびブレーキ部にUV回路はありますが、N側回路でUVが動作したときのみ、Fo信号を出力します。Fo信号は、制御電源電圧が低下している期間出力します。P側およびブレーキ部はIGBTのゲート遮断のみで、Fo信号は出力しません。

また、この保護回路には、ノイズ等による瞬間的な電圧低下での保護動作を除去するため、約10μs(標準値)のフィルタを内蔵しておりますので制御電源電圧がトリップ電圧(UV<sub>DBt</sub>、UV<sub>Dt</sub>)まで低下した場合でも、約10μs以内であれば保護は働きません。

表 2-2-4 各制御電源電圧範囲での DIIPM の状態

制御電源電圧範囲(V <sub>D</sub> , V <sub>DB</sub> )	状態
0-4.0V(P側, N側)	制御ICの正常動作電圧領域ではないため、電源電圧低下保護(UV)、Foなどの各種保護動作の正常動作は保証されません。IGBTのしきい電圧以下であり、基本的にオンしませんが、外来ノイズ等により誤オンする可能性がありますので制御電源より先にDC-LINK電圧を立ち上げないでください。
4.0-UV <sub>Dt</sub> (N側), UV <sub>DBt</sub> (P側)	<b>制御電源電圧低下保護(UV)動作範囲内</b> 制御入力信号を加えても、スイッチング動作を停止しています。電源電圧低下保護(UV)が動作し、Foを出力します。
UV <sub>Dt</sub> (N側)-13.5V UV <sub>DBt</sub> (P側)-13.0V	スイッチング動作します。但し推奨範囲外ですので、DIIPMの仕様書で規定しているV <sub>CE(sat)</sub> ・スイッチング時間共に規格値を外れてコレクタ損失が増加し、接合温度が上昇する可能性があります。
13.5~16.5V(N側) 13.0~18.5V(P側)	<b>推奨電源電圧範囲内</b> 正常動作します。
16.5~20.0V(N側) 18.5~20.0V(P側)	スイッチング動作します。但し、推奨範囲外ですので、スイッチング時間が高速になりすぎて、短絡時にはチップの短絡耐量が不足し、破壊することがあります。
20.0~	IPMの制御回路が破壊する可能性があります。

### ※リップルノイズの規定

制御ICの電源ラインに高周波の急峻なノイズが重畳されると、ICの誤動作が起きてFoを出力し、更には出力を停止(ゲート遮断)することがあります。この誤動作を回避するために、ノイズの変動成分が±1V/μsより穏やかになるよう、リップル電圧が2Vより小さくなるように、電源回路を設計してください。

規定: dV/dt ≤ ±1V/μs, V<sub>ripple</sub> ≤ 2Vp-p

# DIIPM+シリーズ アプリケーションノート

## 制御電源電圧低下保護動作シーケンス(N側, $UV_D$ )

- a1. 制御電源電圧立上り…… $UV_{Dr}$ にて次のオン信号(L→H)入力より動作開始  
(各相への入力で相ごとに通常状態に復帰します)
- a2. 正常動作=IGBT オン=出力電流あり
- a3. 制御電源電圧低下 ( $UV_{Dt}$ )
- a4. N側全相の IGBT オフ……制御入力の状態に関わらずオフ
- a5.  $F_o$  出力( $C_{Fo}$ で設定された  $F_o$  パルス幅以上、制御電源電圧が復帰するまでの間  $F_o$  出力)
- a6. 制御電源電圧復帰 ( $UV_{Dr}$ )
- a7. 正常動作=IGBT オン=出力電流あり

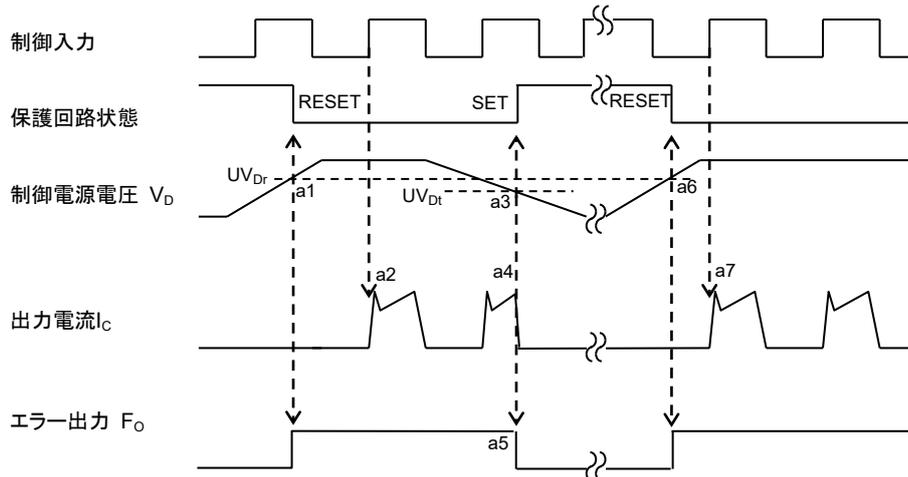


図 2-2-4 制御電源電圧低下保護(N側)動作シーケンス

## 制御電源電圧低下保護動作シーケンス(P側, $UV_{DB}$ )

- a1. 制御電源電圧立上り…… $UV_{DBr}$ にて次のオン信号(L→H)入力より動作開始
- a2. 正常動作=IGBT オン=出力電流あり
- a3. 制御電源電圧低下 ( $UV_{DBt}$ )
- a4. 該当相の P側 IGBT のみオフ……制御入力に関わらずオフ、 $F_o$  出力はなし
- a5. 制御電源電圧復帰 ( $UV_{DBr}$ )
- a6. 正常動作=IGBT オン=出力電流あり

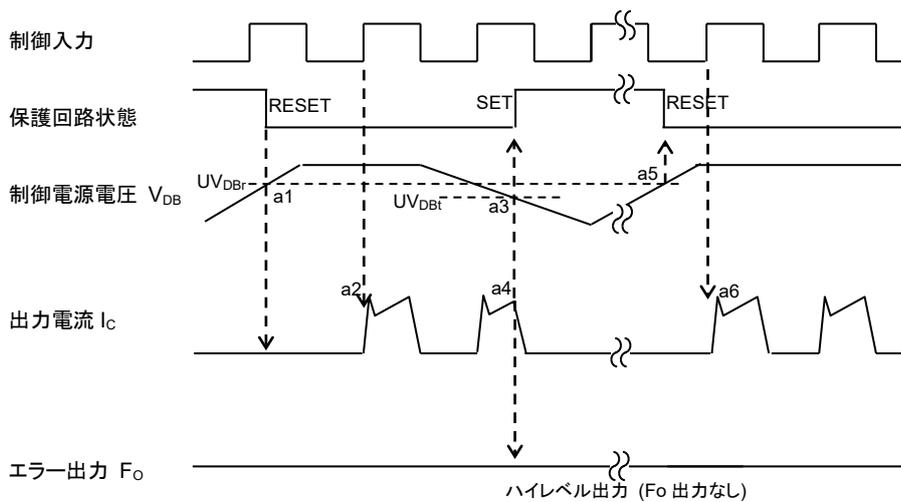


図 2-2-5 制御電源電圧低下保護(P側)動作シーケンス

# DIIPM+シリーズ アプリケーションノート

## 制御電源電圧低下保護動作シーケンス(ブレーキ回路, $UV_D$ )

- a1. 制御電源電圧立上り…… $UV_{Dr}$ にて次のオン信号(L→H)入力より動作開始
- a2. 正常動作=IGBT オン=出力電流あり
- a3. 制御電源電圧低下 ( $UV_{Dt}$ )
- a4. ブレーキ回路の IGBT のみオフ……制御入力に関わらずオフ、 $F_o$  出力はなし
- a5. 制御電源電圧復帰 ( $UV_{Dr}$ )
- a6. 正常動作=IGBT オン=出力電流あり

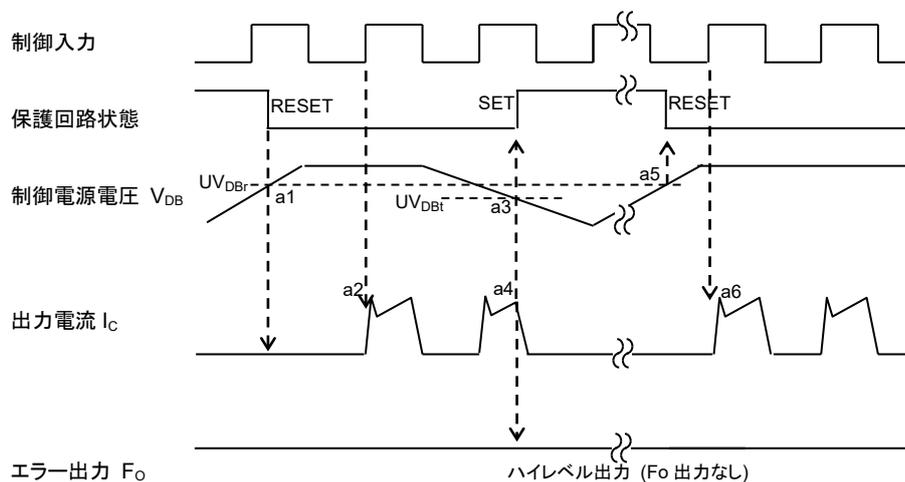


図 2-2-6 制御電源電圧低下保護(ブレーキ回路)動作シーケンス

# DIIPM+シリーズ アプリケーションノート

## 2.2.3 温度出力機能 V<sub>OT</sub>

### (1)温度出力機能の使用方法

本機能は、放熱用のファンの停止など放熱系の故障などによる温度上昇や重負荷継続時の出力制限といった、従来の外付けヒートシンクなどに取り付けられていたサーミスタと同様の方法での使用を推奨いたします。

ただし、温度出力機能は、制御 IC(LVIC)部に温度検出素子が内蔵され、LVIC 部の温度を検出し出力しているため、IGBT、FWDi などパワーチップの発熱は、外部ヒートシンク、モールド樹脂を介して伝わります。したがって、モータロックや短絡などパワーチップの急激な温度上昇には、LVIC の温度上昇は追従できません。

また、DIIPM 自身では保護をいたしませんので、温度出力をモニタし、保護が必要な場合は外部コントローラにてシステムの停止等、保護動作の実施が必要となります。

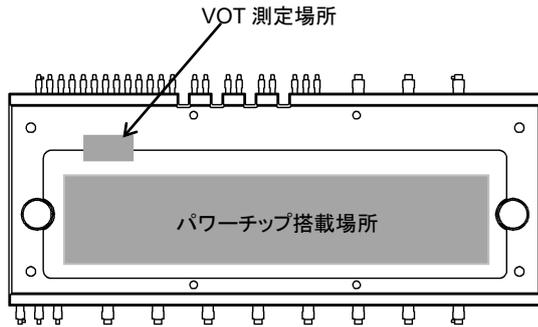


図 2-2-7 V<sub>OT</sub> 温度検出点

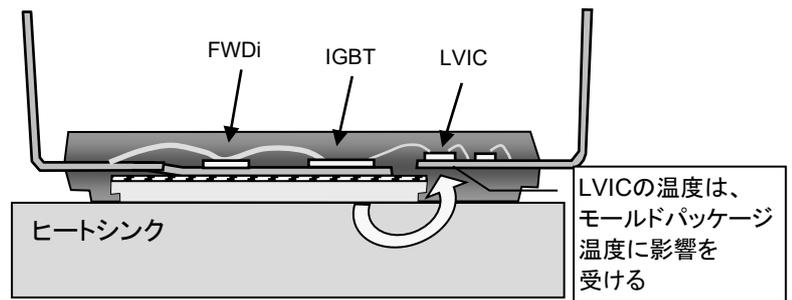


図 2-2-8 LVIC への温度の伝達経路

### (2)温度出力端子(V<sub>OT</sub> 端子)仕様

V<sub>OT</sub> 端子の出力能力を表 2-2-5 に示します。V<sub>OT</sub> 出力は、図 2-2-9 に示すように温度検出素子の出力を OP アンプで増幅して、V<sub>OT</sub> 端子に出力する構成としています。その出力特性は、図 2-2-11 に示すように、温度に対し線形変化いたします。本出力の使用上の注意点を以下に記します。

表 2-2-5: 出力電流定格

	min.
ソース電流能力	1.7mA
シンク電流能力	0.1mA

\*) ソース電流: V<sub>OT</sub> 端子から流し出す電流  
シンク電流: V<sub>OT</sub> 端子に引き込む電流

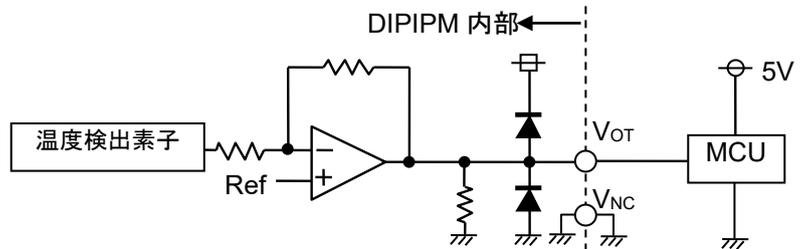


図 2-2-9 LVIC V<sub>OT</sub> 端子部回路図

#### ● 室温以下時の V<sub>OT</sub> 出力について

室温より低い温度時において、出力の線形性が必要な場合、V<sub>OT</sub>-V<sub>NC</sub>(=コントローラ GND)間に 5.1kΩ のプルダウン抵抗の設置を推奨いたします。プルダウン抵抗を設置される場合は、V<sub>OT</sub> 出力電圧 ÷ 抵抗値程度の電流が、LVIC の消費電流として常時余分に流れることとなります。過熱保護のためだけに本出力を使用し、室温以下の出力が不要な場合、プルダウン抵抗は接続不要です。

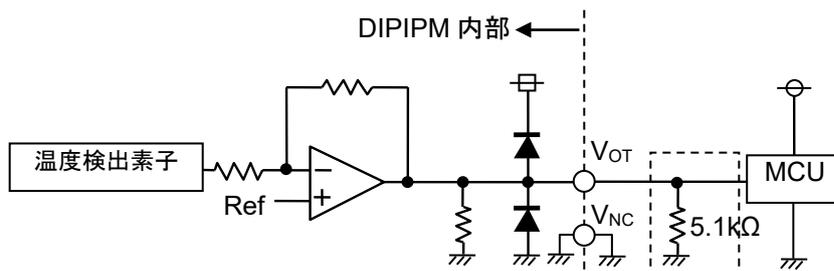


図 2-2-10 LVIC V<sub>OT</sub> 端子部回路図 (室温以下出力使用時)

# DIIPM+シリーズ アプリケーションノート

下図に示す VOT 出力特性はシステムにて過熱保護を設定する際の参考データとしてお取り扱いください。なおスペックにて規定する LVIC 温度以外の特性は設計値です。

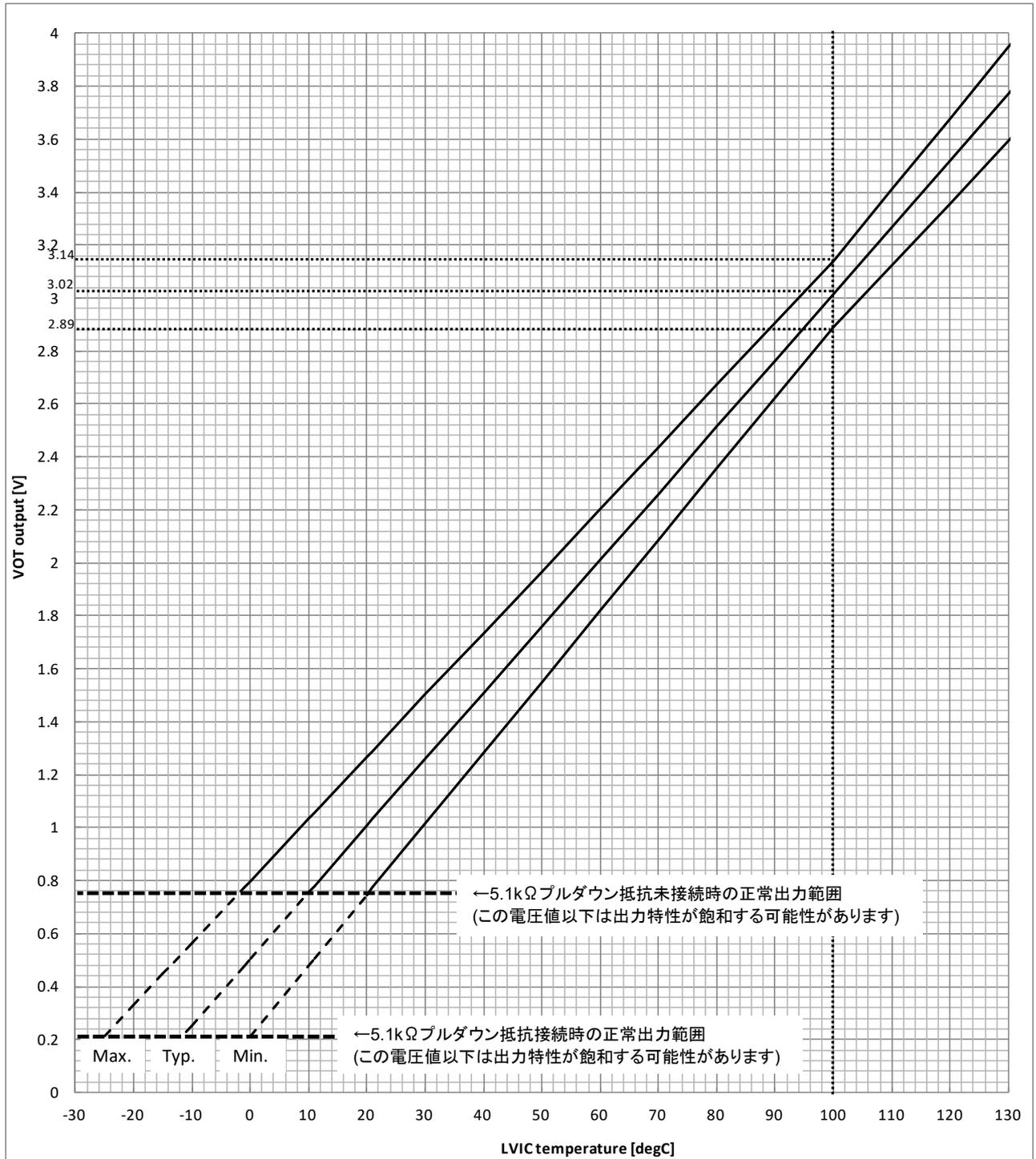


図 2-2-11 LVIC 温度-V<sub>OT</sub> 出力電圧関係

パワーチップの発熱は、外部ヒートシンクなどを介して LVIC に伝わりますので、温度出力される LVIC 温度 (T<sub>ic</sub>) とパワーチップ接合温度 (T<sub>j</sub>)、チップ直下のケース温度 (T<sub>c</sub>) の関係は、外部ヒートシンク、放熱条件、制御方法によって異なります。

放熱ヒートシンクを使用した場合の IGBT 損失と各温度の関係は放熱条件により変わりますので、本温度出力を使用した温度保護設計するためには、パワーチップ接合温度 (T<sub>j</sub>)、LVIC 温度 (アナログ温度出力: T<sub>ic</sub>)、ケース温度 (T<sub>c</sub>) の関係を実システム (放熱系) で評価して求めたうえで、温度保護設定値 (T<sub>j</sub> = 150°C 以下となる範囲) を検討する必要があります。

# DIIPM+シリーズ アプリケーションノート

## 2.3 DIIPM のパッケージ

### 2.3.1 外形図

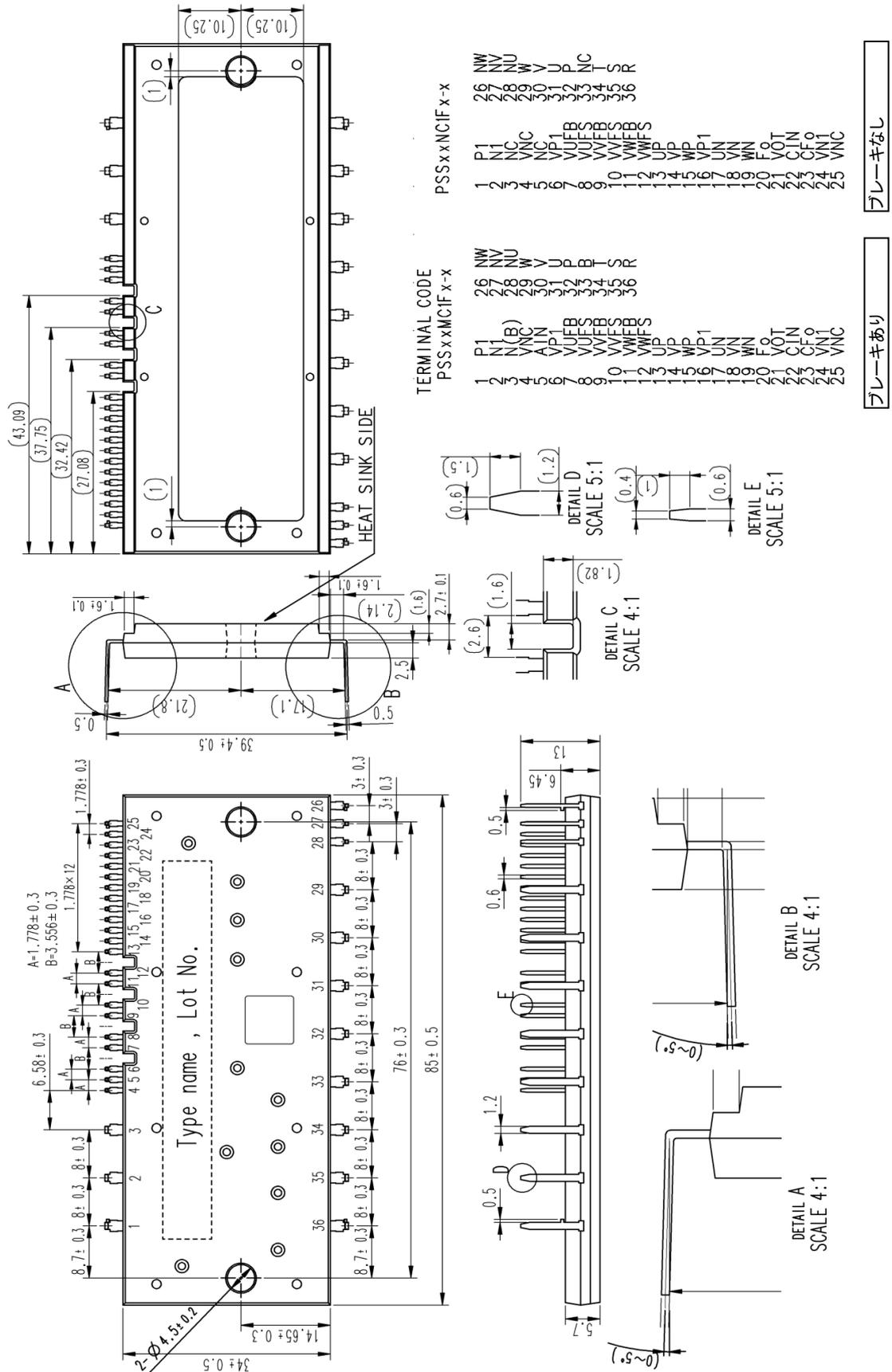


図 2-3-1 外形図 (単位:mm)

# DIIPM+シリーズ アプリケーションノート

## 2.3.2 マーキング

図2-3-2にDIIPM+のレーザーマーキング範囲を示します。例としてPSS25MC1FTを記載します。  
社名、原産国、形名、ロット番号および2Dコードは、モジュール上部(放熱面の反対側)にマーキングされます。

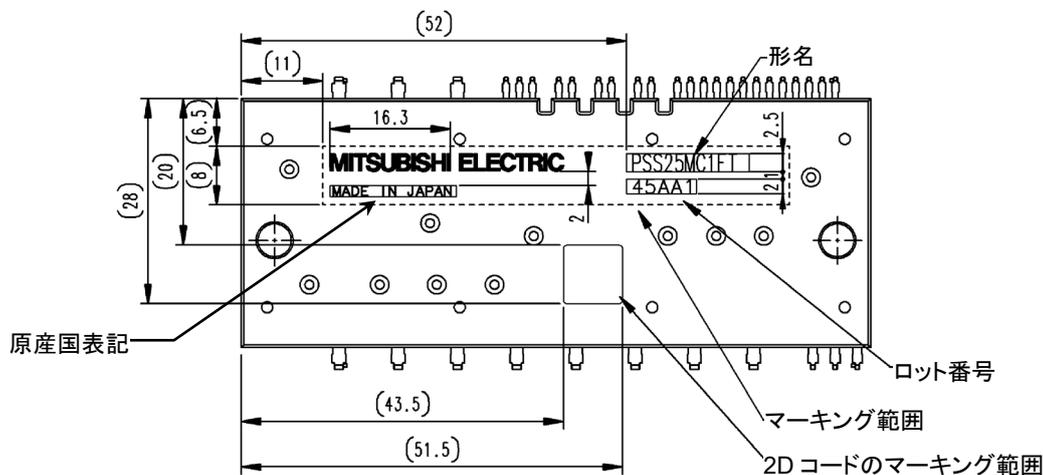
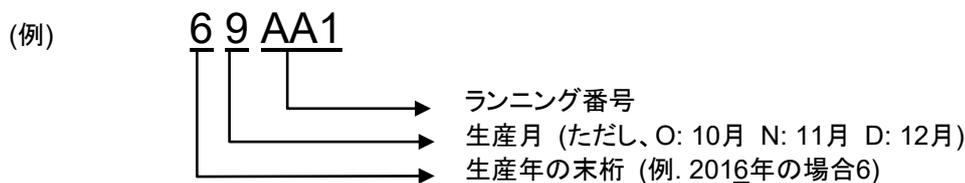


図 2-3-2 DIIPM+のレーザーマーキング範囲

ロット番号は、製造年・月、ランニング番号を示します。詳細は以下のとおりです。



# DIIPM+シリーズ アプリケーションノート

## 2.3.3 端子配列と名称

表 2-3-1 端子説明

	PSSxxMC1Fx	PSSxxNC1Fx	端子名称
	ブレーキあり	ブレーキなし	
1	P1	←	コンバーター出力端子(+)
2	N1	←	コンバーター出力端子(-)
3	N(B)	(NC)	ブレーキ IGBT エミッタ端子
4	V <sub>NC</sub> <sup>*1)</sup>	←	ブレーキ制御電源 GND 端子
5	AIN	(NC)	ブレーキ制御入力端子
6	V <sub>P1</sub> <sup>*2)</sup>	←	ブレーキ制御電源端子(+)
7	V <sub>UFB</sub>	←	UP 相駆動電源端子
8	V <sub>UFS</sub>	←	UP 相駆動電源 GND 端子
9	V <sub>VFB</sub>	←	VP 相駆動電源端子
10	V <sub>VFS</sub>	←	VP 相駆動電源 GND 端子
11	V <sub>WFB</sub>	←	WP 相駆動電源端子
12	V <sub>WFS</sub>	←	WP 相駆動電源 GND 端子
13	U <sub>P</sub>	←	UP 相制御入力信号端子
14	V <sub>P</sub>	←	VP 相制御入力信号端子
15	W <sub>P</sub>	←	WP 相制御入力信号端子
16	V <sub>P1</sub> <sup>*2)</sup>	←	P 側制御電源端子(+)
17	U <sub>N</sub>	←	UN 相制御入力信号端子
18	V <sub>N</sub>	←	VN 相制御入力信号端子
19	W <sub>N</sub>	←	WN 相制御入力信号端子
20	F <sub>o</sub>	←	エラー出力端子
21	V <sub>OT</sub>	←	温度出力端子
22	CIN	←	短絡トリップ電圧検出端子
23	CF <sub>o</sub>	←	エラー出力パルス幅設定端子
24	V <sub>N1</sub>	←	N 側制御電源端子(+)
25	V <sub>NC</sub> <sup>*1)</sup>	←	N 側制御電源 GND 端子
26	NW	←	W 相出力 GND(エミッタ)端子
27	NV	←	V 相出力 GND(エミッタ)端子
28	NU	←	U相出力 GND(エミッタ)端子
29	W	←	W 相出力端子
30	V	←	V 相出力端子
31	U	←	U 相出力端子
32	P	←	インバータ電源(+)
33	B	(NC)	ブレーキ 端子
34	T	←	AC 入力端子
35	S	←	AC 入力端子
36	R	←	AC 入力端子

注釈)

1) V<sub>NC</sub> は内部で配線されているため、どちらかの端子を GND に接続ください。

2) V<sub>P1</sub> は内部で配線されているため、どちらかの端子を制御電源電圧に接続ください。

# DIIPM+シリーズ アプリケーションノート

表 2-3-2 DIIPM の入出力端子構造

項目	記号	内容
P 側駆動電源端子 P 側駆動電源 GND 端子	V <sub>UFB-</sub> V <sub>UFS</sub> V <sub>VFB-</sub> V <sub>VFS</sub> V <sub>WFB-</sub> V <sub>WFS</sub>	<ul style="list-style-type: none"> <li>・P 側 IGBT 駆動用電源端子です。</li> <li>・ブートストラップコンデンサを外付けすることにより、外部電源を代替できます。ブートストラップコンデンサは、V<sub>D</sub> から N 側 IGBT のスイッチンググループによって充電されます。</li> <li>・V<sub>D</sub> が不安定だったり電流能力不足だったりすると、電源リップルやサージ電圧により誤動作することがあります。ブートストラップコンデンサと並列に、周波数及び温度特性の良いパスコン(～2μF 程度)を端子近傍に接続することを推奨します。</li> <li>・制御電源へのサージ電圧吸収用にツェナダイオード(ツェナ電圧 24V、電力損失 1W 程度)を端子近傍に接続することをお奨めします。</li> </ul>
P 側制御電源端子 プレーキ部制御電源 端子  N 側制御電源端子	V <sub>P1</sub>  V <sub>N1</sub>	<ul style="list-style-type: none"> <li>・内蔵 IC の制御側電源端子です。(LVIC と HVIC)。</li> <li>・V<sub>P1</sub>, V<sub>N1</sub> は外部基板上で接続してください。</li> <li>・ノイズや電源リップルによる誤動作を抑えるために周波数特性の良い平滑コンデンサを制御端子近傍に接続ください。また、周波数及び温度特性の良いパスコン(～2μF 程度)の接続を推奨します。</li> <li>・電圧リップルは規格内にはいるように設計ください。</li> <li>・制御電源へのサージ電圧吸収用にツェナダイオード(ツェナ電圧 24V、電力損失 1W 程度)を端子近傍に接続することをお奨めします。</li> </ul>
制御電源 GND 端子	V <sub>NC</sub>	<ul style="list-style-type: none"> <li>・内蔵 IC の制御側グランド端子です。(LVIC と HVIC)</li> <li>・入力、F<sub>O</sub> 出力など制御の基準電位となるのでノイズの影響を避けるため、制御 GND 配線に母線電流が流れないようにしてください。(パワーGND と共通インピーダンスを持たないように分けて配線してください。)</li> </ul>
制御入力端子	U <sub>P</sub> 、V <sub>P</sub> 、W <sub>P</sub> U <sub>N</sub> 、V <sub>N</sub> 、W <sub>N</sub> AIN	<ul style="list-style-type: none"> <li>・スイッチング制御する入力端子です。電圧駆動タイプです。</li> <li>・内部で CMOS 構成のシュミットトリガ回路に接続し、Min.3.3kΩ でプルダウンされています。</li> <li>・ノイズに敏感ですので、パターンは最短とし、かつ配線に注意してください。</li> <li>・ノイズなどが重畳している場合は、RC フィルタを接続してください。RC フィルタを追加する場合、内部のプルダウン抵抗との分圧になりますので、入力端子のしきい値電圧にご注意ください。</li> </ul>
短絡トリップ 電圧検出端子	CIN	<ul style="list-style-type: none"> <li>・短絡時に電流検出用シャント抵抗で発生した電位を、ノイズ除去用の RC フィルタを通して、この端子に入力し短絡保護を行います。</li> <li>・RC フィルタ時定数は 2μs 以下を推奨します。</li> </ul>
エラー出力端子	F <sub>O</sub>	<ul style="list-style-type: none"> <li>・DIIPM の異常状態(N 側の SC、UV 回路動作時)を出力する端子です。</li> <li>・オープンドレイン出力のため、マイコンに直接入力する際は、5V 系電源に 10kΩ 程度の抵抗でプルアップすることを推奨します。(F<sub>O</sub> 出力電圧が、マイコンの入力しきい値を満たすか確認ください。V<sub>F<sub>O</sub></sub>=max0.95V(@I<sub>F<sub>O</sub></sub>=1mA, 25°C)です。)</li> <li>・F<sub>O</sub> 出力でカプラ駆動する場合は、シンク電流 I<sub>F<sub>O</sub></sub> の最大定格 5mA を満たすようにプルアップ抵抗値を設定ください。I<sub>F<sub>O</sub></sub> が増加すると V<sub>F<sub>O</sub></sub> も増加するため 15V への接続を推奨します。</li> </ul>
エラー出力パルス幅 設定端子 (コンデンサ接続)	CF <sub>O</sub>	<ul style="list-style-type: none"> <li>・エラー出力パルス幅を設定する端子です。</li> <li>・この端子と V<sub>NC</sub> 間にコンデンサを挿入し、エラー出力時間幅を設定します。</li> <li>・コンデンサ容量 22nF であればエラー出力時間幅 typ 値 2.4ms となります。必要な F<sub>O</sub> パルス幅に対するコンデンサ容量値の計算式は以下のとおりです。 C<sub>F<sub>O</sub></sub> = 9.1 × 10<sup>-6</sup> × t<sub>F<sub>O</sub></sub></li> </ul>
温度出力端子	V <sub>OT</sub>	<ul style="list-style-type: none"> <li>・LVIC 温度をアナログ信号で出力する端子です。内部はオペアンプの出力となっています。</li> <li>・室温より低い温度時において、出力の線形性が必要な場合、V<sub>OT</sub>-V<sub>NC</sub>(=コントローラ GND)間に 5.1kΩ のプルダウン抵抗の設置を推奨いたします。</li> </ul>
インバータ 電源端子	P	<ul style="list-style-type: none"> <li>・インバータの電源(正側)端子です。</li> <li>・P 側 IGBT のコレクタに接続されています。</li> <li>・電源配線やパターンのインダクタンス成分によるサージ電圧を抑制するため、平滑コンデンサを P 端子の直近に配置してください。また、周波数特性に優れたフィルムコンデンサ(スナバ)の追加も効果的です。</li> </ul>

# DIIPM+シリーズ アプリケーションノート

(前ページの表の続き)

項目	記号	内容
インバータ GND 端子	NU、NV、NW	・インバータのグラウンド端子です。NU に U 相、NV に V 相、NW に W 相の N 側 IGBT のエミッタが接続されています。 ・各端子はそれぞれシャント抵抗を介して、パワー部グラウンドに接続してください。 ・1シャント抵抗使用によりエミッタ共通とする場合、NU、NV、NW 端子は端子直近で相互に接続してください。
インバータ出力端子	U、V、W	・インバータ出力用の端子です。モーターなどの負荷を接続します。 ・各端子は、ハーフブリッジで構成された IGBT の中点にそれぞれ内部で接続されています。
AC 電源入力端子	R、S、T	・AC 電源の入力端子です。
コンバータ出力端子	P1	・コンバータ出力用の端子です。
コンバータ GND 端子	N1	・コンバータのグラウンド端子です。

※ スイッチング動作時の DIIPM 制御電源端子、P-N 間電圧のサージ電圧や、入力端子のノイズをオシロスコープなどで確認してください。その際、オシロスコープの時間軸は 1 $\mu$ s/div 以下での確認が必要です。サージ電圧を含む電圧が規格を超えていないかご確認ください。

定格を超えるサージや入力しきい値を越えるようなノイズが重畳しているようであれば、対策(配線見直し、コンデンサの位置、容量の見直し、ツェナ Di の搭載、フィルタの強化など)をご検討ください。

# DIIPM+シリーズ アプリケーションノート

## 2.4 DIIPM の取り付け方法

DIIPM の絶縁距離および DIIPM を放熱ヒートシンクに取り付ける場合の注意点を示します。

### 2.4.1 DIIPM の絶縁距離

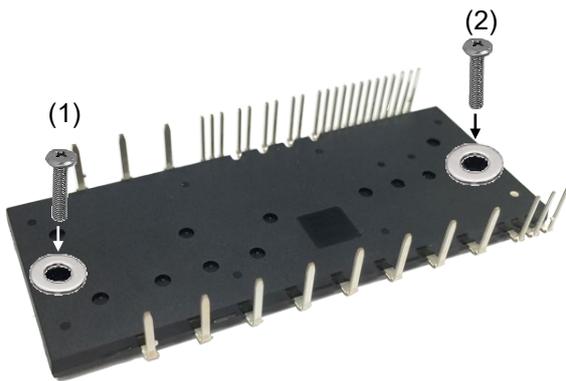
DIIPM の各空間、沿面距離を表 2-4-1 に示します。

表 2-4-1 DIIPM+の絶縁距離(min 値)

空間距離(mm)		沿面距離(mm)	
パワー端子間	5.7	パワー端子間	6.0
制御端子間	2.3	制御端子間	6.2
対アース間(端子-放熱ヒートシンク間)	2.5	対アース間(端子-放熱ヒートシンク間)	4.1

### 2.4.2 DIIPM の取り付け方法と注意点

モジュールをヒートシンクなどに取り付ける際、過剰なトルクでの締め付けや、片締めを行うと、パッケージに応力が加わりモジュール内パワー素子などのチップまたは、パッケージ破壊(絶縁劣化)を招くことになります。推奨する締め付け順序例を図 2-4-2 に示します。締め付け時にはトルクドライバーを使用し、所定のトルクで締めつけてください。また、DIIPM の放熱面とヒートシンク表面に、異物が混入しないようにしてください。正常な取り付け手順を設定した場合でも突発的な過度の締め付けや異物の混入などによるパッケージへのダメージ印加の可能性もあり得ますので、安全性の確保の観点から DIIPM 取り付け後の製品でも絶縁検査等の実施を推奨いたします。



仮締め  
(1)→(2)  
本締め  
(1)→(2)

Note: 仮締めの締め付けトルクは、推奨トルクの最大値の 20~30%を目安に設定してください。また、交互に締め付けるのであれば順序はどちらが先でも問題ありません。(2)→(1)の順序でも可です)

図2-4-1 推奨締め付け手順

# DIIPM+シリーズ アプリケーションノート

表 2-4-2 締付トルク強度とヒートシンク平面度の規格

項目	条件	最小値	標準値	最大値	単位
締付トルク強度	取付けネジ:M4 <sup>*</sup>	0.98	—	1.47	N·m
放熱面平面度	図 2-4-2 を参照	-50	—	+100	μm

<sup>\*</sup>)取付けねじには平座金(推奨:JIS B1256)を使用してください。

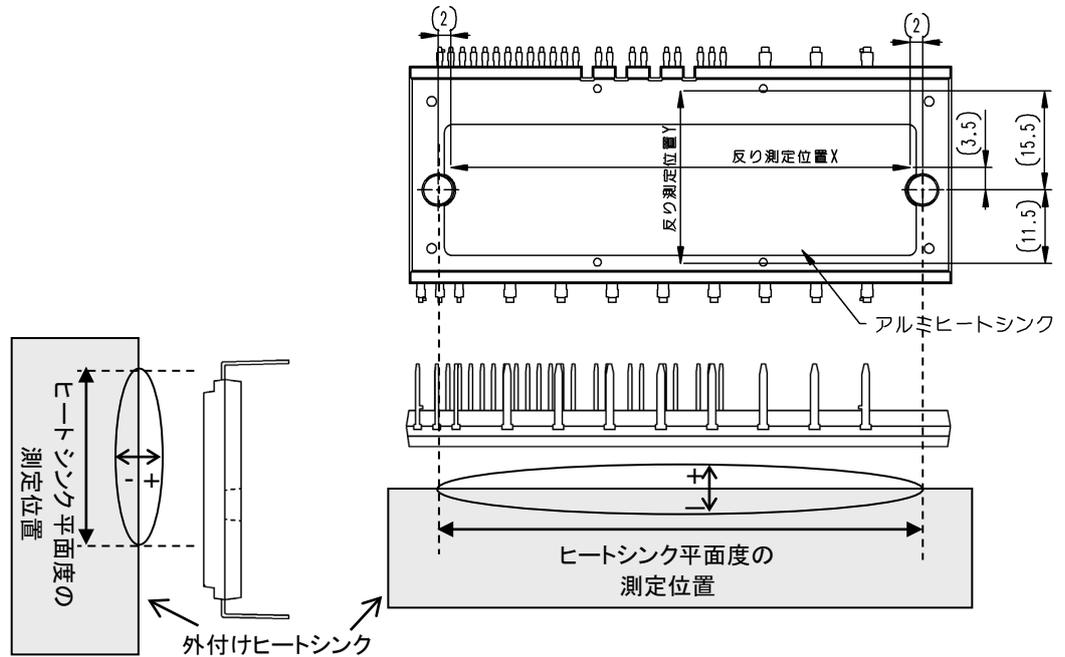


図 2-4-2 外付けヒートシンクの平面度測定位置(単位:mm)

放熱効果を最大限に得るためには、その接触面積をできるだけ大きくし接触熱抵抗を最小にする必要があります。ヒートシンクの平面度(反り/凹凸)は、DIIPM 取り付け面を図 2-4-2 のとおりとし、表面仕上げ Rz12 以内を推奨します。また、DIIPM の放熱面とヒートシンクとの接触面には熱伝導性の良いグリースを 100μm~200μm 程度、均一になるように塗布してください。ヒートシンクとの接触面にグリースを塗布しますと接触部の腐食防止にも役立ちます。ただし、塗布するグリースは、使用動作温度範囲内で変質せず、経年変化のないものをご使用ください。製品放熱面-ヒートシンク間の熱抵抗は、締め付けた状態におけるグリースの厚さ、グリースの熱伝導率等により異なります。目安として、グリース厚 20μm、グリースの熱伝導率 1.0W/m·K 時の製品放熱面-フィン間熱抵抗値(1 素子あたり)は、0.25K/W となります。グリース塗布、ヒートシンク取り付け時には、空気を巻き込まないように十分なじませてください。(接触熱抵抗の増加、締め付けの緩みにつながる可能性があります)

# DIIPM+シリーズ アプリケーションノート

## 2.4.3 はんだ付け条件

DIIPM 基板実装時のはんだ付け条件を下記します。(リフローはんだ付けには、対応いたしません。)

### (1) フローはんだ条件

フローはんだの条件につきましては、はんだ槽温度  $260^{\circ}\text{C} \pm 5^{\circ}\text{C}$  以下、浸漬時間  $10 \pm 1$  秒以内であれば、当社信頼性試験条件(表 2-4-4) 以下であり問題ないものと考えます。また、予備加熱につきましては、DIIPM の保存温度定格の  $125^{\circ}\text{C}$  以下での実施を推奨します。

フローはんだ付けでは、はんだ噴流の状態、コンベア速度、基板のランド、スルーホール形状などによって条件が変化いたします。最終的には実際の基板を使用し、現品で問題ないことをご確認願います。

表 2-4-3 信頼性試験条件

信頼性項目	試験条件
はんだ耐熱性	はんだ温度 $260^{\circ}\text{C} \pm 5^{\circ}\text{C}$ 、 $10 \pm 1$ 秒

### (2) 手はんだ条件

はんだごてなどによる手はんだ付け条件につきましては、はんだごての種類(ワット数含む)や基板上の配線パターンにより変わりますので、一般的な推奨条件は提示しておりません。

はんだごてによるはんだ付け時の温度は、DIIPM のトランスファーモールド樹脂の  $T_g$ (ガラス転位温度)やチップ耐熱温度を考慮して、リード端子根元部で  $150^{\circ}\text{C}$  以下にすることを推奨しています。

はんだ付け条件を設定する場合には、使用するはんだごて、基板にて DIIPM の端子根元温度、はんだぬれ性などを十分確認のうえ、設定願います。(はんだ付け時間は極力短時間としてください)

また、はんだごて使用時の一般的な注意点として、半導体用のはんだごて(12~24Vの低電圧仕様)を用いて、こて先はアースして使用願います。温度管理のために、温度調整機能付きのはんだごてが有効です。

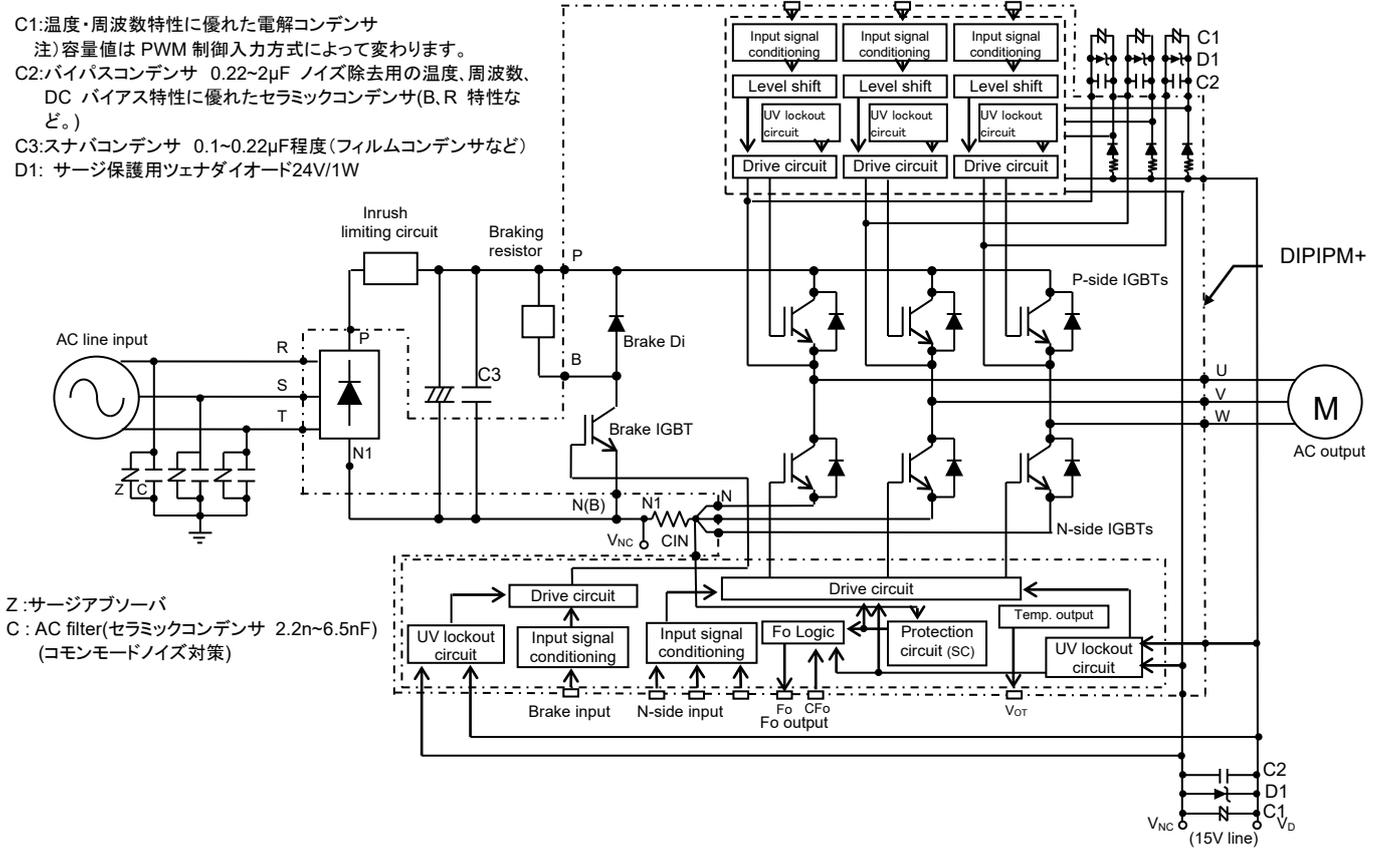
# DIIPM+シリーズ アプリケーションノート

## 第3章 DIIPM の使用方法

### 3.1 DIIPM の使用方法と応用

この章では、DIIPM の使用方法、周辺回路例について説明します。

#### 3.1.1 システム接続例



# DIIPM+シリーズ アプリケーションノート

## 3.1.2 インターフェイス回路例 (直接入力時、N側エミッタ共通配線時)

マイコン(MCU)やDSPなどと、DIIPMを直接接続する場合のインターフェイス回路例を示します。

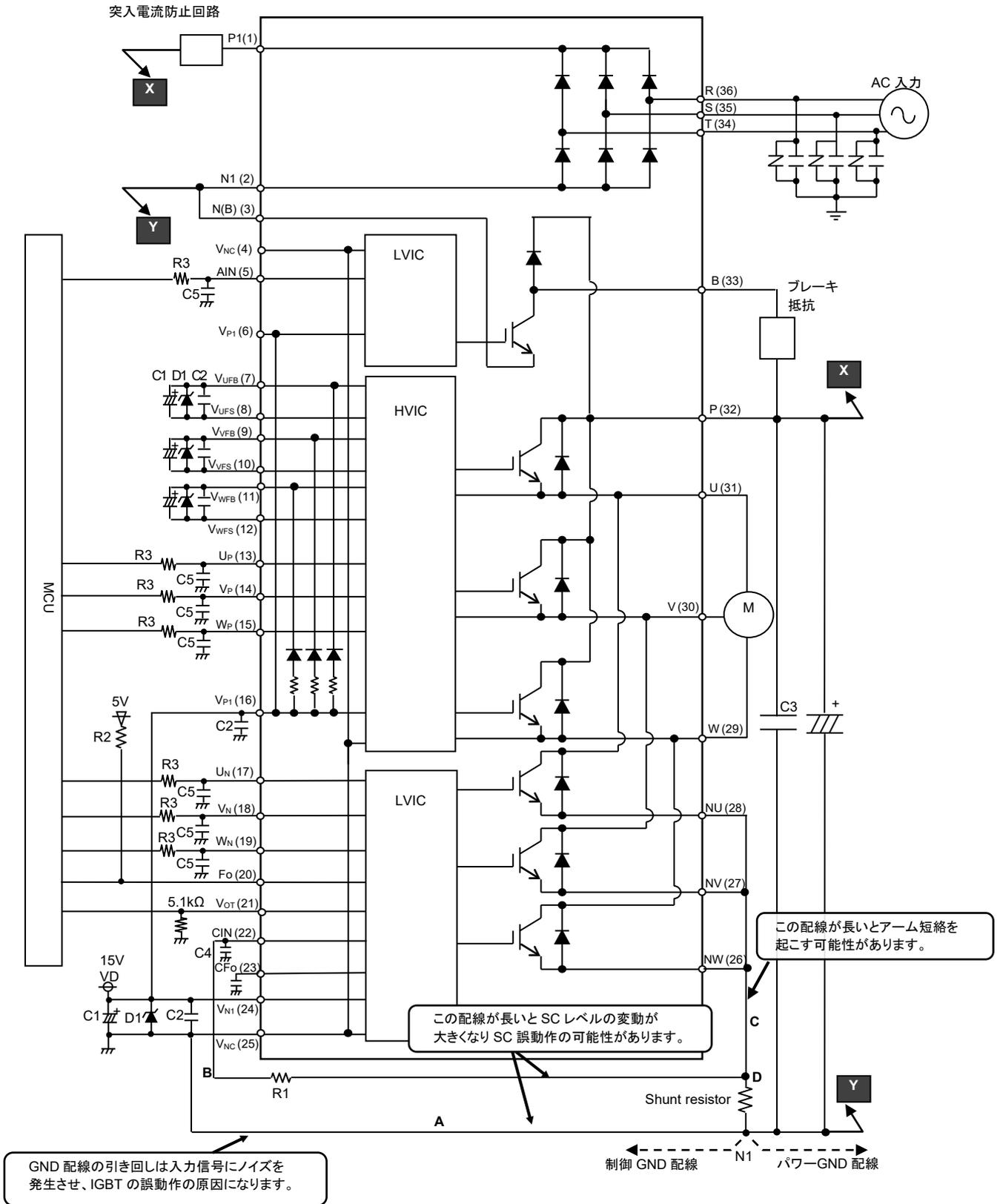


図 3-1-2 インターフェイス回路例(直接接続)

# DIIPM+シリーズ アプリケーションノート

前ページの外部応用回路例について:

- (1) 制御側電源GNDとパワー側GNDの配線を共通のベタ配線で配線すると大電流が流れるパワーGNDの変動の影響を受け誤動作の可能性がありますので、制御側電源GNDとパワー側GNDの配線は分けて配線し、N1点(シャント抵抗の端子部)にて一点接続としてください。
- (2) 制御電源へのサージ電圧吸収用にツェナダイオードD1(ツェナ電圧24V、許容損失1W程度)を制御電源端子間近傍への接続を推奨します。
- (3) サージ電圧による過電圧破壊を防止するために、平滑コンデンサとP、N1端子間の配線はできるだけ短くしてください。またP-N1端子間に0.1 $\mu$ -0.22 $\mu$ F程度のスナバコンデンサC3を挿入してください。
- (4) 短絡保護の誤動作防止用RCフィルタ(R1C4)の時定数は、短絡時に2 $\mu$ s以下で遮断するように設定してください。(1.5~2 $\mu$ s以下推奨) また、R1、C4は温度補償用などバラツキの小さいものを推奨します。遮断時間は、配線パターンによって変わりますので十分評価してください。
- (5) A、B、Cの配線はIGBTの動作に大きな影響をあたえるため、配線はできるだけ短く配線してください。
- (6) 短絡保護の誤動作防止のため、CIN端子への配線はシャント抵抗端子部直近のD点で分岐しできるだけ短くしてください。NU、NV、NW端子相互の接続は端子近傍で実施してください。シャント抵抗には温度特性含めばらつき $\pm$ 1%以内で表面実装型など低インダクタンス品を推奨します。
- (7) 各コンデンサはDIIPMの端子近傍に設置してください。C1は、温度特性、周波数特性が優れた電解コンデンサ、C2は0.22 $\mu$ -2 $\mu$ Fでノイズ除去用の温度、周波数、DCバイアス特性に優れたセラミックコンデンサ(B、R特性など)を推奨します。
- (8) 入力信号はハイアクティブです。IC内部で3.3k $\Omega$ (min)の抵抗でプルダウンしています。誤動作防止のため、入力信号配線はできるだけ短く配線し、ノイズによる誤動作防止のためRCフィルタ(時定数100ns以上(例R3=100 $\Omega$ 、C5=1000pF))の挿入を推奨いたします。挿入する場合は、入力のしきい値電圧を満足するように設定してください。専用HVICを採用しているため、MCUに直接接続することができます。
- (9) Fo端子はオープンドレインです。I<sub>Fo</sub>=1mA以下となるような抵抗値でMCUの制御電源(5Vなど)にプルアップしてご使用ください。(I<sub>Fo</sub>=プルアップ電源電圧/プルアップ抵抗値で概算できます。5Vにプルアップする場合、5k $\Omega$ 以上、10k $\Omega$ を推奨します)カプラー使用時などは、15Vにもプルアップ可能です。
- (10) Fo出力のパルス幅は、CFo端子に接続するコンデンサで設定可能です。  $C_{FO} = 9.1 \times 10^{-6} \times t_{FO}$
- (11) 制御ICの電源ラインに高周波の急峻なノイズが重畳されると、ICの誤動作が起きてFoを出力し、停止することがあります。制御電源ラインのノイズは、dV/dt $\leq$ 1V/ $\mu$ s、V<sub>ripple</sub> $\leq$ 2Vp-pとなるように電源回路を設計してください。
- (12) DIIPMでは、各相あるいは、個体間で並列接続して同一負荷を駆動するような使用方法は、推奨いたしません。
- (13) 6、16ピンのV<sub>P1</sub>(制御電源端子)、4、25ピンのV<sub>NC</sub>(制御電源GND端子)は内部で接続されていますのでどちらか一方のみを使用して、他方はNC(ノーコネクション)状態でご使用ください。

# DIIPM+シリーズ アプリケーションノート

## 3.1.3 インターフェイス回路例(フォトカプラ駆動)

フォトカプラを使用した場合の応用回路例を示します。

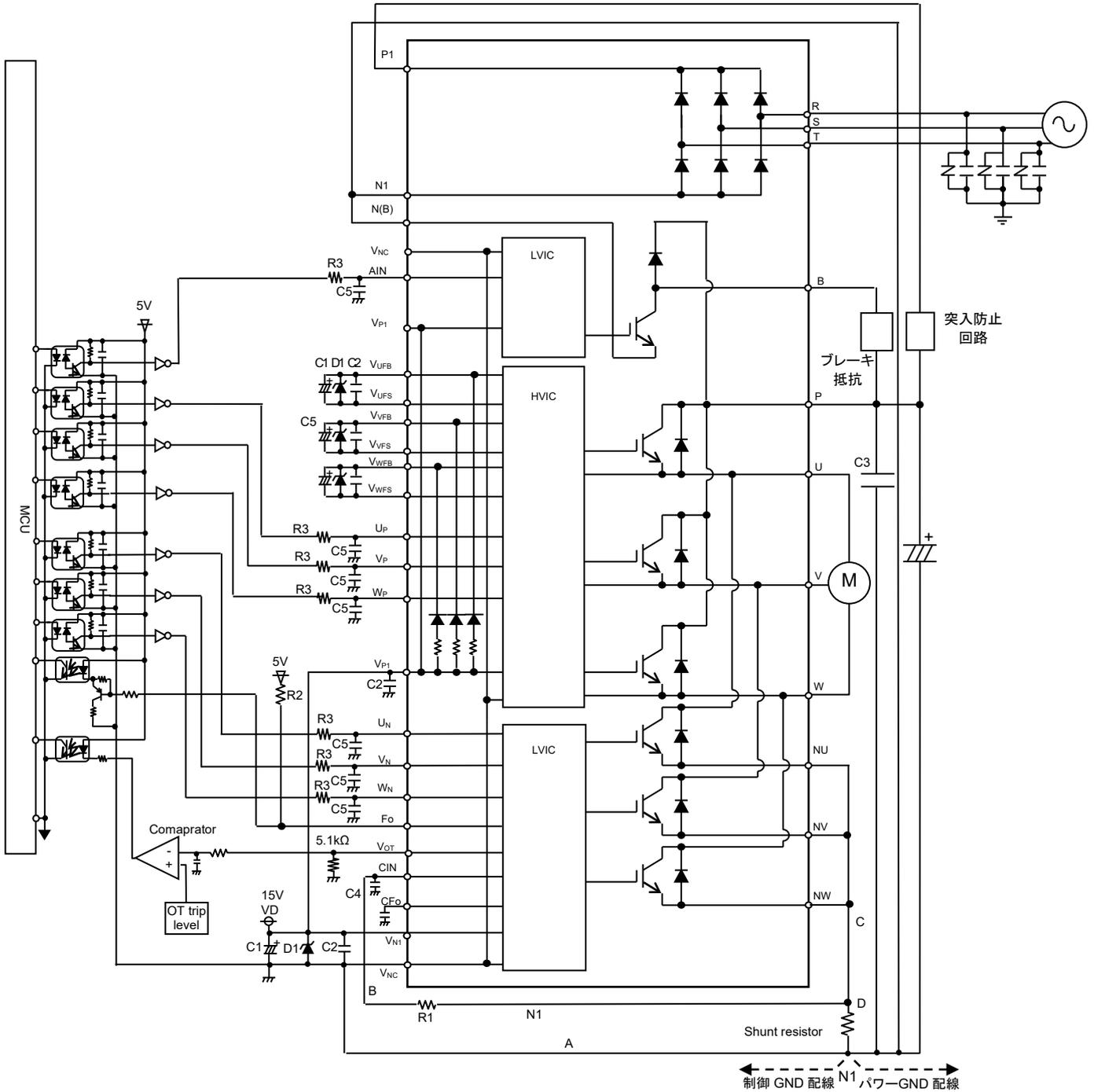


図 3-1-3 インターフェイス回路例(フォトカプラ駆動)

- 注:
- (1) 高速フォトカプラ(高 CMR)の使用を推奨します。
  - (2) Fo 出力にてカプラ駆動する場合には、Fo シンク電流  $I_{FO}$  が 5mA 以下になるように制限抵抗値を設定してください。Fo 出力は、 $I_{FO}=5mA$  時に  $\max 4.75V(@25^{\circ}C)$ となる可能性がありますので、5mA の  $I_{FO}$ を確保するには、15V 電源にプルアップしてください。
  - (3) ノイズによる誤動作防止のため、DIIPM の入力端子直近に RC フィルタ(時定数 100ns 以上(例  $R3=100\Omega$ ,  $C5=1000pF$ ))の挿入を推奨いたします。挿入する場合は、入力のしきい値電圧を満足するように設定してください。
  - (4)  $V_{OT}$  出力部のコンパレータ回路について、コンパレータ出力のチャタリングを防止するためヒステリシス付き入力回路を推奨します。

# DIIPM+シリーズ アプリケーションノート

## 3.1.4 N側エミッタ分割仕様(3シャント)動作時の外部SC保護回路例

N側エミッタ分割仕様(3シャント)で使用の場合は、そのまま3相のシャント抵抗の電圧をCIN端子に入力できませんので図3-1-4のような外部回路が必要となります。

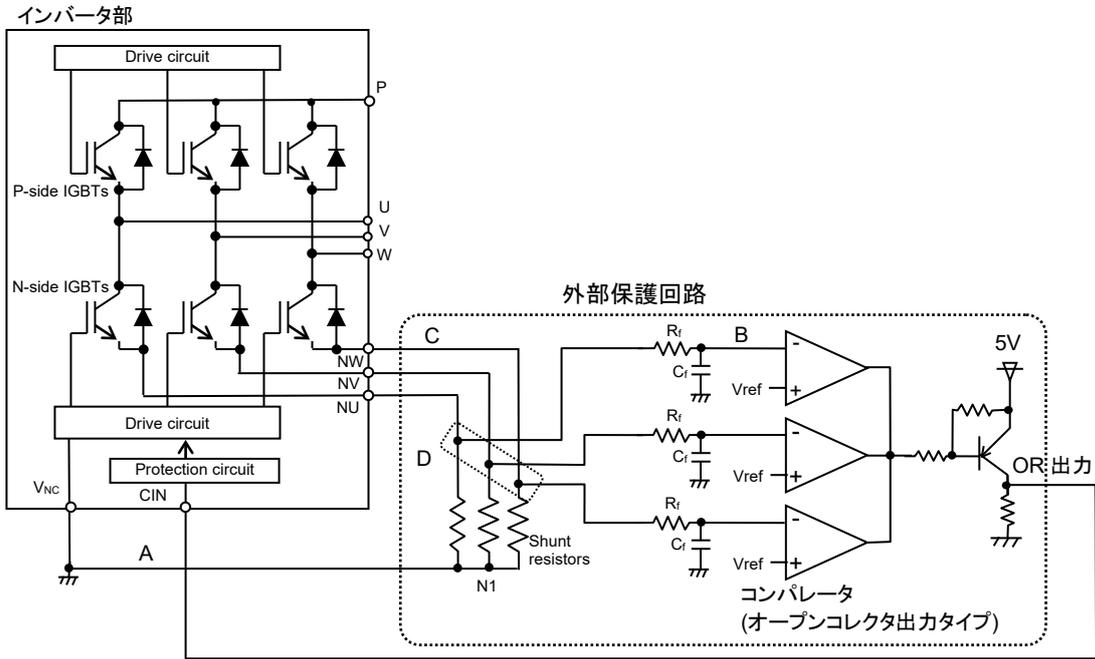


図 3-1-4 外部保護回路例

注:

- (1) 短絡保護の誤動作防止用RCフィルタ( $R_i C_i$ )の時定数は、短絡時に $2\mu\text{s}$ 以下で遮断できるように設定してください。(1.5~ $2\mu\text{s}$ 推奨)
- (2) 遮断時間は、配線パターン、コンパレータの反応速度などにも依存します。
- (3) しきい値電圧 $V_{\text{ref}}$ は、DIIPMの短絡トリップ電圧 $V_{\text{sc(ref)}}$ の規格値と同じにすることを推奨します。(typ.0.48V)
- (4) シャント抵抗値は、短絡保護トリップ電流値が規定の値(定格の1.7倍)以下となるように設定してください。
- (5) 誤動作防止のため、A、B、Cの配線は、可能な限り短くしてください。
- (6) コンパレータへの入力の配線は、シャント抵抗の端子部直近(D点)で分岐してください。
- (7) OR出力のHighレベル(保護時出力)は、CIN端子の短絡トリップ電圧の最大値である0.505V以上となるように設定してください。
- (8) コンパレータ、 $V_{\text{ref}}$ 生成回路のGNDおよび $C_i$ は、パワーGND配線ではなく制御GND配線に接続してください。

## 3.1.5 DIIPMの信号入力端子とFo端子

### (1)制御入力端子構造と接続例について

DIIPMの入力端子はハイアクティブ動作です。ローアクティブの製品と比べて、ハイアクティブ動作にすることで立上げ、立下げシーケンスに関して、フェイルセーフとなります。プルダウン抵抗(min.3.3k $\Omega$ )を内蔵しており、外付けのプルダウン抵抗は不要となります。

図3-1-5に入力部ブロック図を、表3-1-1に入力しきい値電圧規格を示します。

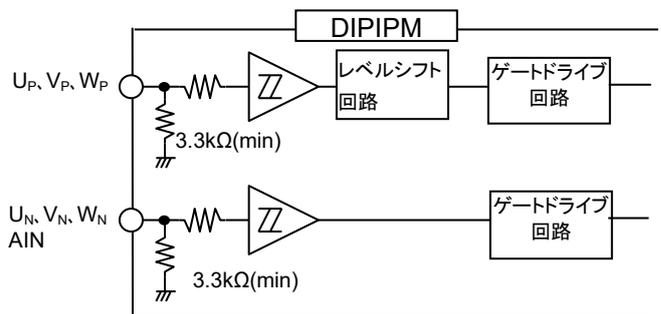


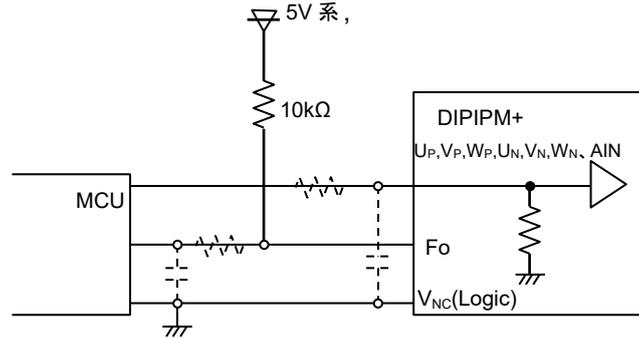
図 3-1-5 入力部ブロック図

表 3-1-1 入力しきい値の規格( $V_D=15\text{V}$ ,  $T_j=25^\circ\text{C}$ )

項目	記号	条件	最小値	標準値	最大値	単位
1. 入力オンしきい値電圧	$V_{\text{th(on)}}$	$U_P, V_P, W_P - V_{\text{NC}}$	—	—	3.5	V
2. 入力オフしきい値電圧	$V_{\text{th(off)}}$	$U_N, V_N, W_N, A_{\text{IN}} - V_{\text{NC}}$ 端子間	0.8	—	—	

信号配線は極力短く配線する必要がありますが、配線が長くノイズが重畳する場合は、図3-1-6の回路例のような対策を検討してください。また、DIIPMには、表3-1-2のように許容最小入力パルス幅の規定があります。この規定パルス幅より長いパルスを入力するようにしてください。

# DIIPM+シリーズ アプリケーションノート



注) 入力の RC カップリングは、応用システムに使われる PWM 制御入力方式、入力配線パターンにより変わります。  
DIIPM 入力信号部は IC 内部で 3.3kΩ(min)の抵抗プルダウンを行っています。  
入力信号ラインに抵抗を挿入される場合は、DIIPM の入力しきい値を満足する設定としてください。

図 3-1-6 入力端子接続例

表 3-1-2 許容最小入力パルス幅

項目	記号	条件	最小値	単位	
許容最小 入力パルス幅	PWIN(on)	定格電流 × 1.7 以下	1.5	μs	
	PWIN(off)	0 ≤ Vcc ≤ 800V(1200V 系) 0 ≤ Vcc ≤ 350V(600V 系)	定格電流以下		3
		13.5 ≤ Vd ≤ 16.5V, 13.0 ≤ Vdb ≤ 18.5V, -20°C ≤ Tc ≤ 100°C, N ライン配線インダクタンス 10nH 以下	定格電流 ~ 定格電流 × 1.7		3.5

注)

- ・PWIN(on)以下のパルス幅の入力オン信号には出力が応答しないことがあります。
- ・PWIN(off)以下のパルス幅の入力オフ信号には出力が応答しない、または応答が遅れる場合があります。(遅れは P 側でのみ起こります。) 詳細は下記のタイミング図を参照ください。

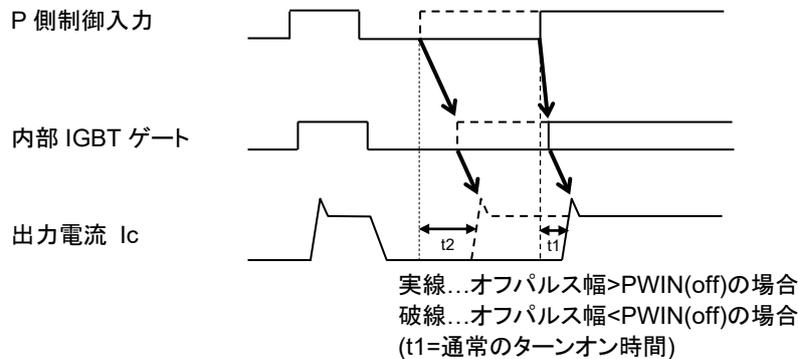


図 3-1-7 許容最小入力パルス幅 PWIN(off)以下の信号を印加した場合の出力動作(P 側のみ)

# DIIPM+シリーズ アプリケーションノート

## (2) Fo 端子部内部回路構成

Fo 端子はオープンドレインです。外部 I/F 系の電源(5V 系電源など)へプルアップする場合は 10kΩ を推奨します。(図 3-1-6 をご参照ください。)

Fo 出力を直接マイコンなどに入力する場合、エラー出力電圧  $V_{FO}$  とシンク電流  $I_{FO}$  の依存性( $V_{FO}=\max 0.95V @ I_{FO}=1mA, 25^{\circ}C$ )に注意し、マイコンの入力閾値電圧以下となるようにプルアップ抵抗値を設定してください。

Fo 出力でカプラなどを駆動する場合、Fo 出力のシンク電流の最大値である 5mA までとなります。 $I_{FO}=5mA$  時には、Fo 出力電圧は  $\max 4.75V(@25^{\circ}C)$  となる可能性がありますので、15V 電源にプルアップしてください。5mA の電流能力で足りない場合は、フォトカプラの特性に応じて、バッファ等の接続をご検討ください。

表 3-1-3 および図 3-1-8 に Fo 端子の V-I 特性(代表例)を示します。

表 3-1-3 Fo 信号電氣的特性

項目	記号	条件	最小値	標準値	最大値	単位
エラー出力電圧	$V_{FOH}$	$V_{sc}=0V, I_{FO}=10k\Omega$ 5V プルアップ	4.9	—	—	V
	$V_{FOL}$	$V_{sc}=1V, I_{FO}=1mA$	—	—	0.95	V

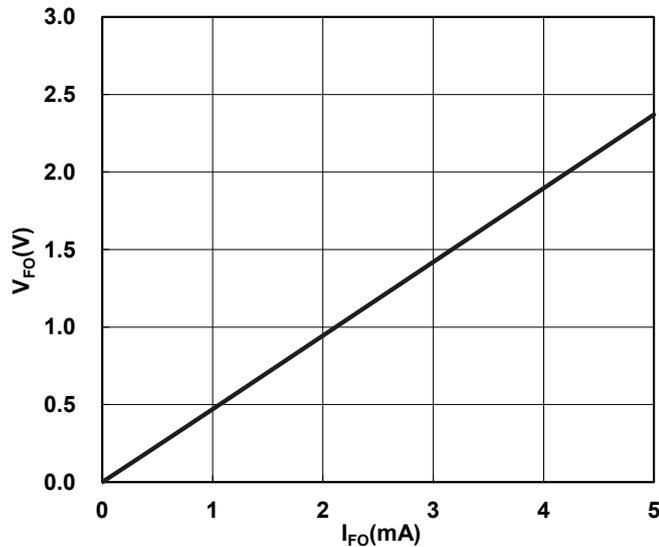


図 3-1-8 Fo 端子の V-I 特性( $V_D=15V, T_j=25^{\circ}C$ , 代表例)

### 3.1.6 スナバコンデンサの接続

サージ電圧による耐電圧破壊を防止するために、平滑コンデンサと DIIPM の P 端子間および DIIPM とシャント抵抗との接続点 N1 間の配線はできるだけ短くしてください。また、0.1~0.22μF 程度のスナバコンデンサを挿入してください。(スナバコンデンサの耐圧は、素子耐圧以上のものを使用してください。)

図 3-1-9 のように、シャント抵抗の寄生インダクタンスを含む配線の引き回しは最短となるよう設計してください。

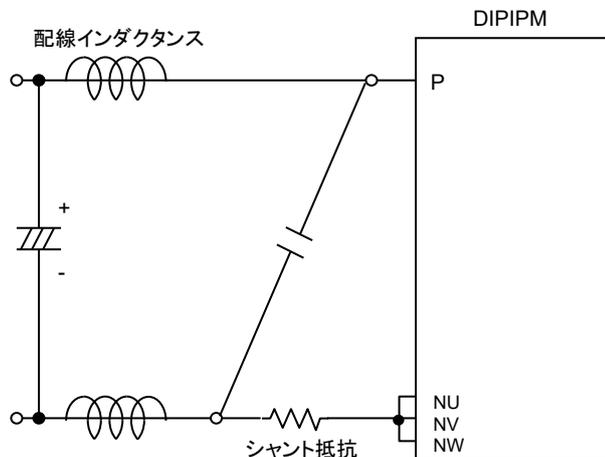


図 3-1-9 スナバ接続回路

# DIIPM+シリーズ アプリケーションノート

## 3.1.7 外部シャント抵抗周辺回路の接続

DIIPM の短絡保護機能を利用するためには、DIIPM の外部に電流検出用のシャント抵抗が必要です。DIIPM とシャント抵抗の配線が長くなりますと、配線パターンインダクタンスによって、サージが発生し、DIIPM 内部の IC を破壊することがあります。

DIIPM とシャント抵抗間の配線パターンは、配線インダクタンスが小さくなるよう、極力短く配線してください。また、シャント抵抗はリード端子のない面実装タイプなどを使用して、インダクタンスを抑えることを推奨いたします。

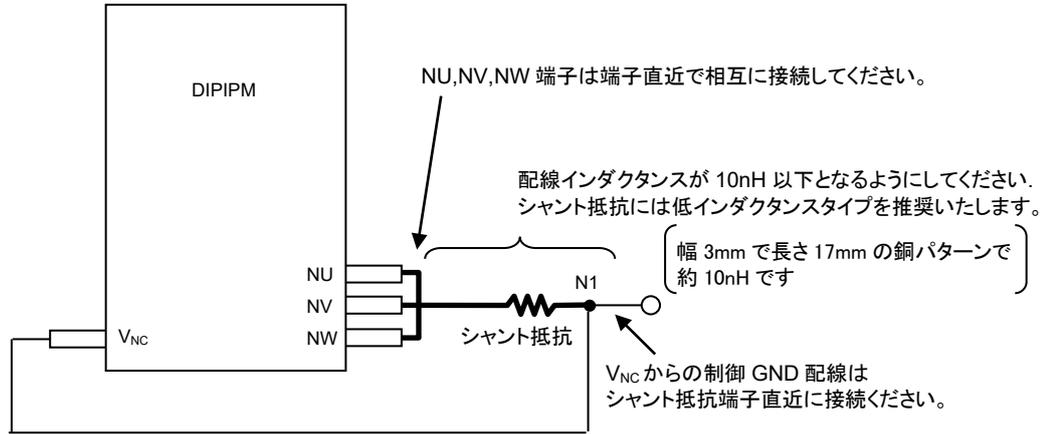


図 3-1-10 シャント抵抗周辺配線(1シャント抵抗使用時)

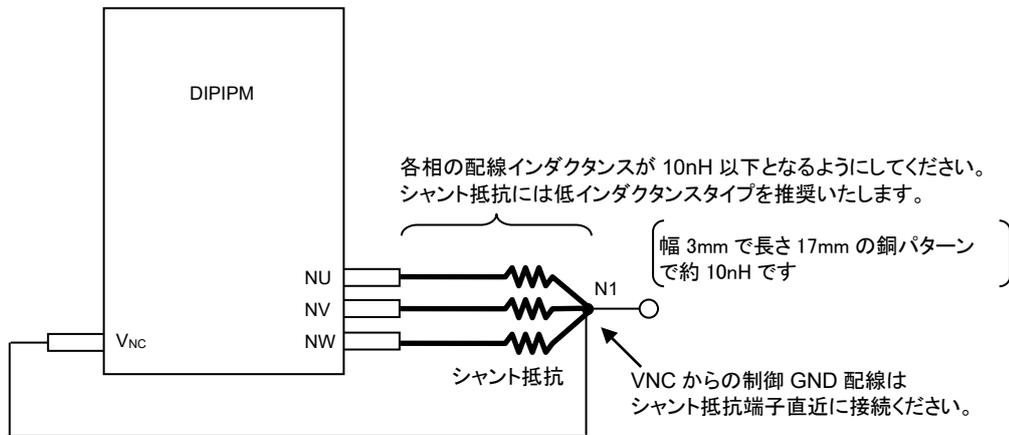


図 3-1-11 シャント抵抗周辺配線(3シャント抵抗使用時)

外部シャント抵抗周辺の配線は、その配線インダクタンスによって DIIPM の動作にさまざまな影響を与えます。極力短く設計し、配線インダクタンスを抑えるようにしてください。

# DIIPM+シリーズ アプリケーションノート

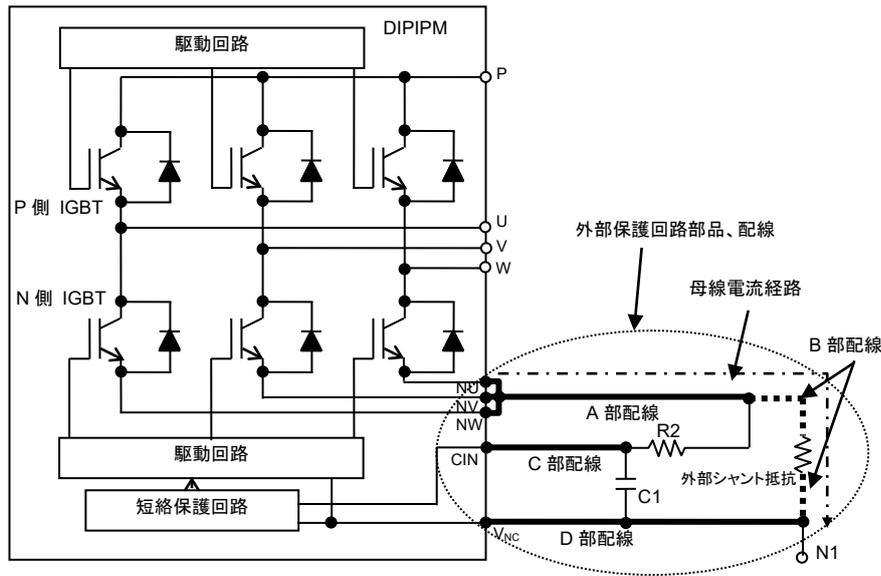


図 3-1-12 シャント抵抗周辺配線と配線の影響

(1) A 部配線パターンの影響

N 側 IGBT ゲートは  $V_{NC}$  基準で動作します。図 3-1-12 中の A 部配線パターンが長いと、IGBT のスイッチング時に A 部配線インダクタンスによる電圧変動が発生し、IGBT のエミッタ電位を変動させ異常動作する要因となります。外部シャント抵抗は、配線インダクタンスが 10nH 以下となるように極力 NU, NV, NW 端子近傍に設置してください。

(2) B 部配線パターンの影響

図 3-1-12 中の B 部配線は短絡保護レベルに影響を与えます。短絡保護は  $CIN - V_{NC}$  間に発生する電圧 (typ. 0.48V) で動作します。B 部配線が長いと、この配線インダクタンスにより発生するサージ電圧により、短絡保護レベルが低下します。

$CIN, V_{NC}$  は、B 部配線を含まないように外部シャント抵抗の両端に接続してください。

(3) C 部配線パターンの影響

外部シャント抵抗に発生するノイズを除去するために、R2C1 フィルタ回路を接続しますが、図 3-1-12 中の C 部配線が長いと、このフィルタ効果が小さくなり、誘導ノイズを受けやすくなります。R2C1 フィルタは  $CIN, V_{NC}$  端子近傍に設置してください。

(4) D 部配線パターンの影響

図 3-1-12 中の D 部配線が長いと、(1)~(3)までの項目すべてに影響があります。GND 配線は極力短くする必要があります。

# DIIPM+シリーズ アプリケーションノート

## 3.1.8 SOA(スイッチング時、短絡時)

DIIPM の SOA について下記に示します。(規定はしていません)

$V_{CES}$  : DIIPM 内部の IGBT のコレクターエミッタ間電圧の最大定格

$V_{CC}$  : P-N 間電源電圧

$V_{CC(surge)}$  :  $V_{CC}$  に、P-N 電源間につながる電解コンデンサと IPM の P-N 間の配線インダクタンスにより発生するサージ電圧を加えた電圧を表します。

$V_{CC(prot)}$  : 自己保護可能な P-N 間電源電圧を表します。

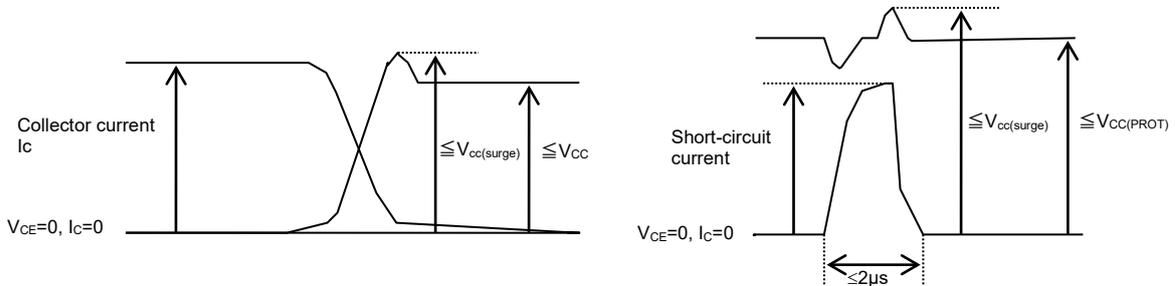


図 3-1-13 スwitching、短絡時の SOA

### スイッチングターンオフ時

$V_{CES}$ はDIIPMに搭載されるIGBTの耐圧1200(600)Vを示しています。この値より、DIIPM内の配線インダクタンスで発生するサージ電圧(マージン等考慮し200(100)V以下)を引いたものが、サージ込みの定格 $V_{CC(surge)}=1000(500)V$ となります。さらに、P-N電源間に接続される電解コンデンサとIPMのP-N間の配線インダクタンスにより発生するサージ電圧(100(50)V以下)を引いたものが、定常時の定格の $V_{CC}=900(450)V$ となります。

### 短絡時

$V_{CES}$ はDIIPMに搭載されるIGBTの耐圧1200(600)Vを示しています。この値より、DIIPM内の配線インダクタンスで発生するサージ電圧(マージン等考慮し200(100)V以下)を引いたものがサージ込みの定格 $V_{CC(surge)}=1000(500)V$ となります。さらに、P-N電源間に接続される電解コンデンサとDIIPMの間の配線インダクタンスにより発生するサージ電圧(200(100)V以下)を引いたものが短絡時の定格 $V_{CC}=800(400)V$ となります。

注) ( )内は耐圧600Vの製品に対して適用されます。

# DIIPM+シリーズ アプリケーションノート

## 3.1.9 短絡 SOA

図3-1-14～19に短絡SOAカーブ(代表例)を示します。測定条件は以下のとおりです。

測定条件:

- (1) 1200V系:  $V_{CC}=800V$ ,  $T_j=125^\circ C$ スタート、 $V_{CC(surge)} \leq 1000V$ (サージ電圧含む)、非繰り返し、負荷短絡(2m負荷)
- (2) 600V系:  $V_{CC}=400V$ ,  $T_j=125^\circ C$ スタート、 $V_{CC(surge)} \leq 500V$ (サージ電圧含む)、非繰り返し、負荷短絡(2m負荷)

例えばPSS25MC1FTの場合、図3-1-17をご参照ください。 $V_D=16.5V$ でIGBTのON期間が約 $4.6\mu s$ 以下であれば、定格の約10倍のコレクタ電流をターンオフできることを示しています。本データは代表例であり、制御電源電圧 $V_D$ 、主回路電圧( $V_{CC}$ )によってIGBTの短絡動作範囲は変わりますので、RCフィルタの設定はSOAにマージンを持って設定してください。

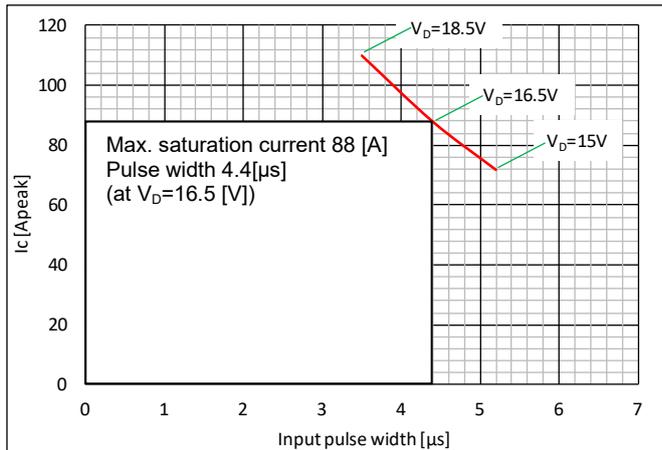


図 3-1-14 PSS05M(N)C1FT の短絡 SOA カーブ(代表例)

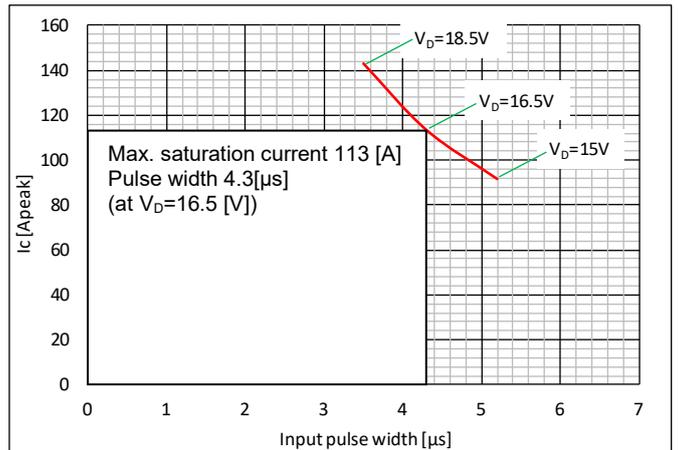


図 3-1-15 PSS10M(N)C1FT の短絡 SOA カーブ(代表例)

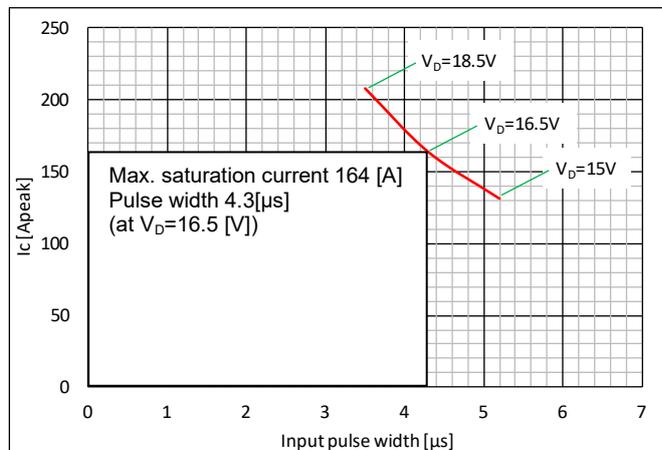


図 3-1-16 PSS15M(N)C1FT の短絡 SOA カーブ(代表例)

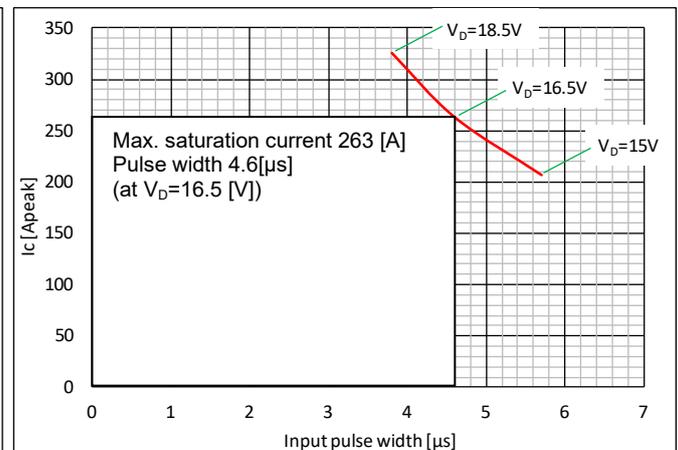


図 3-1-17 PSS25M(N)C1FT の短絡 SOA カーブ(代表例)

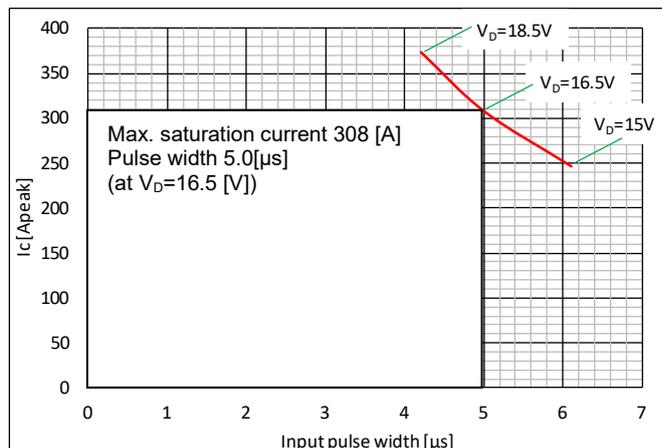


図 3-1-18 PSS35M(N)C1FT の短絡 SOA カーブ(代表例)

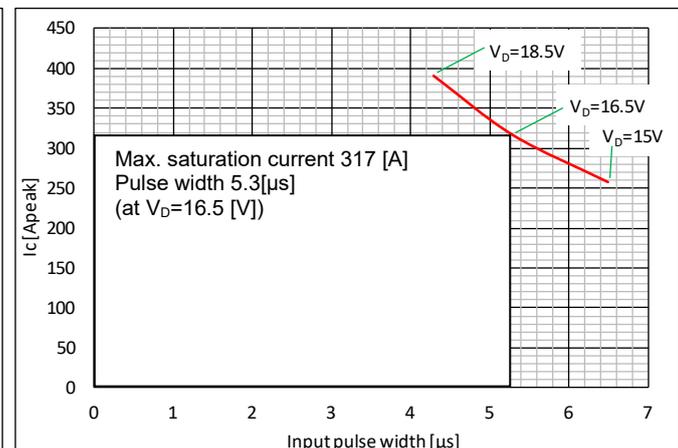


図 3-1-19 PSS50M(N)C1F6 の短絡 SOA カーブ(代表例)

# DIIPM+シリーズ アプリケーションノート

## 3.1.10 動作寿命について

DIIPMの動作時は、IGBTの接合温度変化( $\Delta T_j$ )が繰り返し発生します。この $\Delta T_j$ と温度変化のサイクル数は、デバイスの寿命に影響を及ぼします。図3-1-20にIGBTの $\Delta T_j$ とサイクル数の寿命カーブを示します。(  $\Delta T_j=46, 88, 98K$ の3ポイントで実施したデータであり、それぞれの故障率0.1, 1, 10%の点を回帰直線で表したものです。)

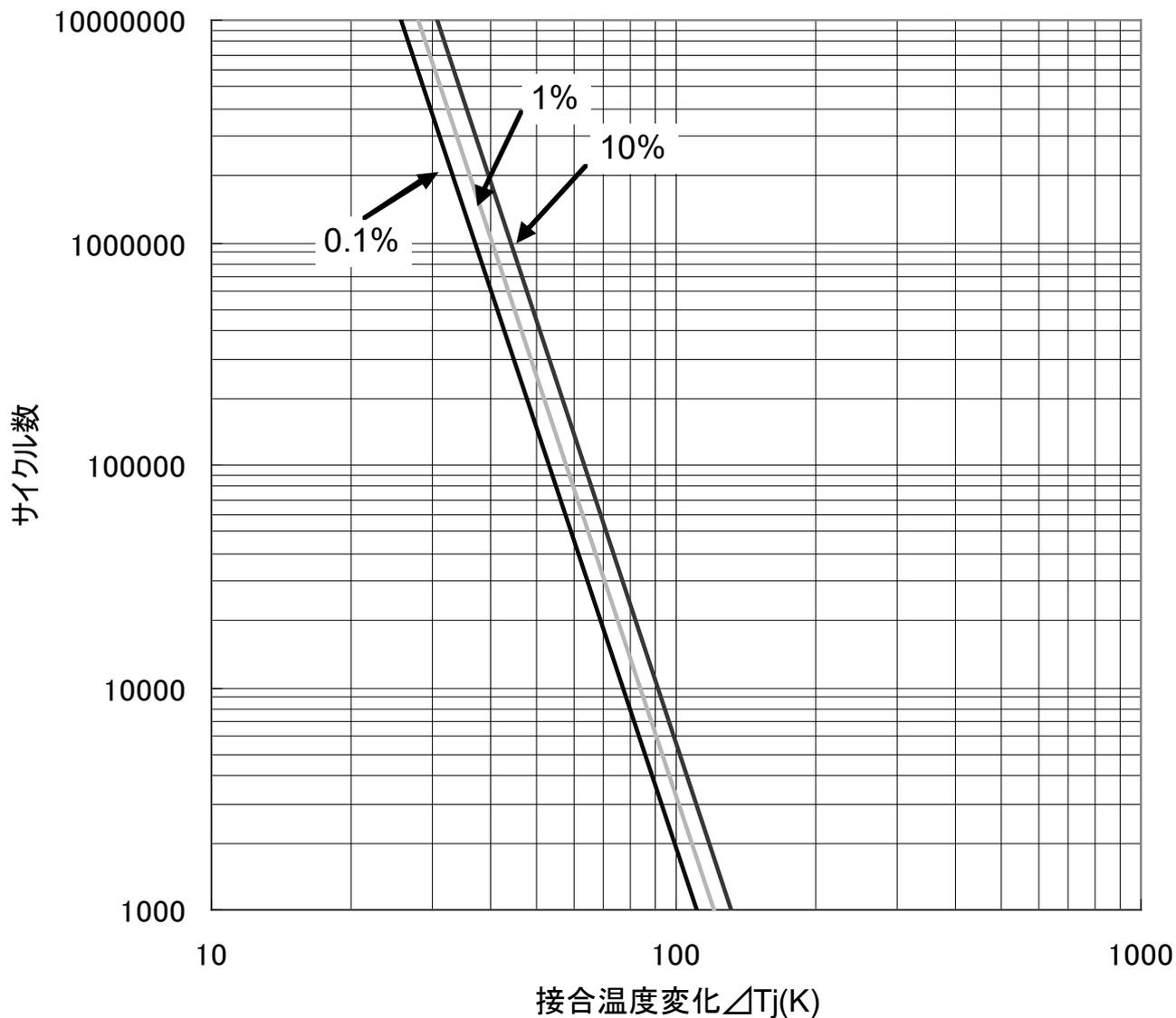


図 3-1-20 DIIPM の寿命カーブ

# DIIPM+シリーズ アプリケーションノート

## 3.2 損失と放熱設計

### 3.2.1 損失計算方法(例)

平均電力損失簡易計算式について

#### ●適用範囲

VVVF インバータへの応用に際してパワー素子を選定(比較)するための、通常動作時の総合損失の算出が可能です。  
装置の熱設計(限界設計)には適用できません。

#### ●仮定条件

- ①正弦波電流出力 PWM 制御 VVVF インバータ
- ②正弦波・三角波比較による PWM 信号発生
- ③PWM 信号のデューティ幅は  $\frac{1-D}{2} \sim \frac{1+D}{2}$  (%/100) で変化 D:変調率
- ④出力電流にはリップルがなく  $I_{cp} \cdot \sin x$  が流れる
- ⑤出力電流に対する負荷力率は  $\cos\theta$ 、スイッチングに対する負荷は純インダクタンス

#### ●式の算出

PWM 信号のデューティ変化は、位相  $x$  に対して  $\frac{1+D \times \sin x}{2}$  となり、これが出力電圧変化に相当しますから、

出力電流と電圧の関係を示す力率  $\cos\theta$ により、出力電流の任意の位相 $x$ での出力電流と PWM デューティは、

$$Output\ current = I_{cp} \times \sin x$$

$$PWM\ Duty = \frac{1+D \times \sin(x+\theta)}{2}$$

従って、位相 $x$ での  $V_{CE(sat)}$ と  $V_{EC}$  は

$$V_{ce(sat)} = V_{ce(sat)}(@ I_{cp} \times \sin x)$$

$$V_{ec} = (-1) \times V_{ec}(@ I_{cp}(= I_{cp}) \times \sin x)$$

以上から、トランジスタの静損失は、

$$\frac{1}{2\pi} \int_0^\pi (I_{cp} \times \sin x) \times V_{ce(sat)}(@ I_{cp} \times \sin x) \times \frac{1+D \sin(x+\theta)}{2} \bullet dx$$

同様にフリーホイールダイオードの静損失は、

$$\frac{1}{2\pi} \int_\pi^{2\pi} ((-1) \times I_{cp} \times \sin x) ((-1) \times V_{ec}(@ I_{cp} \times \sin x) \times \frac{1+D \sin(x+\theta)}{2}) \bullet dx$$

一方、トランジスタの動損失は PWM デューティに依りませんので

$$\frac{1}{2\pi} \int_0^\pi (P_{sw(on)}(@ I_{cp} \times \sin x) + P_{sw(off)}(@ I_{cp} \times \sin x)) \times f_c \bullet dx$$

# DIIPM+シリーズ アプリケーションノート

またフリーホイールダイオードの動損失は、図 3-2-1 のように理想化すると

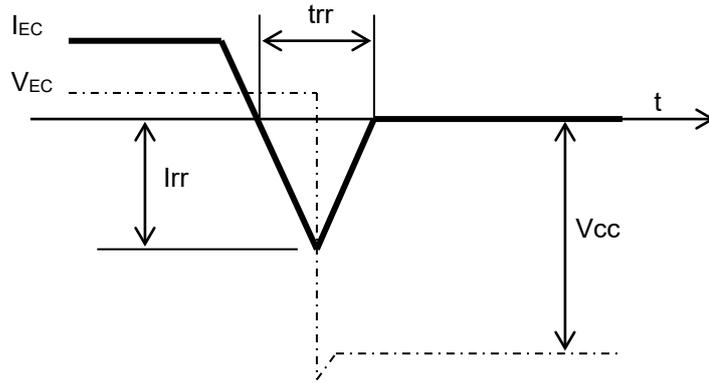


図 3-2-1 FWDi の動損失

$$P_{sw} = \frac{I_{rr} \times V_{cc} \times trr}{4}$$

リカバリーが発生するのは、出力電流周期の半分ですので、動損失は、

$$\begin{aligned} & \frac{1}{2} \int_{\pi}^{2\pi} \frac{I_{rr}(@ I_{cp} \times \sin x) \times V_{cc} \times trr(@ I_{cp} \times \sin x)}{4} \times fc \cdot dx \\ &= \frac{1}{8} \int_{\rho}^{2\pi} I_{rr}(@ I_{cp} \times \sin x) \times V_{cc} \times trr(@ I_{cp} \times \sin x) \times fc \cdot dx \end{aligned}$$

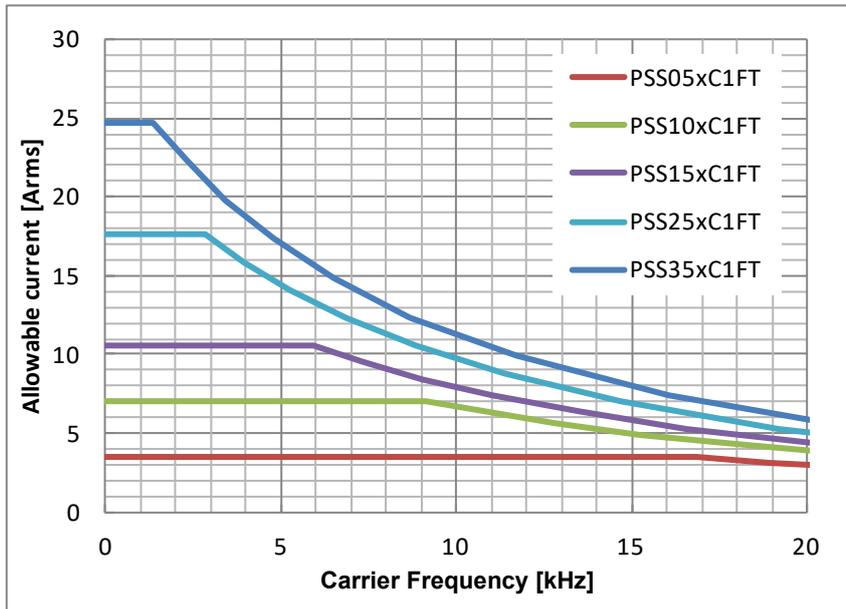
●インバータへの応用の際の一般的な注意点

- ・出力電流 1 周期分を多数分割し、各点における実際の「PWM デューティ」、「出力電流」、「その電流における  $V_{CE(sat)}$ 、 $V_{EC}$ 、 $P_{sw}$ 」に基づいて計算し加算する必要があります。
- ・PWM デューティは信号の発生方法に依存します。
- ・出力電流波形や出力電流と PWM デューティの関係は信号の発生方法、負荷、その他の種々の要因に依存しますので、実波形を基にします。
- ・ $V_{CE(sat)}$  は  $T_j=125^{\circ}C$  の値を使用します。
- ・ $P_{sw}$  は  $T_j=125^{\circ}C$  ハーフブリッジ動作時の値を使用します。

# DIIPM+シリーズ アプリケーションノート

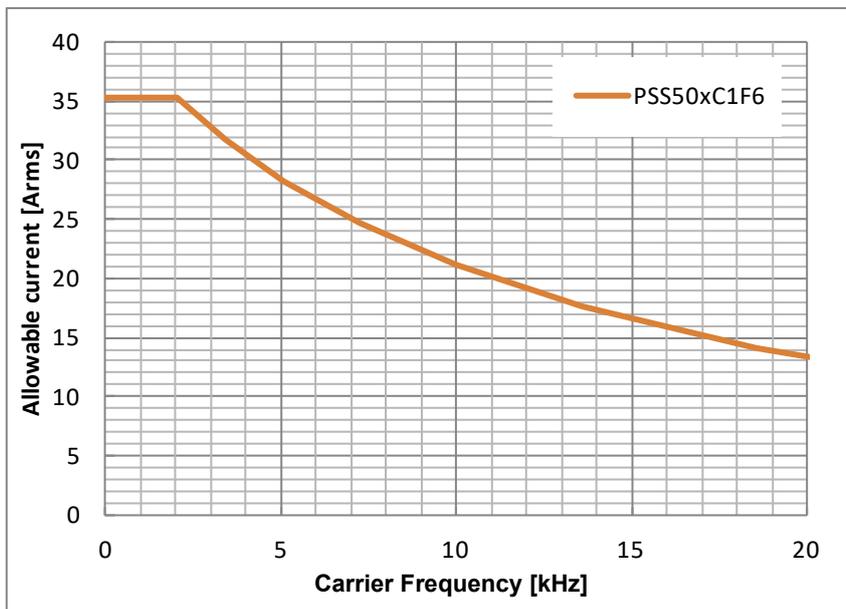
## 3.2.2 温度上昇の考え方と計算例

本シリーズの各製品について損失計算を実施し、実効電流  $I_o$  とキャリア周波数特性(代表例)を求めた結果は以下のとおりです。DIIPM+の 1200V 系を図 3-2-2 に、PSS50xC1F6 を図 3-2-3 に示します。



[PSSxxx C1FT に対する計算条件]  
 $V_{CC}=600V$ ,  $V_D=V_{DB}=15V$ ,  
 $V_{CE(sat)}=Typ.$ ,  $Switching\ loss=Typ.$ ,  
 $T_j=125^{\circ}C$ ,  $T_c=100^{\circ}C$ ,  $\Delta T_{(j-c)}=25K$   
 $R_{th(j-c)}=Max.$ ,  $P.F=0.8$ ,  
シミュレーションモデル 三相変調 正弦波出力  $f_o=60Hz$

図 3-2-2 キャリア周波数—実効電流特性



[Calculation condition for PSS50xC1F6]  
 $V_{CC}=300V$ ,  $V_D=V_{DB}=15V$ ,  
 $V_{CE(sat)}=Typ.$ ,  $Switching\ loss=Typ.$ ,  
 $T_j=125^{\circ}C$ ,  $T_c=100^{\circ}C$ ,  $\Delta T_{(j-c)}=25K$   
 $R_{th(j-c)}=Max.$ ,  $P.F=0.8$ ,  
シミュレーションモデル 三相変調 正弦波出力  $f_o=60Hz$

図 3-2-3 キャリア周波数—実効電流特性

図 3-2-2 および図 3-2-3 の特性(計算値代表例)は、各キャリア周波数において、ケース温度  $T_c=100^{\circ}C$  でインバータ動作した場合に、IGBT の接合温度  $T_j$  が、安全動作させるための平均動作接合温度  $125^{\circ}C$  まで上昇する時に流し得ることのできる許容実効電流  $I_o$  を表しています。

この特性は、制御方式、モーター種等で変わります。また、定格以上の電流は、連続して流さないようにしてください。

# DIIPM+シリーズ アプリケーションノート

本章で示した損失や温度上昇は、損失シミュレーションソフトウェアを用いて計算できます。ソフトウェアは弊社ウェブサイトから無料でダウンロードできます。

URL: <http://www.MitsubishiElectric.com/semiconductors/>

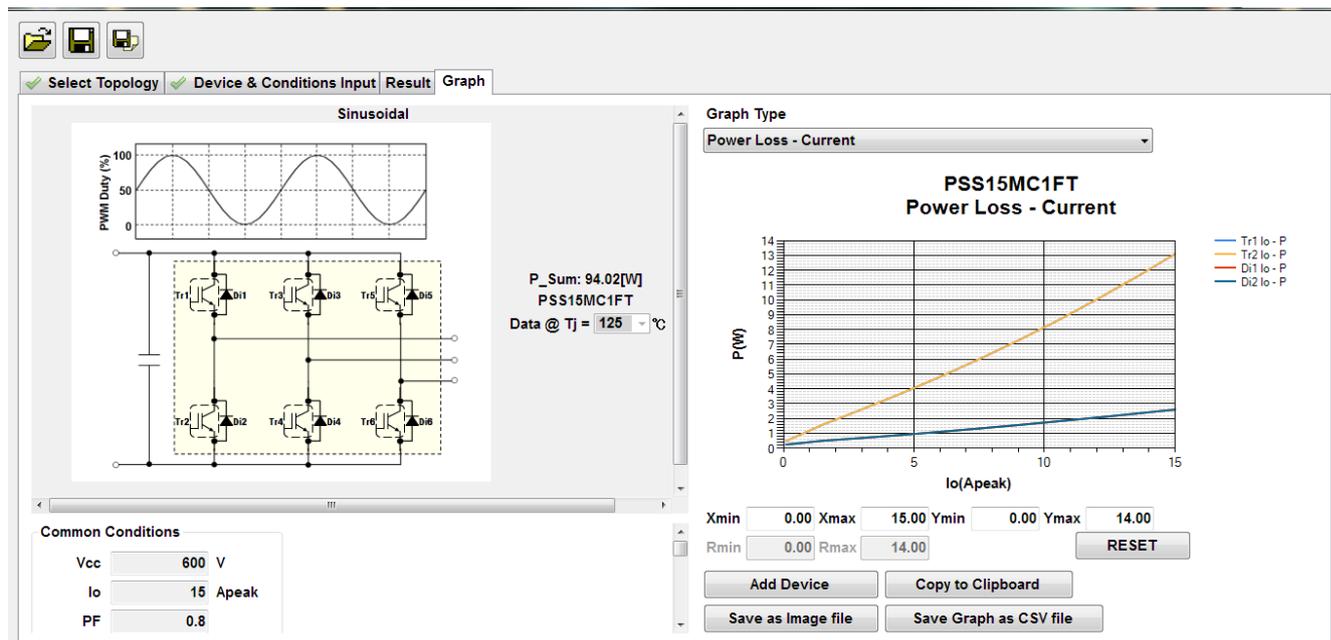


図 3-2-4 損失計算ソフト画面例

# DIIPM+シリーズ アプリケーションノート

## 3.3 ノイズ・静電気耐量

### 3.3.1 測定回路

DIIPM+でのノイズ試験に関しては、以下に示す測定条件と、図 3-3-1 の測定回路にて、±2.0kV 以上の耐量を確認しています。ただしノイズ耐量は、ノイズ試験の環境、制御基板配線パターン、部品配置等に大きく依存しますので、実システムでの確認を行ってください。

#### 測定条件

- (1) 1200V シリーズ:  $V_{CC}=600V$ 、 $V_D=15V$ 、 $T_a=25^{\circ}C$ 、無負荷
- (2) 600V シリーズ:  $V_{CC}=300V$ 、 $V_D=15V$ 、 $T_a=25^{\circ}C$ 、無負荷

ノイズ印加方法: AC ライン(R、S、T)より印加 周期  $T=16ms$ 、時間幅  $t_w=0.05\sim 1\mu s$ 、Random 入力

#### 測定回路

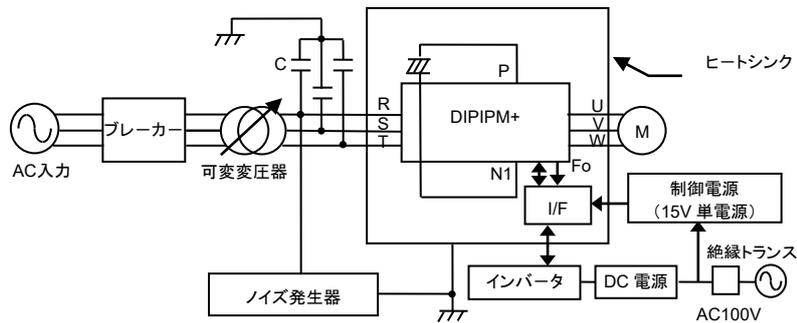


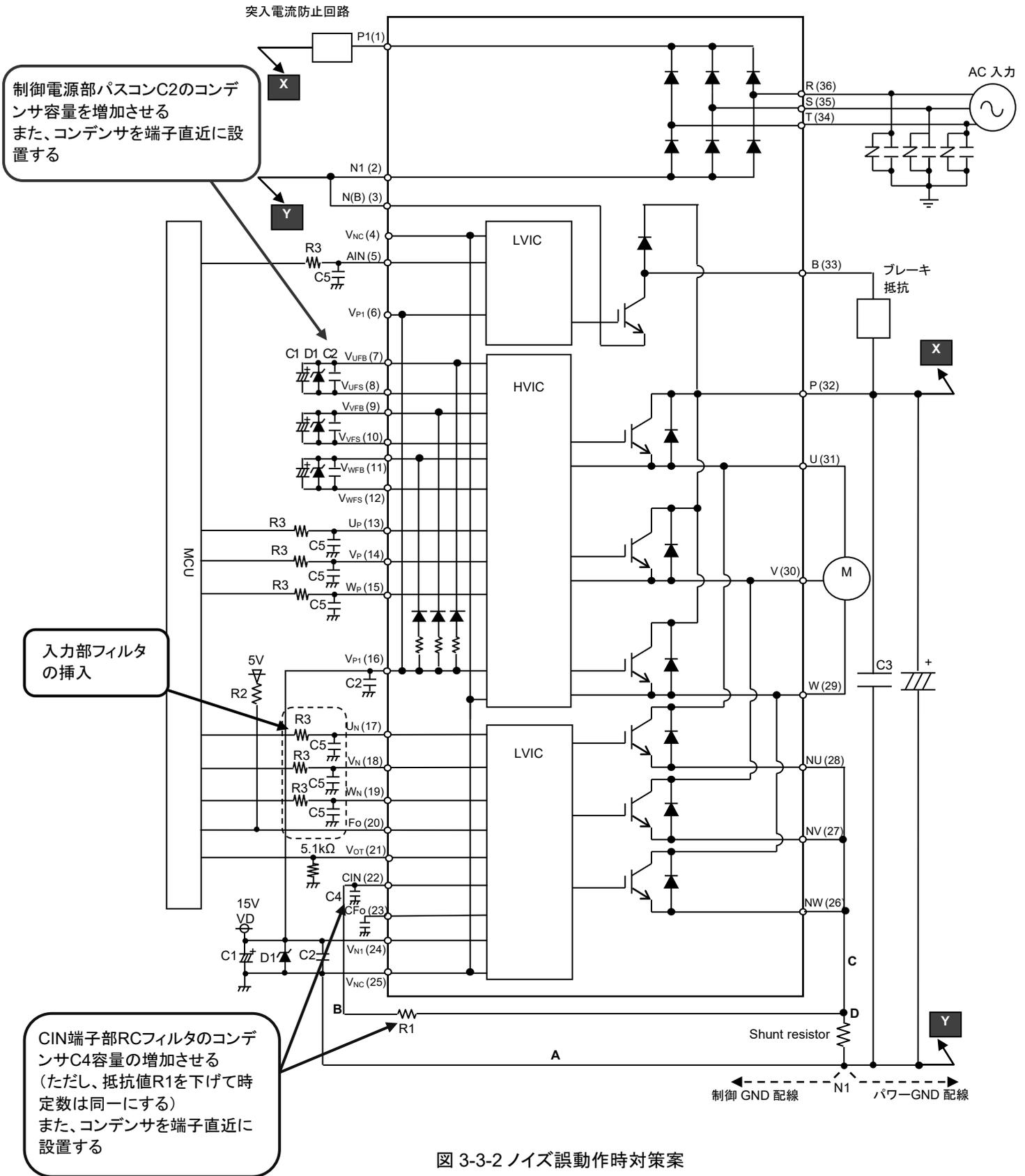
図 3-3-1 ノイズ試験回路

15V 単電源方式、モータは IM で実施、マイコンからの PWM 信号はフォトカプラ入力  
C1: AC ラインコモンモードフィルター4700pF

# DIIPM+シリーズ アプリケーションノート

## 3.3.2 対策と注意事項

DIIPMは、設計時に内部配線の最適化による低インダクタンス化、絶縁構造の最適化による漏れ電流の低減を行うことで、部品を削減しノイズ耐量を確保していますが、回路パターンなどによって制御部にノイズが回り込み短絡や短絡保護の誤動作が発生する場合があります。その場合には、図 3-3-2 のような対策をご検討ください。



# DIIPM+シリーズ アプリケーションノート

### 3.3.3 静電気耐量について

MM法(R=0Ω, C=200pF)での静電気耐量の試験結果(typ)を表 3-3-1 および 3-3-2 に示します。

試験条件: サージ電圧を段階的に引き上げ、各電圧で1パルス印加する  
(印加電圧の最大値: ±4.0kV、V-I 特性により NO/GO 判定)

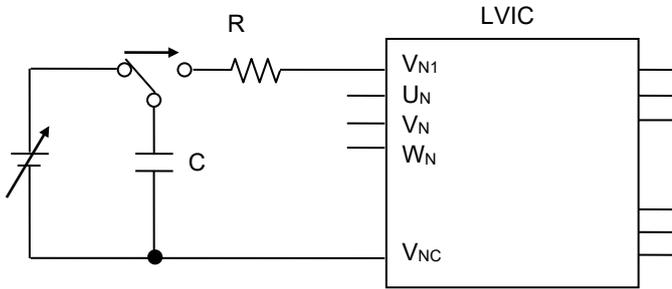


図 3-3-3 静電気耐量評価回路例(VN1 端子評価時)

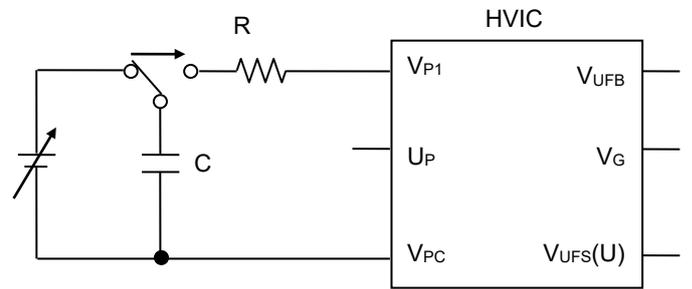


図 3-3-4 静電気耐量評価回路例(VP1 端子評価時)

表 3-3-1 PSSxxxC1Fx 静電気耐量(MM 法、typ.値)

[ インバータ部 制御側 ]			
測定端子	正極	負極	単位
V <sub>UFB</sub> -V <sub>UFS</sub> , V <sub>VFB</sub> -V <sub>VFS</sub> , V <sub>WFB</sub> -V <sub>WFS</sub>	2.7	2.7	kV
UP, VP, WP-V <sub>NC</sub>	0.7	0.9	
V <sub>P1</sub> -V <sub>NC(PC)</sub>	3.0	3.5	
UN, VN, WN-V <sub>NC</sub>	0.8	0.8	
V <sub>N1</sub> -V <sub>NC</sub>	4.0 以上	4.0 以上	
Fo-V <sub>NC</sub>	0.8	1.2	
CIN-V <sub>NC</sub>	0.8	1.0	
V <sub>OT</sub> -V <sub>NC</sub>	0.9	1.4	
CFo-V <sub>NC</sub>	1.1	1.2	
[ インバータ部 パワー側 ]			
測定端子	正極	負極	単位
P-NU, NV, NW	4.0 以上	4.0 以上	kV
U-NU, V-NV, W-NW	4.0 以上	4.0 以上	
[ コンバータ部 パワー側 ]			
測定端子	正極	負極	単位
P1-N1	4.0 以上	4.0 以上	kV
R, S, T-N1	4.0 以上	4.0 以上	

表 3-3-2 PSSxxMC1Fx 静電気耐量(MM 法、typ.値)

[ ブレーキ部 制御側 ]			
測定端子	正極	負極	単位
V <sub>P1</sub> -V <sub>NC</sub>	3.0	3.5	kV
AIN-V <sub>NC</sub>	0.8	0.8	
[ ブレーキ部 パワー側 ]			
測定端子	正極	負極	単位
P-N(B)	4.0 以上	4.0 以上	kV
B-N(B)	4.0 以上	4.0 以上	
P-B	2.7	4.0 以上	

# DIIPM+シリーズ アプリケーションノート

## 第4章 ブートストラップ回路動作

### 4.1 ブートストラップ回路動作

DIIPM では、ブートストラップ回路を用いたフローティング電源により、通常のインバータ回路駆動時に必要な4つの独立電源(P側 IGBT 駆動用3相+N側 IGBT 駆動用)をN側駆動用制御電源1つで動作させることができます。

ブートストラップ回路は、図4-1-1に示すとおりブートストラップダイオード(以下 BSD)とブートストラップコンデンサ(以下 BSC)、電流制限抵抗で構成されます。(BSD 内蔵小型 DIIPM シリーズは、BSD と制限抵抗を内蔵しており、BSC を外付けすることでブートストラップ回路を構成可能です。)

P側 IGBT の駆動に BSC を電源として使用し、P側 IGBT オン時のゲートチャージ及び、P側 IGBT の駆動 IC 内ロジック回路へ回路電流を供給します。(図4-1-2 コンデンサが電源の代わりであるため、その電流供給能力には制限があり、ブートストラップ回路による P側駆動は、比較的消費電流が小さい DIIPM に特に適した方法です。)

回路駆動により消費された電荷は、インバータ動作中に各相の出力端子(U 端子など)の電位が GND レベル付近まで下がることで、N側 15V 制御電源から制限抵抗、BSD を通して、コンデンサに充電されます。

ただし、P側素子の SW シーケンス、BSC の容量など使用条件によっては、必要な電荷量に対して十分な充電が行われず、BSC の電位が電源電圧低下(UV)保護レベル以下に低下し、P側 IGBT の SW 停止やゲート電圧(コンデンサ電圧)の低下による P側 IGBT の損失増加につながりますので、コンデンサの容量など回路定数の設定時には十分な検討、評価が必要です。ブートストラップ回路による駆動についての詳細は、アプリケーションノートの『DIIPM ブートストラップ回路設計の手引き』を参照ください。

以下に、BSD内蔵小型DIIPM シリーズの搭載のBSDの特性及び、P側IGBT駆動部の消費電流特性を示します。

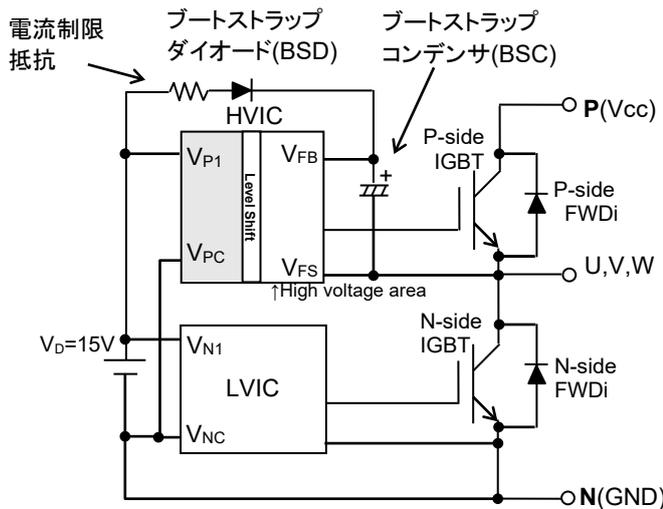


図 4-1-1 ブートストラップ回路

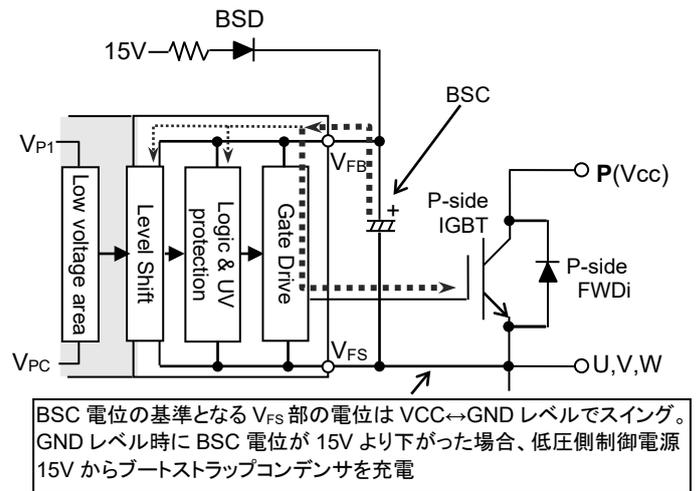


図 4-1-2 ブートストラップ回路

# DIIPM+シリーズ アプリケーションノート

## 4.2 ブートストラップ電源回路電流

本製品の定常状態におけるブートストラップ電源の回路電流は、最大 0.55mA です。しかし、PWM 制御時などスイッチング時には、IGBT 駆動のためゲートの充放電が繰り返されるため、回路電流はキャリア周波数に比例して増加し、回路電流  $I_{DB}$  の規格値 max 0.55mA を超えます。図 4-2-1~6 に回路電流  $I_{DB}$ -キャリア周波数特性(代表例)を示します。

条件:

- (1) 1200V シリーズ :  $V_{CC}=800V$ 、 $V_D=V_{DB}=15V$ 、 $T_j=125^\circ C$ 、Duty=50%
- (2) 600V シリーズ :  $V_{CC}=400V$ 、 $V_D=V_{DB}=15V$ 、 $T_j=125^\circ C$ 、Duty=50%

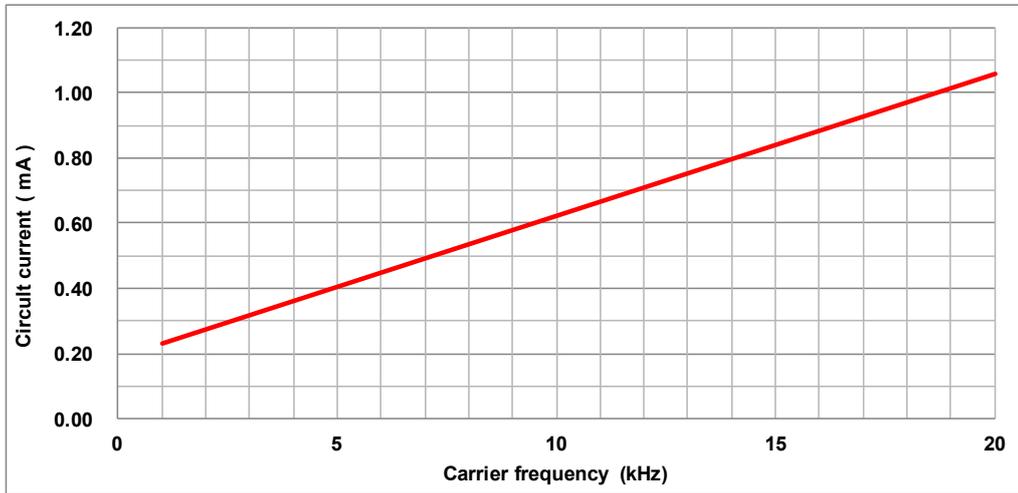


図 4-2-1. PSS05M(N)C1FT 回路電流  $I_{DB}$ -キャリア周波数特性

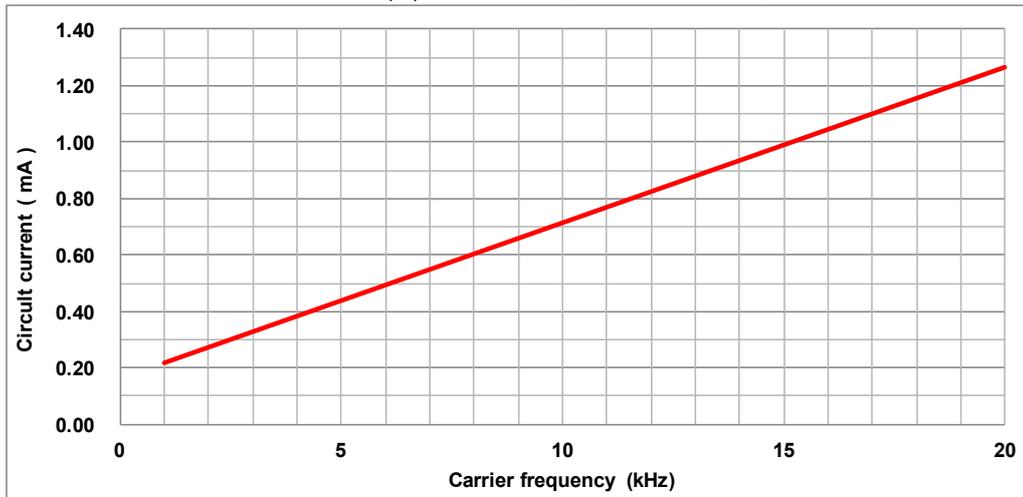


図 4-2-2. PSS10M(N)C1FT 回路電流  $I_{DB}$ -キャリア周波数特性

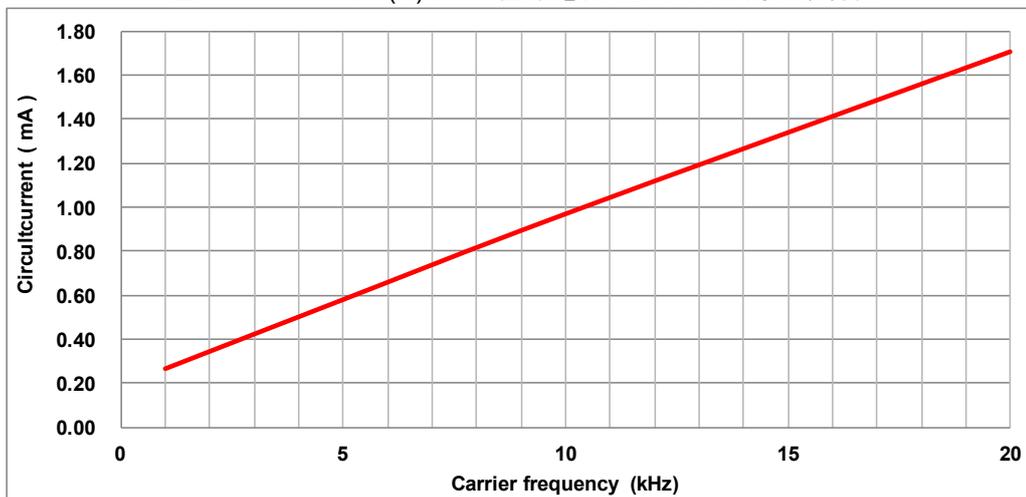


図 4-2-3. PSS15M(N)C1FT 回路電流  $I_{DB}$ -キャリア周波数特性

# DIIPM+シリーズ アプリケーションノート

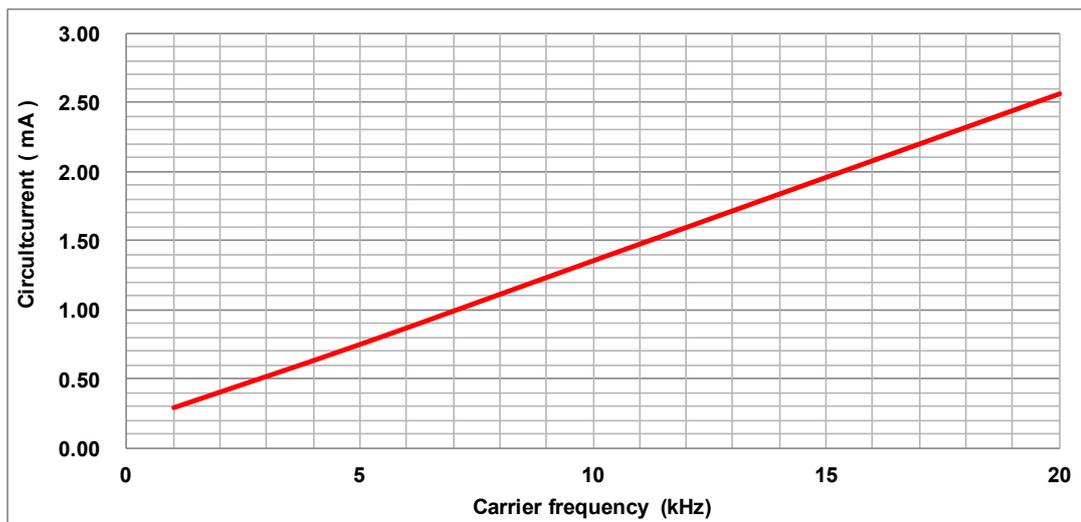


図 4-2-4. PSS25M(N)C1FT 回路電流  $I_{DB}$ -キャリア周波数特性

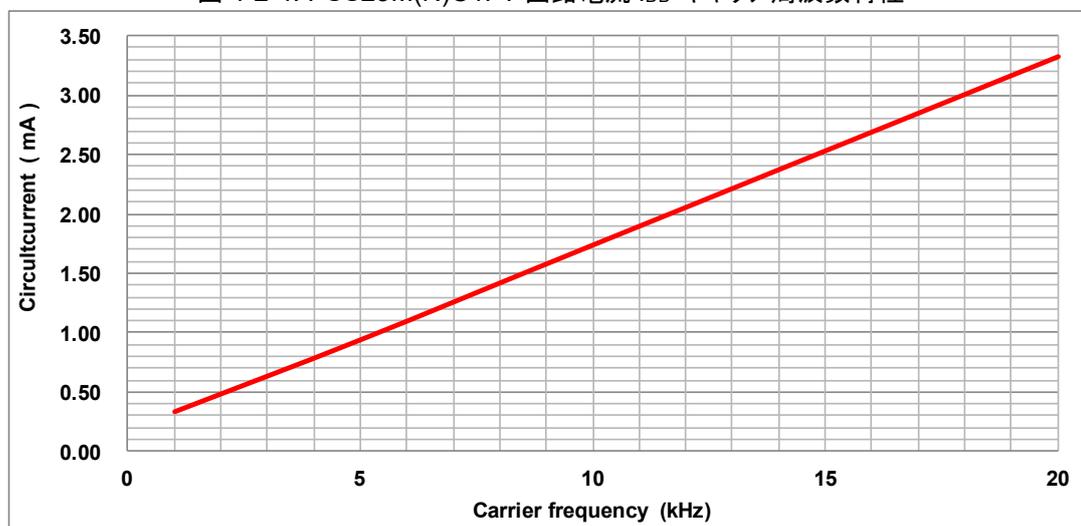


図 4-2-5. PSS35M(N)C1FT 回路電流  $I_{DB}$ -キャリア周波数特性

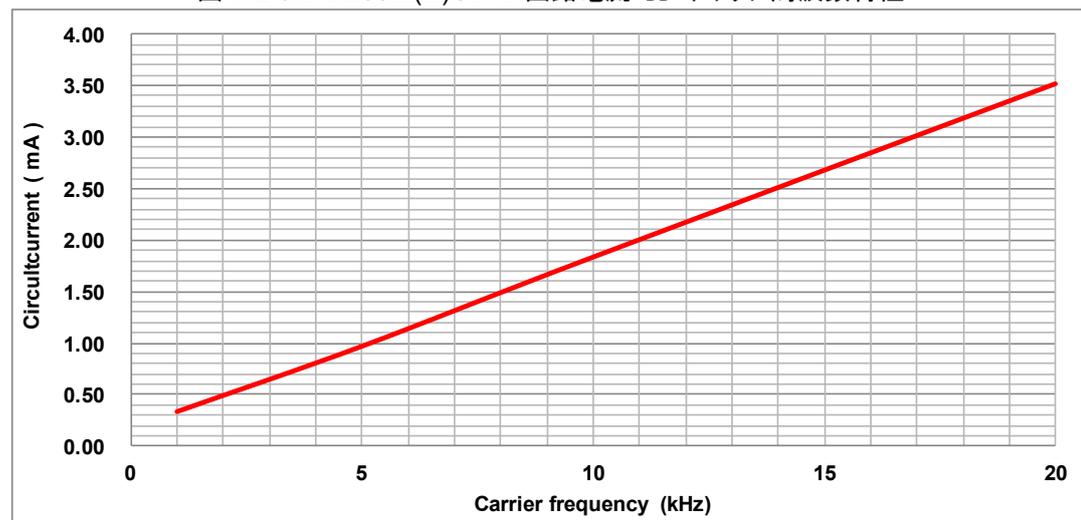


図 4-2-6. PSS50M(N)C1F6 回路電流  $I_{DB}$ -キャリア周波数特性

# DIIPM+シリーズ アプリケーションノート

## 4.3 ブートストラップ回路定数設定時の注意点

ブートストラップ回路の各定数の検討時には、各素子の温度特性、寿命による変化、ばらつきなどを考慮した上で設計願います。ブートストラップ回路の動作については、アプリケーションノートの『DIIPM ブートストラップ回路設計の手引き』も参照ください。各素子の選定において注意いただきたい点について以下に挙げます。

### (1) ブートストラップコンデンサ

BSC には、電解コンデンサが一般的に使用されていますが、近年、大容量のセラミックコンデンサも使用されつつあります。しかし、電解コンデンサとは異なり、セラミックコンデンサは、DC バイアス特性 (DC 電圧印加時の容量特性) により容量が大きく低下するものがありますので注意が必要です。表 4-3-1 に電解コンデンサとセラミックコンデンサの一般的な特性例を示します。

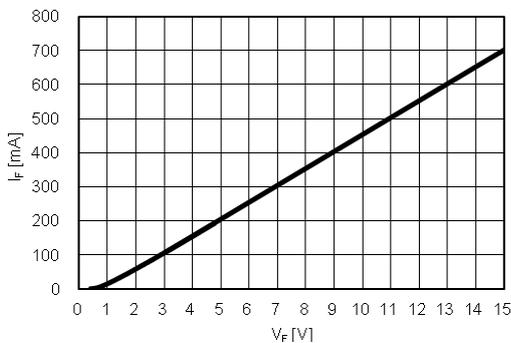
表 4-3-1 コンデンサ静電容量の各特性例

	電解コンデンサ	大容量セラミックコンデンサ
温度特性 (Ta: -20~85°C)	アルミ電解コンデンサ: 低温: -10% 高温: +10%程度 導電性高分子アルミ固体タイプ: 低温: -5% 高温: +10%程度	B, X5R, X7R など温度特性ランクにより異なる。 低温: -5%~0%程度 高温: -5%~-10%程度
DC バイアス特性 (DC15V 印加時)	定格電圧内であればほぼ変化無し	サイズ、温度特性、定格電圧により異なる。 -70%~-15%程度低下

電解コンデンサについては、DC バイアス特性は問題ありませんが、繰り返し充放電によるリップル耐量、寿命(周囲温度による影響大)などに注意が必要です。上記特性は WEB に掲載のコンデンサの特性の参考例です。コンデンサの詳細特性につきましては、各コンデンサメーカーにご確認ください。

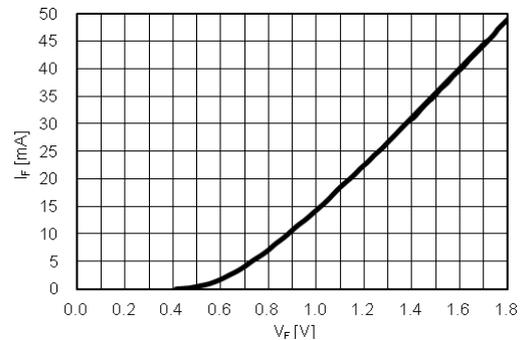
### (2) ブートストラップダイオード

BSD 内蔵小型 DIIPM シリーズは、P 側 IGBT 駆動電源用のブートストラップダイオード(以下 BSD)を搭載してします。BSD には、typ20Ω の電流制限抵抗も搭載しています。BSD の  $V_F$  特性(電流制限抵抗による電圧降下分を含む)を図 4-3-1、図 4-3-2 及び表 4-3-2 に示します。

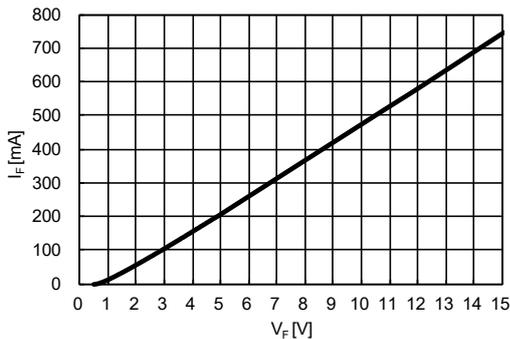


ブートストラップ Di  $V_F$ - $I_F$  特性

図 4-3-1 PSS\*\*M(N)C1FT(定格 1200V 品)ブートストラップダイオード  $V_F$ - $I_F$  カーブ(代表例、右図は拡大図)

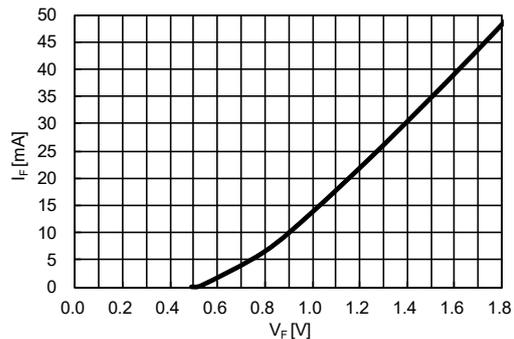


ブートストラップ Di  $V_F$ - $I_F$  特性(拡大図)



ブートストラップ Di  $V_F$ - $I_F$  特性

図 4-3-2 PSS\*\*M(N)C1F6(定格 600V 品)ブートストラップダイオード  $V_F$ - $I_F$  カーブ(代表例、右図は拡大図)



ブートストラップ Di  $V_F$ - $I_F$  特性(拡大図)

# DIIPM+シリーズ アプリケーションノート

表 4-3-2 ブートストラップダイオード電気的特性

項目	記号	条件	Min.	Typ.	Max.	Unit
ブートストラップ Di 順電圧降下	$V_F$	$I_F=10\text{mA}$ , 制限抵抗の電圧降下含む	—	0.9	1.3	V
ブートストラップ Di 内蔵制限抵抗	R	ブートストラップ Di に内蔵	16	20	24	$\Omega$

## 4.4 ブートストラップ回路使用時の初期充電について

ブートストラップ回路を用いる場合、初期始動前、あるいは、IPM の一定時間休止後(1 秒程度でも)には IC の定常消費電流  $I_{DB}$  により BSC の電圧が UV 保護レベルより下がっている可能性があるため、始動前に BSC をあらかじめ初期充電する必要があります。

BSC の充電は、通常 N 側 IGBT 全相をオンさせて行います。モータなどの負荷がつながっている場合は、1 相をオンさせるだけでもモータ内配線を通して、他相の出力端子電位も低下し充電できる場合があります。ただし、モータ内の配線抵抗などにより、コンデンサの充電効率は低下する可能性があります。

充電は、ワンパルスで行う方法と、15V 制御電源の供給能力などの制限がある場合に複数回のオンパルスにて行う方法もあります。

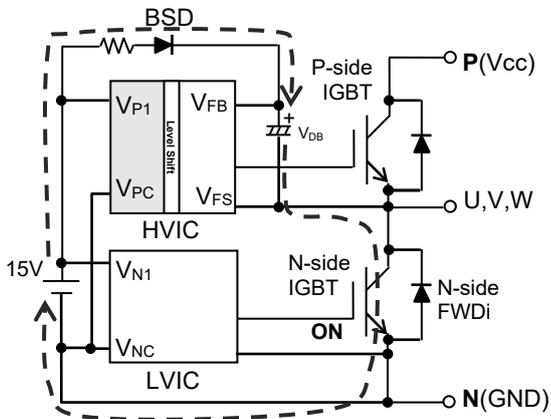


図 4-4-1 初期充電経路

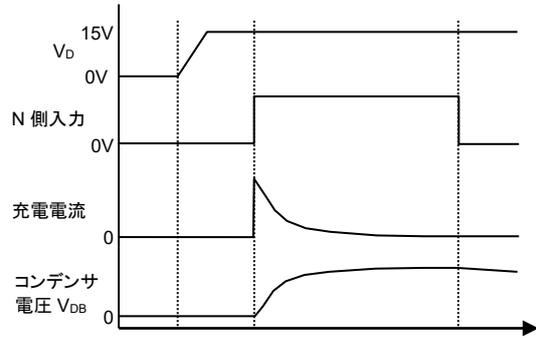


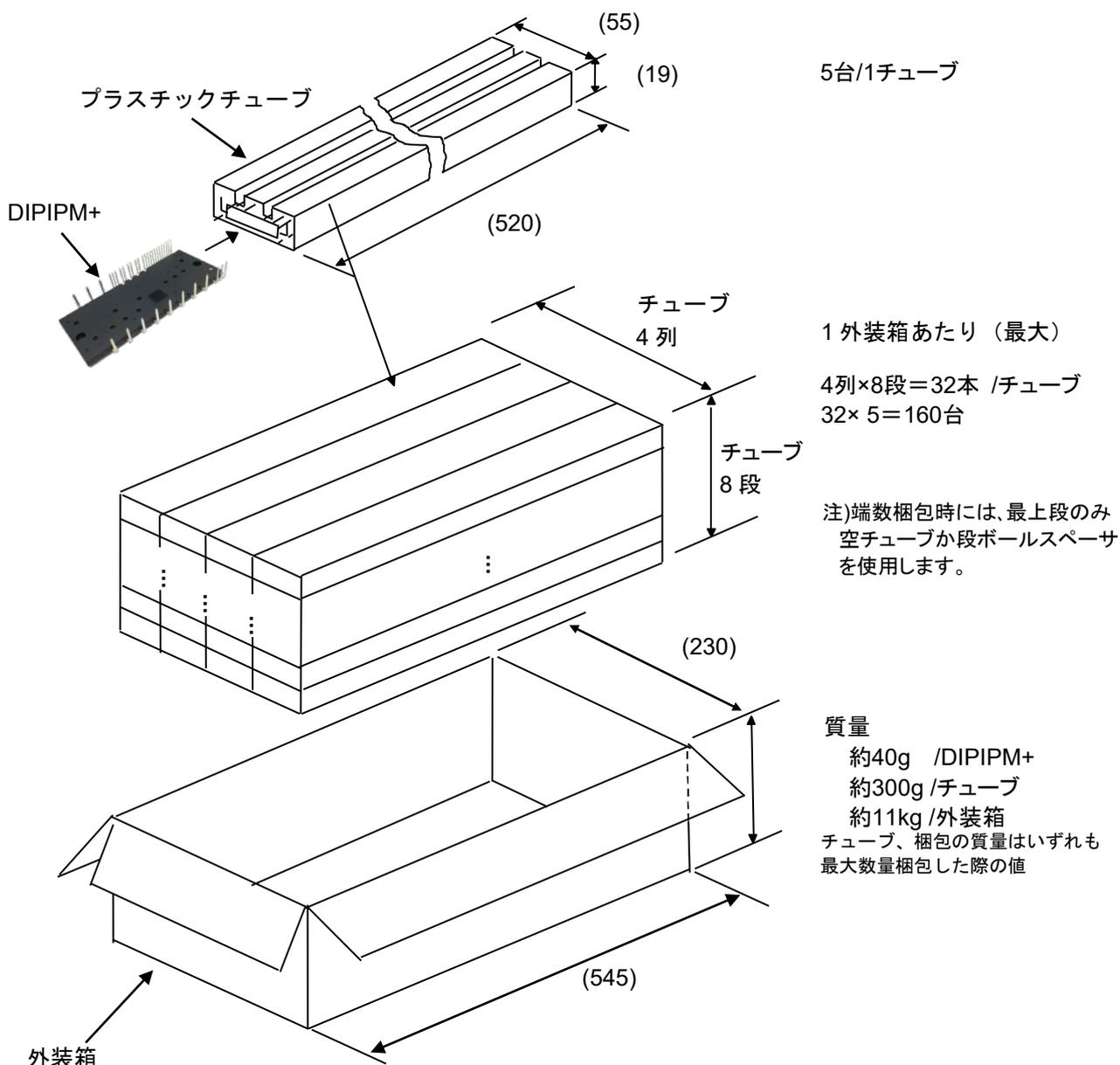
図 4-4-2 ワンパルスでの充電波形例

初期充電は、少なくとも  $V_{DB}$  の推奨電源電圧範囲である 13V 以上になるまで実施してください。(充電後、インバータ動作開始までの時間の低下分を考慮して、13V より高めに充電することを推奨します。)

BSC が十分に充電された後、インバータ(PWM 入力)スタート前に P 側保護状態のリセット用オンパルスを 1 パルス入力することを推奨いたします。入力するパルス幅は、各製品に規定の最小許容入力オンパルス幅で問題ありません。

## 第5章 その他

### 5.1 梱包仕様



箱の底及び最上段のチューブの上には、板状のスペーサが入ります。  
また、上部に空間がある場合、エアキャップが入ります。

図 5-1-1 梱包仕様

# DIIPM+シリーズ アプリケーションノート

## 5.2 取り扱いの注意



<p>運送・運搬方法</p>	<ul style="list-style-type: none"> <li>・運送中は梱包箱を正しい向きに置いてください。逆さにしたり、立てかけたり不自然な力を加えると、電極端子が変形したり樹脂ケースが壊れる原因になります。</li> <li>・投げたり、落したりすると素子が壊れる原因になります。</li> <li>・水に濡れると使用時の故障原因になります。降雨、降雪時の運搬には濡らさないように注意してください。</li> </ul>
<p>保管方法</p>	<ul style="list-style-type: none"> <li>・本製品を保管する場所の温度及び湿度は、5～35℃、45～75%の常温常湿範囲内が望ましく、この温度、湿度から極度にかけ離れた環境では素子の性能や信頼性を低下させることがあります。</li> </ul>
<p>長期保存</p>	<ul style="list-style-type: none"> <li>・本製品を長期(1年以上)に保管する場合は、除湿対策をしてください。なお、長期保管後、ご使用の際は、外観に傷、汚れ、錆等がないことを確認してください。</li> </ul>
<p>使用環境</p>	<ul style="list-style-type: none"> <li>・水や有機溶剤が直接付着する場所、腐蝕性ガスを発生する場所、また、爆発性ガス、粉塵、塩分などのあるところでの使用は重大な事故につながる可能性がありますので避けてください。</li> </ul>
<p>難燃性について</p>	<ul style="list-style-type: none"> <li>・エポキシ充填樹脂およびケース材料には UL 規格の 94-V0 認定品を使用していますが、不燃性ではありません。</li> </ul>
<p>静電気対策</p>	<ul style="list-style-type: none"> <li>・DIIPM は MOS ゲート構造を有する専用 IC を使用しています。静電気による破壊を防止するために下記事項を守ってください。</li> </ul> <p>(1)静電気破壊に対する注意事項</p> <p>人体や梱包材料などに帯電した静電気が端子に印加されると、素子が破壊することがあります。静電気対策の基本は、静電気の発生をできるだけ押さえることと帯電した電荷をすばやく逃がすことが大切です。</p> <ul style="list-style-type: none"> <li>・運搬、保存に静電気を帯びやすい容器は使用しないでください。</li> <li>・DIIPM は、使用する直前までチューブから出さないでください。また素手で端子を絶対に触らないようにしてください。</li> <li>・組立時、使用機器や人体を接地して作業を行ってください。また、作業台表面および作業台周囲の床は導電性マットを敷き、接地することを推奨します。</li> <li>・素子を実装したプリント基板上で各制御端子間がオープンになっていると、プリント基板に帯電した静電気により破壊することがありますのでご注意ください。</li> <li>・半田ゴテを使用する場合は、コテ先をアースしてください。</li> </ul> <p>(2)各制御端子間開放時の注意事項</p> <ul style="list-style-type: none"> <li>・各制御端子間がオープン状態で、コレクタ・エミッタ間に電圧を印加しないでください。</li> <li>・素子を取外す場合、各制御端子間を短絡してから取外してください。</li> </ul>

## 特記事項

本資料に記載されている情報は、いかなる場合でも、条件、特性及び品質を保証するものではありません。弊社半導体製品は必ず本資料に記載された最大定格の範囲内でご使用いただき、また、適用される法令による要求、規範及び基準をお客様が遵守することを前提としております。

なお、弊社の権限を有する者が署名した書面による明示の承諾がある場合を除き、人身事故を招くおそれのある用途に弊社半導体製品を使用することはできません。

パワー半導体製品は、長期の信頼性（パワーサイクルやサーマルサイクル等）について寿命を有していることや、特殊環境下（結露、高湿度、高粉塵、高塩分、高地、有機物・腐食性ガス・爆発性ガスが多い環境、端子部等への過度な応力等）での使用により、故障が発生したり、誤動作したりする場合がありますので、十分ご注意ください。また、技術的要件によっては弊社半導体製品に環境規制物質等が含まれる可能性があります。詳細確認を要する場合には、最寄りの弊社営業所、あるいは代理店までお問い合わせください。

本資料の内容・データは、専門技術・教育を受けられた技術者を対象としています。弊社半導体製品のお客様用途への適合性及び適合性に関する弊社製品データの完全性については、お客様の技術部門の責任にて評価・判断してください。なお、貴社製品への適用検討にあたって、弊社半導体製品単体で評価するだけでなく、システム全体で十分に評価し、適用可否をご判断ください。必要に応じ、電源と半導体製品の間に適切な容量のヒューズまたはブレーカーを取り付けて二次破壊を防ぐなど、安全設計に十分ご注意ください。関連するアプリケーションノート・技術資料も合わせてご参照ください。

## 安全設計に関するお願い

弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

## 本資料ご利用に際しての留意事項

- 本資料は、お客様が用途に応じた適切な三菱半導体製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について三菱電機または、第三者に帰属する知的財産権その他の権利の実施、使用を許諾するものではありません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、三菱電機は責任を負いません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、三菱電機は、予告なしに、本資料に記載した製品または仕様を変更することがあります。三菱半導体製品のご購入にあたりましては、事前に三菱電機または代理店へ最新の情報をご確認頂きますとともに、三菱電機半導体情報ホームページ ([www.MitsubishiElectric.co.jp/semiconductors/](http://www.MitsubishiElectric.co.jp/semiconductors/)) などを通じて公開される情報に常にご注意ください。
- 本資料に記載した情報は、正確を期すため、慎重に制作したのですが万一本資料の記述誤りに起因する損害がお客様に生じた場合には、三菱電機はその責任を負いません。
- 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。三菱電機は、適用可否に対する責任を負いません。
- 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、三菱電機または代理店へご照会ください。
- 半導体・デバイスサイトに含まれる製品や技術をお客様が他の国へ提供する場合は、日本およびその他の国の輸出管理規制等を遵守する必要があります。また、日本、その他の仕向け地における輸出管理規則に抵触する迂回行為や再輸出は禁止します。
- 本資料の一部または全部の転載、複製については、文書による三菱電機の事前の承諾が必要です。
- 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたら三菱電機または代理店までご照会ください。

記載されている会社名及び商品名は、一般に各社の商標又は登録商標です。