

<SiC パワーモジュール>

産業用フル SiC パワーモジュール アプリケーションノート

目次

1章 導入	3
1 . 1 産業用フル SiC パワーモジュールの特長	
1.2 構造	
 1.3 形名の構成	
1.4 ラインアップ	5
1.5 SiC-SBD の特長	6
1. 5. 1 順方向特性	6
1. 5. 2 スイッチング特性	6
1.6 SiC-MOSFET の特長	7
1. 6. 1 オン電圧特性	7
1.6.2 ゲート・ソース間しきい値電圧	8
1 . 6 . 3 MOSFET 部逆導通(チャネル部導通)	8
1.6.4 MOSFET 部逆導通(ボディダイオード)	g
1. 6. 5 スイッチング特性	9
2章 用語説明	10
2.1 一般	10
2.2 最大定格	10
2.3 温度定格	10
2.4 熱的定格・特性	10
2 . 5 電気的特性	11
2 . 6 短絡電流制限回路(RTC 回路)	11
3章 製品ラベル記載情報	12
3.1 ラベル印字例	12
3.2 ロット番号構成	12
3.3 二次元コード仕様	12
4章 制御回路設計	13
4.1 ゲート抵抗の選定	13
4.2 ゲート電圧の設定	14
4.2.1 ゲート正バイアス	14
4.2.2 ゲート負バイアス	15
4.3 ゲート駆動電源	16
4.4 デッドタイム設定	16
4 . 5 キャリア周波数	
4.6 ゲートドライバー	17
5章 短絡電流制限回路(RTC 回路)	18
5.1 搭載製品	18
5.2 動作原理	18
5.3 使用方法	
5 . 4 短絡検出遅延時間計算方法	21
6章 電流センス機能	22
6.1 センス端子使用方法	22
6.2 センス端子を使用しない場合	22

アプリケーションノート

7章 パワーモジュール実装	23
7.1 システムレイアウト	23
7.2 ヒートシンクへの取付け	24
7 . 3 熱伝導性(放熱用)グリース塗布方法	25
7.4 主端子への取り付け	26
7.5 制御端子への取り付け	27
7. 5. 1 コネクタタイプ	27
7. 5. 2 はんだピンタイプ	27
7.6 熱抵抗の考え方	28
7.7 熱電対の取り付け	
8章 産業用フル SiC パワーモジュールの使用方法	31
8.1 パワーモジュールの選定	
8.1.1 電圧定格	31
8.1.2 電流定格	31
8 . 2 サージ電圧抑制方法	31
8.2.1 主回路配線の低減	31
8. 2. 2 スナバ回路	32
8.3 並列接続	
8.3.1 電流ディレーティング	
8.3.2 主回路配線	
8.3.3 ゲートドライバ回路	
9章 損失と放熱設計	36
9.1 発生損失の求め方	36
9 . 1 . 1 定常損失	37
9.1.2 スイッチング損失	38
9 . 1 . 3 平均パワー損失	39
9.2 温度上昇の求め方	
9.3 ヒートシンクの選定方法	
9 . 4 インバータへの応用時の一般的な注意点	
9.5 熱設計への応用時の注意点	
10章 取り扱い上の注意事項	43
10.1 取扱い上の注意	43
10.2 難燃性について	44
11章 安全規格(UL 規格)	45

※本資料に記載されたデータは参考値であり、値を保証するものではありません。

1章 導入

1.1 産業用フルSiCパワーモジュールの特長

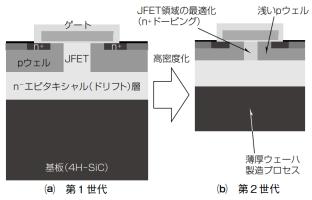
フル SiC パワーモジュールは最新の第 2 世代 SiC-MOSFET, SiC-SBD チップを搭載した Si デバイスでは実現困難な低損失特性を有するパワーモジュールです。中・大容量製品を中心にラインアップし、機器の高効率化・高密度化、周辺部材の簡素化による小型化・軽量化などに貢献します。産業用フル SiC パワーモジュールの特長を紹介します。

主な特長

(1) 低損失特性と高キャリア周波数駆動により、機器の高効率化、小型・軽量化に貢献

MOSFET チップのセル高密度化と高濃度ドーピングにより低オン抵抗特性を有します。また、構造の最適化によりさらなる高速スイッチングを可能とし、低スイッチング損失を実現しました。

Si製品では実現困難なレベルの低損失特性を生かし、機器の高効率化や小型・軽量化に貢献します。



JFET: Junction Field Effect Transistor

(2) 高ゲートしきい値電圧と低損失特性の両立

ゲートしきい値電圧を高くすると誤動作耐量は向上しますが、ターンオンスイッチング損失が増加します。第二世代 SiC パワーモジュールでは、チップ構造の最適化により、高いゲートしきい値電圧と低損失特性の両立を実現しました。

(3) 短絡電流制限回路を搭載し、短絡耐量と低オン抵抗特性を両立(一部製品)

SiC チップは体積が小さいため Si チップに比べて小さいエネルギーで短絡破壊します。そのため、短絡時は Si 製品に比べてより高速に遮断する必要があります。ただし、パワーモジュール外部の回路では遮断が間に合わない可能性があります。

そこで、フル SiC パワーモジュールの一部製品には短絡時電流制限回路(以下、RTC 回路: Real Time Control)を搭載しています。 RTC 回路は、検知レベル以上の電流が流れた場合にゲート電圧を抑制する機能です。ゲート電圧抑制により短絡電流を減少させ、短絡破壊までの時間を延ばすことでユーザーでの短絡保護・遮断を容易にしています。

(4) IGBT モジュールと同じゲート電圧 V_{GS}=±15V で駆動可能

産業用フル SiC パワーモジュールは、IGBT と同じゲート電圧±15V での動作が可能です。ゲート電圧±15V での動作でも低オン電圧特性、高信頼性を実現しています。

1.2 構造

フル SiC パワーモジュールのパッケージは主に、制御端子がコネクタタイプとはんだピンタイプの2種類に分類されます。コネクタタイプ、はんだピンタイプともに、銅ベース板ー絶縁基板間、絶縁基板一半導体チップ間をはんだで接合しゲルで封入した構造をしています。コネクタタイプのみ RTC 回路を搭載したプリント基板をモジュール内に内蔵しています。

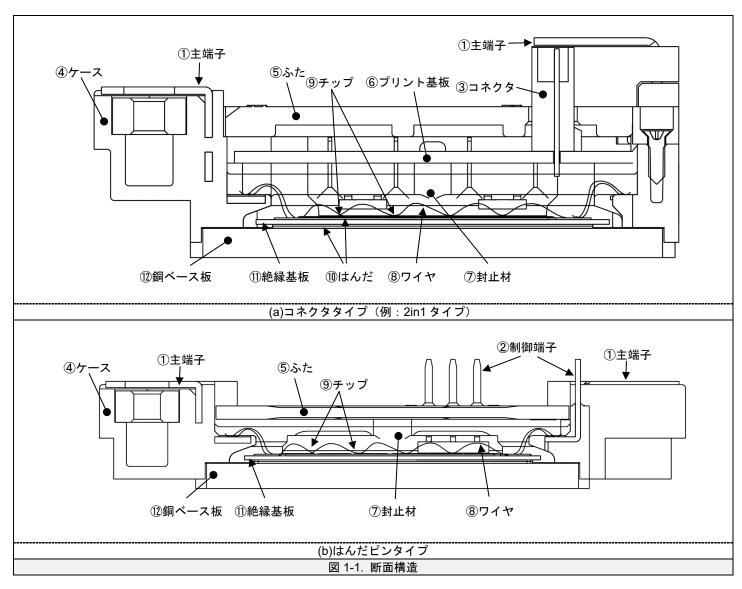
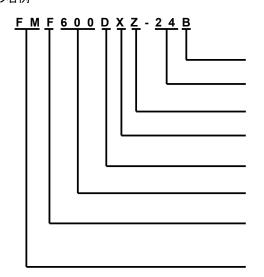


表 1-1. 構成部材

		(1 1. H4/8/HP/17)	
番号	部品	材質	難燃性
1	主端子	主材:銅,めっき:ニッケル	-
2	制御端子	主材:銅,めっき:ニッケル+すず	-
3	コネクタ*	ポスト:銅合金・すずめっき	-
	コペグス	ベース:ガラス入ナイロン 66	UL94V-0
4	ケース	PPS	UL94V-0
(5)	ふた	PPS	UL94V-0
6	プリント基板	ガラスエポキシ	UL94V-0
7	封止材	シリコーンゲル	-
8	ワイヤ	アルミニウム	-
9	チップ	シリコンカーバイド	-
10	はんだ	無鉛はんだ	-
11)	絶縁基板	窒化アルミニウム	-
12	ベース板	銅	-

※詳細につきましてはメーカーにお問合せ願います。(第7.5.1項参照)

1.3 形名の構成 形名例



チップ世代 B:第2世代

耐電圧クラス (数字の 50 倍が定格 VDSX)

24:1200V, 34:1700V 制御端子タイプ

Z:コネクタタイプ, 空欄: ピンタイプ

外形 X など

結線方式

D:2in1, B:4in1, E3X:チョッパ など

電流定格

例)600:600A品 SiC 素子の構成

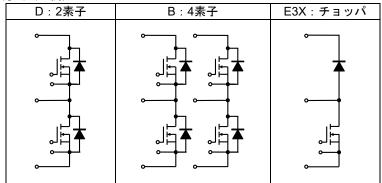
F:フル SiC

H:ハイブリッド SiC

主素子の種類

例) FM:MOSFET

結線方式 (一例)



1.4 ラインアップ

1200V品

形名	定格電流	結線	制御端子	RTC回路	最大キャ	リア周波数
115/10	上 俗电测	不口形水	תייויוויים <u>ד</u>	KIU凹陷	-7V≦V _{GS(-)} <-10V	-10V≦V _{GS(-)} ≦-16.5V
FMF400BX-24B	400A	4in1	ピン	なし (センス端子なし)	100kHz	50kHz
FMF800DX-24B	800A	2in1	ピン	なし (センス端子あり)	100kHz	50kHz
FMF300BXZ-24B	300A	4in1	コネクタ	あり	100kHz	50kHz
FMF400BXZ-24B	400A	4in1	コネクタ	あり	100kHz	50kHz
FMF600DXZ-24B	600A	2in1	コネクタ	あり	50kHz	50kHz
FMF800DXZ-24B	800A	2in1	コネクタ	あり	50kHz	50kHz
FMF1200DXZ-24B	1200A	2in1	コネクタ	あり	50kHz	50kHz

1700V品

形名	定格電流	結線	制御端子	RTC回路	最大キャリ	リア周波数
115/41	上 俗电测	不口 形水		KIC凹陷	-7V≦V _{GS(-)} <-10V	-10V≦V _{GS(-)} ≦-16.5V
FMF300DXZ-34B	300A	2in1	コネクタ	あり	100kHz	50kHz
FMF300E3XZ-34B	300A	チョッパ N側MOS	コネクタ	あり	100kHz	50kHz

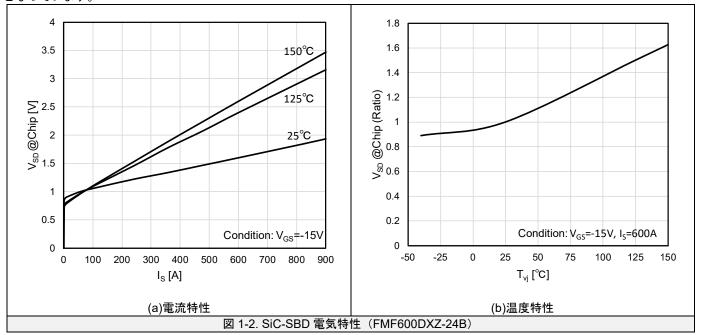
1.5 SiC-SBDの特長

SBD(Schottky Barrier Diode:ショットキーバリアダイオード)は、金属と半導体との接合で生じるショットキー障壁を利用したダイオードです。Si材料でのSBDの耐圧は主に600V以下であり、一部1200Vの製品が存在する程度でした。耐圧を上げるには半導体層を厚くする必要があるため、Siで低損失かつ高耐圧なSBDを実現するのは困難でした。しかし、SiCは破壊電界強度がSiの10倍であり、Siと同じ厚みで理論的には10倍の耐圧を持つSBDを作ることが可能です。

SBDはユニポーラデバイスで蓄積キャリアが存在しないため、逆回復時間・逆回復損失と言う特性はありません。電圧を保持するには \mathbf{n}^- ドリフト層に空乏層を形成するために電荷を充電する必要があり、これが見掛け上、高速ダイオードの逆回復電荷に相当します。

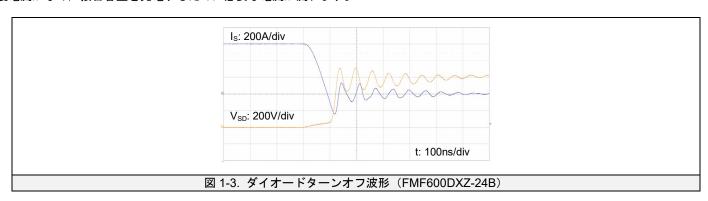
1.5.1 順方向特性

SiC-SBDの電気特性を示します。SBDは正の温度特性を持ち、電流アンバランスを抑制する働きをするため熱暴走しづらい設計となっています。



1.5.2 スイッチング特性

SBDが通電状態から非通電状態に変化するときの電流・電圧挙動を示します。Si-Diは、ターンオフ後もDi内の電荷が再結合するまでの間電流が流れ続け(逆回復電流)、OAになるまで一定の時間がかかります。一方、SiC-SBDはユニポーラデバイスのため逆回復電流がなく、接合容量を充電するために必要な電流が流れます。



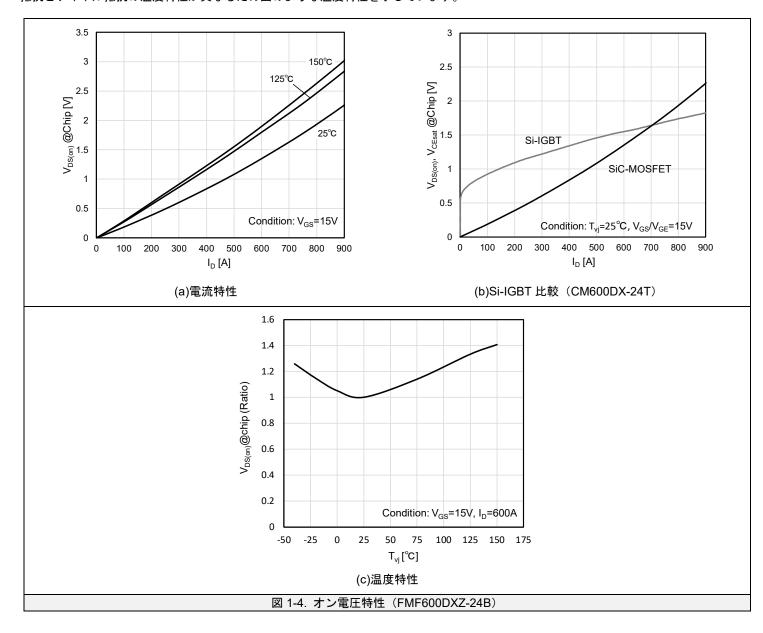
1.6 SiC-MOSFETの特長

Si-MOSFETは耐圧600V程度までに使用されます。SiCの高絶縁破壊強度特性により、600V以上の低損失かつ高耐圧なMOSFET の実現が可能となりました。MOSFETは、多数キャリア(NチャネルMOSFETなら自由電子)のみで動作するユニポーラデバイスです。キャリアの蓄積がないためスイッチング速度が速く、スイッチング損失の大幅な低減が可能です。

1.6.1 オン電圧特性

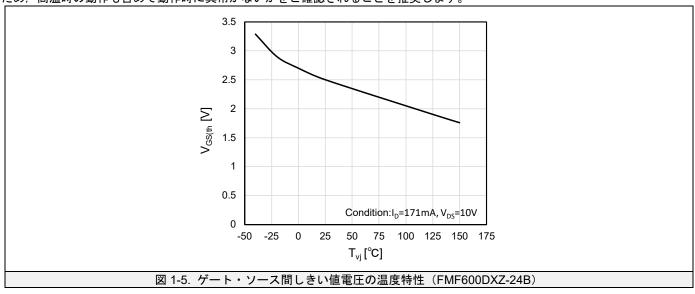
SiC-MOSFETのオン電圧特性を示します。MOSFETはユニポーラデバイスのためビルトイン電圧がなく、低オン電圧の時点から電流が流れます。SiC-MOSFETは低電流領域においてはSi-IGBTと比較して大幅にオン電圧が低くなり、定格電流付近でほぼ同等となります。定格電流より小さい電流で動作していることが多いアプリケーションにおいては、DC損失の減少による損失低減効果が期待できます。

SiC-MOSFETの温度特性は、25℃付近に極小値があり温度変化にともないオン電圧は増加します。オン電圧に関係するドリフト抵抗とチャネル抵抗の温度特性が異なるため図のような温度特性を示しています。



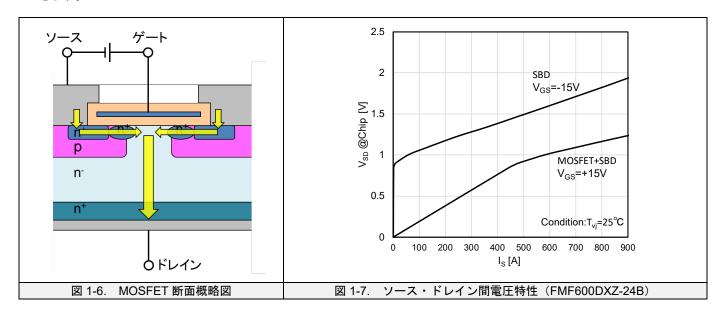
1.6.2 ゲート・ソース間しきい値電圧

SiC-MOSFET のゲート・ソース間閾値電圧 (V_{GS(th)}) は Si-IGBT 製品より低く, ノイズによる誤点弧が起こらないようにゲート負バイアス, 制御回路配線等に注意して設計する必要があります。また, ゲート・ソース間閾値電圧は高温になるにつれ減少する傾向があるため, 高温時の動作も含めて動作時に異常がないかをご確認されることを推奨します。



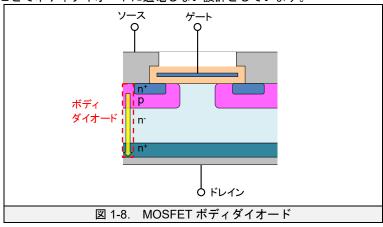
1.6.3 MOSFET 部逆導通(チャネル部導通)

MOSFET にゲート正バイアスを印加すると、チャネル部を介してソースからドレイン方向に導通が可能です。本項で説明する MOSFET 逆導通は、MOSFET の寄生ダイオード(ボディダイオード)通電とは異なります。MOS チャネル逆導通時の電流と電圧は、MOSFET 順方向通電時と同様に比例関係になります。さらに逆並列のショットキーバリアダイオードのみで通電するよりもソース・ドレイン間電圧は小さくなるため、逆導通時にゲートに正バイアスを印加し MOS チャネルを導通させることで、導通損失を低減することができます。



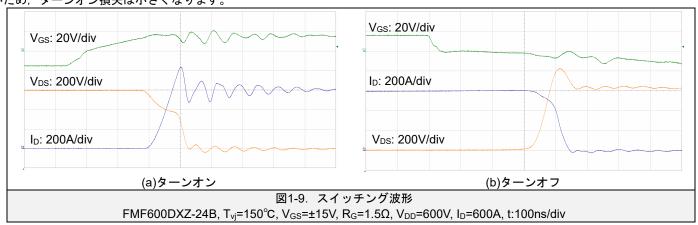
1.6.4 MOSFET 部逆導通(ボディダイオード)

MOSFET は素子の構造上ソース・ドレイン方向に pn 接合が形成され、これをボディダイオードといいます。pn 接合のビルトインポテンシャル以上の電圧が印加されるとソース・ドレイン方向に通電が可能となります。ただし、ボディダイオードに通電し続けると SiC の結晶欠陥が拡張し、通電時のオン電圧が増加することが確認されています。フル SiC パワーモジュールでは、MOSFET に逆並列のダイオードを接続することでボディダイオードに通電しない設計としています。

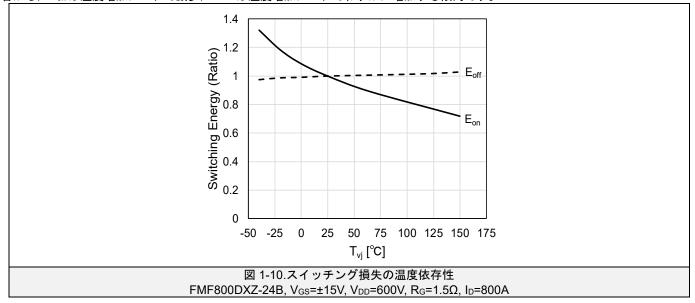


1.6.5 スイッチング特性

フルSiCパワーモジュールのスイッチング波形を示します。SiC-MOSFETはターンオフ時の残留電荷によるテイル電流がないため、ターンオフ損失が小さくなります。SBDはユニポーラデバイスで逆回復電流がなく、ターンオン電流へのリカバリー電流の重畳がないため、ターンオン損失は小さくなります。



スイッチング損失の温度特性を示します。25℃の損失を1として比率で表しています。ゲート・ソース間しきい値電圧の温度特性の影響から、Eonは温度増加につれて減少、Eoffは温度増加につれてわずかに増加する傾向です。



2章 用語説明

2.1 一般

記号	項目	説明
MOSFET	Metal-Oxide-Semiconductor Field Effect Transistor	金属酸化膜半導体電界効果トランジスタ
SBD	Schottky Barrier Diode	ショットキーバリアダイオード
FWD	Free Wheeling Diode	フリーホイール(フライホイール)ダイオード
t _{dead}	デッドタイム	上下アームトランジスタのオン信号間に設ける休止 (無信号) 時間
PC	Photocoupler or Optocoupler	フォトカプラ

2.2 最大定格

記号	項目	定義又は説明
V _{DSX}	ドレイン・ソース間電圧	ゲート・ソース間に規定の負バイアスを印加した状態で、ドレイン・ソース間に短時間印加し得る最大電圧。
V _{GSS}	ゲート・ソース間電圧	ドレイン・ソース間を短絡した状態で、ゲート・ソース間に短時間印加し得る最大電圧。
ID	ドレイン電流	定格接合部温度範囲内において、ドレインからソースに連続して流すことのできる最大電流。
I _{DRM}	(最大)ドレイン電流	定格接合部温度範囲内において、ドレインからソースに短時間に繰返し流すことのできる 最大電流。
Is	ソース電流	定格接合部温度範囲内において、ソースからドレインに連続して流すことのできる最大電流。
Isrm	(最大)ソース電流	定格接合部温度範囲内において、ソースからドレインに短時間に繰返し流すことのできる最大電流。
P _{tot}	ドレイン損失	規定のケース温度において、MOSFET が最大限許容できる電力損失。
V _{isol}	絶縁耐電圧	主端子と制御端子を全て短絡した状態で、端子-ベース板間に印加し得る最大電圧。通常は、 実効値で表される。
T _{vjmax}	最大接合温度	過負荷等の瞬時動作においてチップが許容できる最大温度。
T_{vjop}	連続動作接合温度	連続動作においてチップが許容できる温度。
T _{cmax}	最大ケース温度	ケースが許容できる最大温度。
T _{stg}	保存温度	電力を印加しない状態で保存する場合の周囲温度範囲。

2.3 温度定格

記号	項目	定義又は説明
Ta	周囲温度	自冷又は風冷で使用する場合、発熱体の影響を受けない点の空気温度。
Tc	ケース温度	素子のベース板上の定められた点の温度。
Ts	ヒートシンク温度	放熱器(ヒートシンク又は放熱フィン)上の定められた点の温度。

2.4 熱的定格・特性

記号	項目	定義又は説明
Rth	熱抵抗	接合部の消費電力による熱流が平衡状態にあるとき、接合部の温度が外部の指定点よりも単位 電力あたり何 K 上昇するかを表す値。
R _{th(j-c)}	熱抵抗	接合部(チップ)からベース板表面までの熱抵抗。
R _{th(c-s)}	接触熱抵抗	ベース板表面から放熱器(ヒートシンク又は放熱フィン)表面間の熱抵抗。 熱伝導性グリースを塗布したときの値。

2.5 電気的特性

IDSX	とき流れ
返断電流 を印加したとき流れるドレイン電流。	ソース端
Isss	ソース端
場ができるケート電流。 なケート電流。 VGS(th) ゲート・ソース間しきい値電圧 規定の条件にて、規定のドレイン電流を流すのに必要なゲート・ソース間電圧。 VDS(on) ドレイン・ソース間力ン電圧 規定の条件にて、規定のドレイン電流を流したときのドレイン・ソース間電圧。 「DS(on) ドレイン・ソース間力ン抵抗 規定の条件にて、既定のドレイン電流を流したときのドレイン・ソース間抵抗。 Ciss 入力容量 規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ゲート・子間からみた素子内部の容量。 Coss 出力容量 規定の条件にて、ゲート・ソース間を交流的に短絡した状態において、ドレイン・子間からみた素子内部の容量。 Crss 帰還容量 規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ドレイン端子間からみた素子内部の容量。 QG ゲート電荷量 MOSFET スイッチング時に、ゲートに注入が必要な電荷量。 td(on) ターンオン遅延時間 ターンオン時、ゲート電圧の 0%からドレイン電流が最終値の 10%に上昇するまでの時間。 tr 上昇時間 ターンオン時、ドレイン電流が最終値の 10%から 90%まで上昇するまでの時間。	ソース端
VGS(th) しきい値電圧 規定の条件にて、規定のドレイン電流を流すのに必要なケート・ソース間電圧。 VDS(on) ドレイン・ソース間 オン電圧 規定の条件にて、規定のドレイン電流を流したときのドレイン・ソース間電圧。 FDS(on) ドレイン・ソース間オ ン抵抗 規定の条件にて、既定のドレイン電流を流したときのドレイン・ソース間抵抗。 Ciss 入力容量 規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ゲート・子間からみた素子内部の容量。 Coss 出力容量 規定の条件にて、ゲート・ソース間を交流的に短絡した状態において、ドレイン・子間からみた素子内部の容量。 Crss 帰還容量 規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ドレイン・端子間からみた素子内部の容量。 QG ゲート電荷量 MOSFET スイッチング時に、ゲートに注入が必要な電荷量。 td(on) ターンオン遅延時間 ターンオン時、ゲート電圧の 0%からドレイン電流が最終値の 10%に上昇するまでの時間。 tr 上昇時間 ターンオン時、ドレイン電流が最終値の 10%から 90%まで上昇するまでの時間。	ソース端
VGS(th) しきい値電圧 規定の条件にて、規定のドレイン電流を流すのに必要なケート・ソース間電圧。 VDS(on) ドレイン・ソース間 オン電圧 規定の条件にて、規定のドレイン電流を流したときのドレイン・ソース間電圧。 FDS(on) ドレイン・ソース間オ ン抵抗 規定の条件にて、既定のドレイン電流を流したときのドレイン・ソース間抵抗。 Ciss 入力容量 規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ゲート・子間からみた素子内部の容量。 Coss 出力容量 規定の条件にて、ゲート・ソース間を交流的に短絡した状態において、ドレイン・子間からみた素子内部の容量。 Crss 帰還容量 規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ドレイン・端子間からみた素子内部の容量。 QG ゲート電荷量 MOSFET スイッチング時に、ゲートに注入が必要な電荷量。 td(on) ターンオン遅延時間 ターンオン時、ゲート電圧の 0%からドレイン電流が最終値の 10%に上昇するまでの時間。 tr 上昇時間 ターンオン時、ドレイン電流が最終値の 10%から 90%まで上昇するまでの時間。	ソース端
VDS(on) オン電圧 規定の条件にて、規定のドレイン電流を流したときのドレイン・ソース間電圧。 rDS(on) ドレイン・ソース間オン抵抗 規定の条件にて、既定のドレイン・乳で流を流したときのドレイン・ソース間抵抗。 Ciss 入力容量 規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ゲート・子間からみた素子内部の容量。 Coss 出力容量 規定の条件にて、ゲート・ソース間を交流的に短絡した状態において、ドレイン・子間からみた素子内部の容量。 Crss 帰還容量 規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ドレイン・端子間からみた素子内部の容量。 QG ゲート電荷量 MOSFET スイッチング時に、ゲートに注入が必要な電荷量。 td(on) ターンオン遅延時間 ターンオン時、ゲート電圧の 0%からドレイン電流が最終値の 10%に上昇するまでの時間。 tr 上昇時間 ターンオン時、ドレイン電流が最終値の 10%から 90%まで上昇するまでの時間。	ソース端
VDS(on) オン電圧 規定の条件にて、規定のドレイン電流を流したときのドレイン・ソース間電圧。 rDS(on) ドレイン・ソース間オン抵抗 規定の条件にて、既定のドレイン・乳で流を流したときのドレイン・ソース間抵抗。 Ciss 入力容量 規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ゲート・子間からみた素子内部の容量。 Coss 出力容量 規定の条件にて、ゲート・ソース間を交流的に短絡した状態において、ドレイン・子間からみた素子内部の容量。 Crss 帰還容量 規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ドレイン・端子間からみた素子内部の容量。 QG ゲート電荷量 MOSFET スイッチング時に、ゲートに注入が必要な電荷量。 td(on) ターンオン遅延時間 ターンオン時、ゲート電圧の 0%からドレイン電流が最終値の 10%に上昇するまでの時間。 tr 上昇時間 ターンオン時、ドレイン電流が最終値の 10%から 90%まで上昇するまでの時間。	ソース端
rDS(on) ン抵抗 規定の条件にて、既定のトレインを置流を流したときのトレイン・ソース間抵抗。 Ciss 入力容量 規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ゲート・子間からみた素子内部の容量。 Coss 出力容量 規定の条件にて、ゲート・ソース間を交流的に短絡した状態において、ドレイン・子間からみた素子内部の容量。 Crss 帰還容量 規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ドレイン・端子間からみた素子内部の容量。 QG ゲート電荷量 MOSFET スイッチング時に、ゲートに注入が必要な電荷量。 td(on) ターンオン遅延時間 ターンオン時、ゲート電圧の 0%からドレイン電流が最終値の 10%に上昇するまでの時間。 tr 上昇時間 ターンオン時、ドレイン電流が最終値の 10%から 90%まで上昇するまでの時間。	ソース端
Ciss入力容量規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ゲート・子間からみた素子内部の容量。Coss出力容量規定の条件にて、ゲート・ソース間を交流的に短絡した状態において、ドレイン・子間からみた素子内部の容量。Crss帰還容量規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ドレイン・端子間からみた素子内部の容量。QGゲート電荷量MOSFET スイッチング時に、ゲートに注入が必要な電荷量。td(on)ターンオン遅延時間ターンオン時、ゲート電圧の 0%からドレイン電流が最終値の 10%に上昇するまでtr上昇時間ターンオン時、ドレイン電流が最終値の 10%から 90%まで上昇するまでの時間。	ソース端
Ciss人力谷軍子間からみた素子内部の容量。Coss出力容量規定の条件にて、ゲート・ソース間を交流的に短絡した状態において、ドレイン・子間からみた素子内部の容量。Crss帰還容量規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ドレイン端子間からみた素子内部の容量。QGゲート電荷量MOSFET スイッチング時に、ゲートに注入が必要な電荷量。td(on)ターンオン遅延時間ターンオン時、ゲート電圧の 0%からドレイン電流が最終値の 10%に上昇するまでます。tr上昇時間ターンオン時、ドレイン電流が最終値の 10%から 90%まで上昇するまでの時間。	ソース端
Coss出力容量持間からみた素子内部の容量。B規定の条件にて、ゲート・ソース間を交流的に短絡した状態において、ドレイン・子間からみた素子内部の容量。Crss帰還容量規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ドレイン端子間からみた素子内部の容量。QGゲート電荷量MOSFET スイッチング時に、ゲートに注入が必要な電荷量。td(on)ターンオン遅延時間ターンオン時、ゲート電圧の 0%からドレイン電流が最終値の 10%に上昇するまであまるまでの時間。	-
Coss出力谷童子間からみた素子内部の容量。Crss規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ドレイン端子間からみた素子内部の容量。QGゲート電荷量MOSFET スイッチング時に、ゲートに注入が必要な電荷量。td(on)ターンオン遅延時間ターンオン時、ゲート電圧の 0%からドレイン電流が最終値の 10%に上昇するまでない。tr上昇時間ターンオン時、ドレイン電流が最終値の 10%から 90%まで上昇するまでの時間。	
Crss 子間からみた素子内部の容量。 R 規定の条件にて、ドレイン・ソース間を交流的に短絡した状態において、ドレイン端子間からみた素子内部の容量。 QG ゲート電荷量 MOSFET スイッチング時に、ゲートに注入が必要な電荷量。 td(on) ターンオン遅延時間 ターンオン時、ゲート電圧の 0%からドレイン電流が最終値の 10%に上昇するまでの時間。 tr 上昇時間 ターンオン時、ドレイン電流が最終値の 10%から 90%まで上昇するまでの時間。	
Crss帰遠谷童端子間からみた素子内部の容量。QGゲート電荷量MOSFET スイッチング時に、ゲートに注入が必要な電荷量。td(on)ターンオン遅延時間ターンオン時、ゲート電圧の 0%からドレイン電流が最終値の 10%に上昇するまでtr上昇時間ターンオン時、ドレイン電流が最終値の 10%から 90%まで上昇するまでの時間。	
端子間からみた素子内部の容量。	・ゲート
t _{d(on)} ターンオン遅延時間 ターンオン時,ゲート電圧の0%からドレイン電流が最終値の10%に上昇するまで tr 上昇時間 ターンオン時,ドレイン電流が最終値の10%から90%まで上昇するまでの時間。	
tr 上昇時間 ターンオン時、ドレイン電流が最終値の 10%から 90%まで上昇するまでの時間。	
tr 上昇時間 ターンオン時、ドレイン電流が最終値の 10%から 90%まで上昇するまでの時間。	O 11+ 88
	の時间。
カーンよっぱ しまにおらのパーエ吹しも は明むこ パーノン 表生が	
td(off) ターンオフ遅延時間 ターンオフ時,ゲート電圧が90%に下降した時間からドレイン電流が	

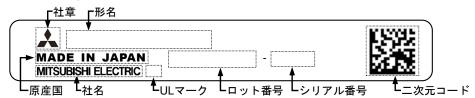
するまでは、	ごの時
[
ターンオンエネルギー ダーンオン時、ドレイン電流が最終値の 10%まで上昇した時点からドレイン・ソー	
Eon	ソース間
電圧の積の時間積分値。	ノン両法
ターンオフェネルギー ダーンオフ時、ドレイン・ソース間電圧が最終値の 10%まで上昇した時点からドレ	
E _{off} プラフェイルマー がターンオフ開始直前の 2%まで下降した時点までの、ドレイン電流とドレイン・ 電圧の積の時間積分値。	ノー人间
じしノン・ソーフ 問本	
Qc	
ソース・ドレイン問雲	
│ V _{SD} │ │	
R _{DD'+SS'} 内部配線抵抗	
Ls 内部インダクタンス 規定の経路でのモジュールインダクタンス。	
rg 内部ゲート抵抗 モジュール内部に搭載されたゲート抵抗値。	

2.6 短絡電流制限回路 (RTC回路)

2.0 处师		<u>+</u> 47
記号	項目	定義又は説明
V_D	制御電源電圧	短絡電流制限回路を動作させるための電源電圧。
$t_{d(SCoff)}$	短絡時ゲート遮断 遅延時間	規定の条件にて、短絡検知時の SC 信号が出力された時点からゲート遮断するまでの時間。
I _{D(SC)}	短絡検出ドレイン電流	規定の条件にて、短絡電流制限回路が短絡状態だと判断する電流値。
$t_{d(SC)}$	短絡検出遅延時間	規定の条件にて、短絡電流が短絡検出ドレイン電流値以上になり短絡電流制限回路が動作するまでの不感時間。
V _{GS(SC)}	短絡検出時ゲート抑制 電圧	規定の条件にて、短絡電流制限回路が動作しゲート電圧を抑制した際のゲート電圧の値。
R1	短絡検出時ゲート抑制 抵抗	短絡電流制限回路が動作した際に、外部ゲート抵抗とゲート電圧を分圧するモジュール内部 の抵抗値。

3章 製品ラベル記載情報

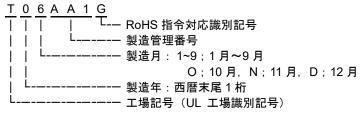
3.1 ラベル印字例



本製品は RoHS※指令(2011/65/EU,2015/863/EU)に準拠しています。

*Restriction of the use of certain Hazardous Substances in electrical and electronic equipment

3.2 ロット番号構成



3.3 二次元コード仕様

仕様

項目	仕様
コード種別	Data Matrix (ECC200)
データ種別	英数字
誤り訂正能力	20 ~ 35 %
シンボルサイズ	6.0 mm × 6.0 mm
コードサイズ	24 セル×24 セル
セルサイズ	0.25 mm
データ容量	39 桁

データ例1

項目	文字数			
形名	1-20			
スペース	21-22			
ロット番号	23-30			
スペース	31-35			
シリアル	36-38			
スペース	39			
合計	39			

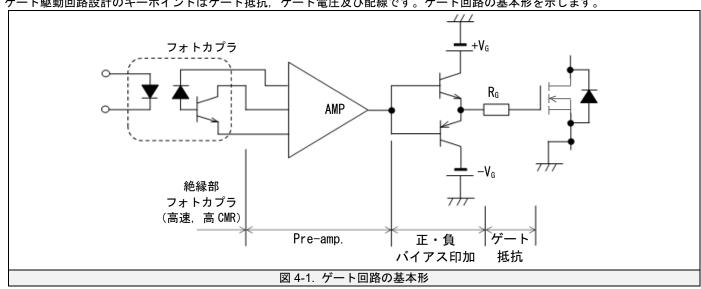
データ例1

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	363	37	38	39
F	М	F	6	0	0	D	X	Z	-	2	4	В	SP	Т	0	6	Α	Α	1	G	SP	SP	SP	SP	SP	SP	0	0	1	SP								

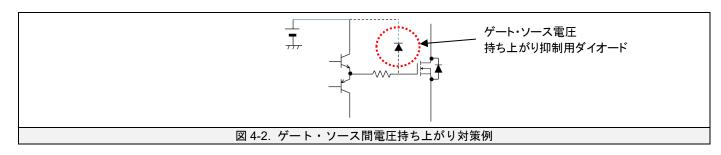
[&]quot;SP"は、スペース(空白=ASCIIコード番号 32 相当)を表します。

4章 制御回路設計

ゲート駆動回路設計のキーポイントはゲート抵抗,ゲート電圧及び配線です。ゲート回路の基本形を示します。



- フォトカプラを使用することでパワーモジュールと入力信号間を電気的に絶縁します。 使用するフォトカプラは高速でノイズ耐量の大きいもの(高CMR)を選定する必要があります。
- 正負バイアス印加するバッファ回路はゲート電流を十分流しうる設計としてください。
- ゲート駆動回路とパワーモジュール間の配線は極力短くし、ゲート配線とソース配線はツイスト配線等により 主回路配線等の誘導ノイズを受けないよう配慮ください。また,他相のゲート配線と一緒に束ねないでください。
- 負荷短絡等でゲート・ソース間電圧 Vosが持ち上がり、より大きな電流が流れることで破壊する場合があります。ゲート・ソース 間電圧の持ち上がりを抑制することを推奨します。対策例を図 4-2 に示します。
- ゲート回路が確立する前に主回路に電圧が印加されるとパワーモジュールが破壊することがありますので、ゲート回路が確立され た後に、主回路電源を投入されるようお願いします。
- ゲート回路が確立される前に主回路に電圧が印加される場合には、ゲート・ソース間に抵抗を挿入することを推奨いたします。 (抵抗値例:数 kΩ~数十 kΩ です)



4.1 ゲート抵抗の選定

ゲート抵抗はスイッチング特性やノイズに関わる重要なパラメータの一つです。データシートには上限・下限の推奨値を記載してい ます。ゲート抵抗が影響を与える主な項目を以下に示します。接合温度やサージ電圧等の特性がモジュールの絶対最大定格内になるよ うゲート抵抗値を選定ください。最適なゲート抵抗値はシステム毎に異なるため、十分な評価・検討の上設定ください。パワーモジュ ールの性能を最大限発揮させるために、ゲート抵抗をターンオン側とターンオフ側で個々に設定することを推奨します。

ゲート抵抗が影響を与える主な項目

- ・スイッチング損失
- ・サージ電圧
- ・デッドタイム
- ・ノイズ (スイッチング dv/dt)

項目	メリット	デメリット
ゲート抵抗増加	・サージ電圧減少	・スイッチング損失増加
(スイッチング速度減少)	・ノイズ減少(スイッチング dv/dt 減少)	・デッドタイム増加
ゲート抵抗減少	・スイッチング損失減少	・サージ電圧増加
(スイッチング速度増加)	・デッドタイム減少	・ノイズ増加(スイッチング dv/dt 増加)

4.2 ゲート電圧の設定

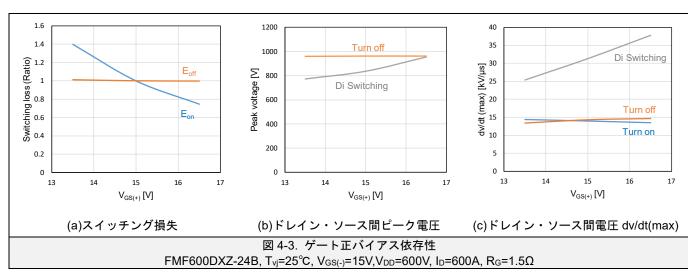
ゲート電圧はスイッチング特性に大きく影響します。弊社の SiC パワーモジュールは, Si モジュールと同様のゲート電圧条件(±15V)で駆動することができます。推奨ゲート電圧値は正バイアスが 13.5V~16.5V, 負バイアスが-7V~-16.5V で, この範囲内でご使用ください。

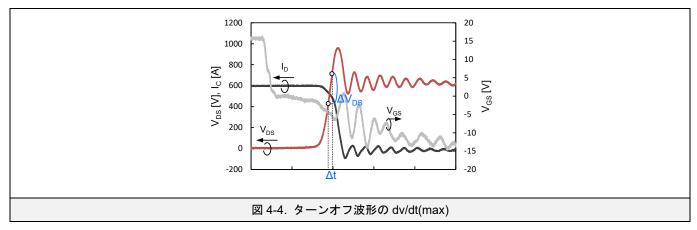
4.2.1 ゲート正バイアス

スイッチング特性のゲート正バイアス依存性を図 4-3 に示します。ゲート正バイアスは、主にターンオン特性とダイオード特性、短絡耐量に影響します。ゲート正バイアスを大きく(VGS(+)=13.5V⇒16.5V)した場合、ターンオン時のスイッチング速度が速くなるためターンオン損失が低減します。一方で、ダイオードサージ電圧の増加、ダイオード側のスイッチング dv/dt が増加します。また、ゲート正バイアスを大きくするほど、短絡時の短絡電流値が大きくなるため短絡破壊までの時間が短くなり、遮断までの時間を短くする必要があります。dv/dt(max)は、図 4-4 に示すようにスイッチング中にドレイン・ソース間電圧の単位時間当たりの変化率が最大となるときの値です。

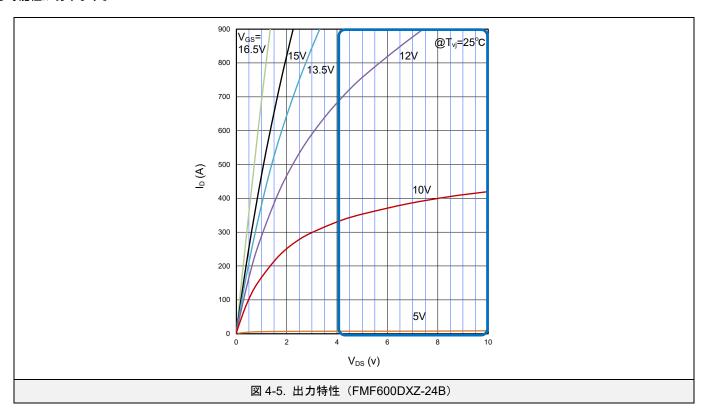
表 4-1. ゲート正バイアス値増加の影響

メリット	デメリット
ターンオン損失減少 V _{DS(on)} 減少	ダイオードサージ電圧増加 ダイオードスイッチング dv/dt 増加 短絡破壊時間の減少





また、ゲート電圧が推奨範囲より低い場合、図 4-5 の枠内のように Vps の増加が想定され、急激な温度上昇により短時間で熱破壊する可能性があります。



4.2.2 ゲート負バイアス

スイッチング特性のゲート負バイアス依存性を図 4-6 に示します。

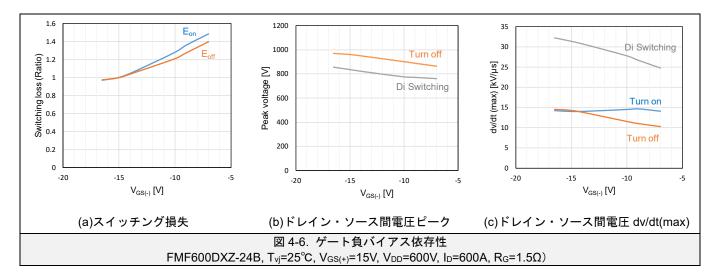
ゲート負バイアス値が大きい程 (V_{GS(-)}=-7V⇒-15V), ターンオン損失・ターンオフ損失ともに小さくなりますが、サージ電圧、スイッチング dv/dt が増加します。dv/dt はスイッチング中にドレイン・ソース間電圧の変化率が最大となるときの値です。

また、ゲート負バイアス値に応じてキャリア周波数が制限されます。ご使用されるキャリア周波数も考慮しながら、ゲート負バイアス値を設定ください。

表 4-2. ゲート負バイアス値増加の影響(-7V⇒-15V)

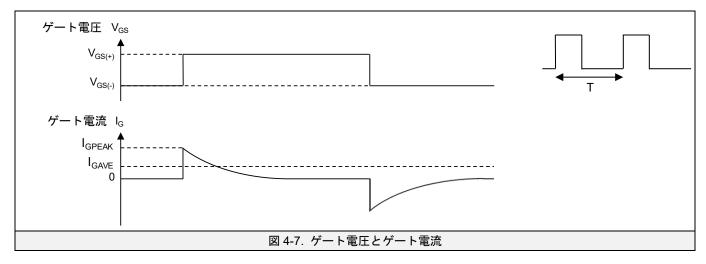
メリット デメリット

ターンオン・ターンオフ損失減少 ターンオフ・ダイオードサージ電圧増加 ダイオードスイッチング・ターンオフ dv/dt 増加



4.3 ゲート駆動電源

ゲート電流、駆動電力を十分供給できるゲート駆動電源が必要です。ゲート電圧とゲート電流の関係を以下に図示します。ゲート電圧及びゲート抵抗 R_G が決定されると駆動回路のゲート電流及び必要な駆動電力は以下のように計算されます。



(1) 平均電流

ゲート電流の平均値 IGave は駆動回路による消費分を除くと以下の式で表されます。

$$I_{Gave} = Q_G (V_{GS(-)} \rightarrow V_{GS(+)}) \times f_c$$

$$Q_G: ゲート電荷量$$
 fc: スイッチングキャリア周波数

(2) ピーク電流

$$I_{Gpeak} = \frac{(+V_{GS}) - (-V_{GS})}{(外付/R_G) + (モジュール内部r_g)}$$

注)実際には駆動回路の遅れや駆動配線のインダクタンス等により計算値より電流値が小さくなることがあります。

(3) 平均ドライブ電力

$$\frac{1}{T} \int V \bullet idt$$

$$= (+V_{GS}) \frac{1}{T} \int idt + (-V_{GS}) \frac{1}{T} \int idt$$

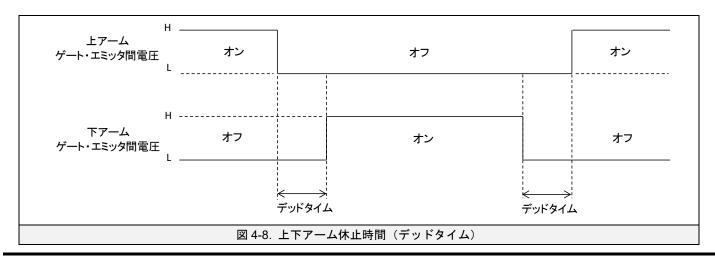
$$= (+V_{GS}) \bullet f_c \bullet Q_G + (-V_{GS}) \bullet f_c \bullet Q_G$$

$$= ((+V_{GS}) + (-V_{GS})) \bullet Q_G \bullet f_c$$
T:周期

4.4 デッドタイム設定

インバータ回路などでは上下アーム短絡防止のため、駆動信号のシーケンスに上下アーム休止時間(デッドタイム)を設ける必要があります。

必要なデッドタイムは、上下アームのターンオン時、ターンオフ時のスイッチング時間に左右されます。よってゲート抵抗値により必要なデッドタイムは変わってきます。デッドタイムが短い場合、上下アームが上下短絡し短絡電流が流れ熱破壊に至る可能性がありますので注意が必要です。実機にて確認の上、デッドタイムの設定をお願いします。



4.5 キャリア周波数

フル SiC パワーモジュールのキャリア周波数は、ゲート負バイアスで制限されます。各製品のキャリア周波数の制限値以内でご使用ください。

表 4-3. キャリア周波数の上限値

式 1 0. 1 1 7 7 周 M 双 0 工								
形名	$-7V \le V_{GS(-)} < -10V$	$-10V \le V_{GS(-)} \le -16.5V$						
FMF400BX-24B								
FMF800DX-24B								
FMF300BXZ-24B	f =100kH=	f _50kU=						
FMF400BXZ-24B	f _{cmax} =100kHz	f _{cmax} =50kHz						
FMF300DXZ-34B								
FMF300E3XZ-34B								
FMF600DXZ-24B								
FMF800DXZ-24B	f _{cmax} =	50kHz						
FMF1200DXZ-24B								

4.6 ゲートドライバー

フル SiC パワーモジュールに適用可能なゲートドライバーを、社外メーカー様より提供しております。ゲートドライバーに関するお問合せは、各社に直接お問合せください。

■イサハヤ電子株式会社様

日本語ページ:<u>https://www.idc-com.co.jp/product/Search/Module/ja/igbt</u> 英語ページ:<u>https://www.idc-com.co.jp/product/Search/Module/en/igbt</u>

■株式会社タムラ製作所様:

日本語ページ: https://www.tamuracorp.com/electronics/jp/gatedriver/2dmb/forMitsubishi/index.html
英語ページ: https://www.tamuracorp.com/electronics/jp/gatedriver/2dmb/forMitsubishi/index.html

5章 短絡電流制限回路(RTC回路)

フル SiC パワーモジュールの一部製品は、短絡電流制限回路(以下、RTC 回路: Real Time Control)を搭載しています。RTC 回路の概要を表 5-1 に示します。

表 5-1. RTC 回路の概要

機能	・規定値以上の電流を検知した際に、 ゲート電圧を抑制し短絡電流を制限
効果	・短絡電流を制限することで、短絡破壊にいたる時間を増加 ・外部回路での短絡遮断までの時間を確保し、ユーザーでの短絡保護を容易に
基本仕様	・パワーモジュールの機能としては、短絡電流を制限するのみ 最終的な遮断・保護は外部回路で実施する必要あり ・MOSFET のセンスセルでドレイン電流をモニタ、ソース電流に RTC 回路は機能しない ・RTC 回路の無効化は不可

5.1 搭載製品

図 5-1 のように制御端子がコネクタで構成された製品が RTC 回路を搭載しています。



5.2 動作原理

RTC 回路の概要と外部保護回路例を図 5-2,動作シーケンスを図 5-3に、実際の RTC 回路動作時の波形を図 5-4に示します。

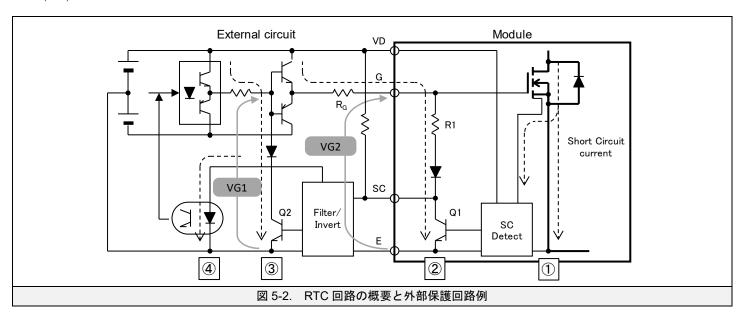
<RTC 回路動作シーケンス>

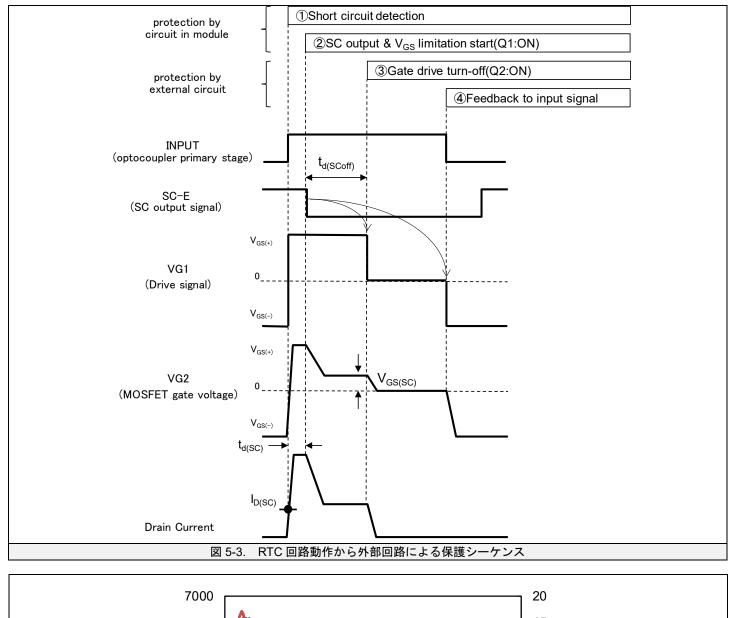
- ①ドレイン電流が、短絡検出ドレイン電流 lp(sc)以上になると短絡状態と判断
- ②短絡検出遅延時間 td(SC)後にトランジスタ Q1 がターンオン。
 - R_G と R1 の分圧比でゲート電圧が V_{GS(SC)}に抑制され、短絡電流が減少。
 - Q1 ターンオンにより、SC 端子電位が制御電源電圧から E 端子電位に減少【SC 信号出力】

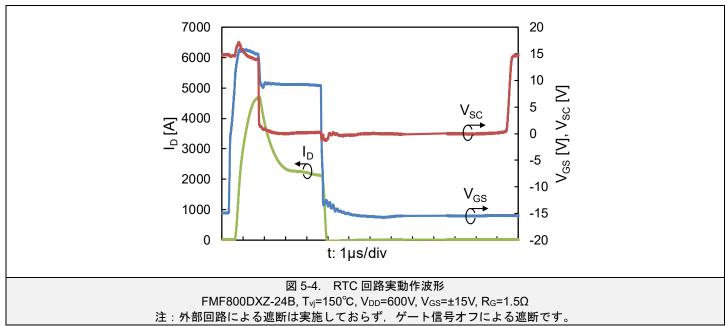
<ユーザーによる保護>

- ③SC 信号出力を受け、短絡時ゲート遮断遅延時間(td(Scoff))以内にゲート電圧を遮断
- ④SC 信号出力を受け、入力信号にフィードバックし入力信号を遮断

短絡検出ドレイン電流(I_{D(SC)}), 短絡検出遅延時間 (t_{d(SC)}), 短絡検出時ゲート抑制抵抗(R1)の値は各製品のデータシートを参照ください。t_{d(SCoff)}の許容値は、動作条件により異なります。動作条件毎の許容値の算出方法は 5.4 項をご確認ください。







5.3 使用方法

(a)制御端子処理方法

制御端子の処理方法を表 5-2 に示します。

表 5-2. 制御端子処理方法

端子	処理方法	推奨値
VD	推奨制御電源電圧を印加	13.5V~16.5V
SC	抵抗で VD 電圧にプルアップ(例:1.5kΩ) or オープン(SC 端子不使用時)	_
G	推奨ゲート電圧を印加	(+)13.5V~16.5V (-)-16.5V~-7.0V

VD 端子に電圧を印加しない場合もゲート電圧から制御電源が供給されるため RTC 回路は動作しますが、ゲート電圧とは別に VD 端子に電圧を印加してください。

SC 端子を VD 端子にプルアップすることで,SC 端子電圧は通常動作時はハイレベル(制御電源電圧),RTC 回路動作時はローレベル(E 端子電位)を出力します。

(b)回路電流

RTC 回路が動作または未動作時の VD 端子の回路電流値を示します。以下の通電能力を有する電源を制御電源電圧印加用にご使用ください。

表 5-3. VD 回路電流値

状態	VD 回路電流					
1人思	Тур.	Max.				
RTC 動作時	100mA	150mA				
RTC 未動作時	0.3µA	10μA				

(c)SC 信号検知レベル設定

ゲート電圧、入力信号の遮断に用いる SC 信号の検知レベルは、VD 電圧の 50%を目安に設定してください。 設定した電圧で問題ないかは、実機にてご確認ください。

5.4 短絡検出遅延時間計算方法

RTC 回路が動作してゲート電圧を抑制した後、ゲート遮断遅延時間(以下、 $t_{d(SCoff)}$)以内にゲート信号を遮断する必要があります。 $t_{d(SCoff)}$ の許容値は動作条件によって変化します。データシートに記載された $t_{d(SCoff)}$ を基準値とし、実際の動作条件に応じた換算係数を乗じることで、動作条件下での $t_{d(SCoff)}$ を求めることができます。設定した遮断時間で問題ないかは実機にてご確認ください。

td(SCoff)に影響するパラメータは以下です。

項目	内容
チップ温度 (T _{vj})	短絡破壊エネルギーに影響。大きい程 td(SCoff)は減少。
主電圧 (V _{DD})	短絡電流に影響。大きい程 td(SCoff)は減少。
ゲート正電圧 (V _{GS(+)})	短絡電流に影響。大きい程 td(SCoff)は減少。
ゲート抵抗 (R _G)	RTC 回路動作時、モジュール内部の抵抗 R1 と分圧してゲート電圧を抑制。大きい程、td(Scoff)は増加。

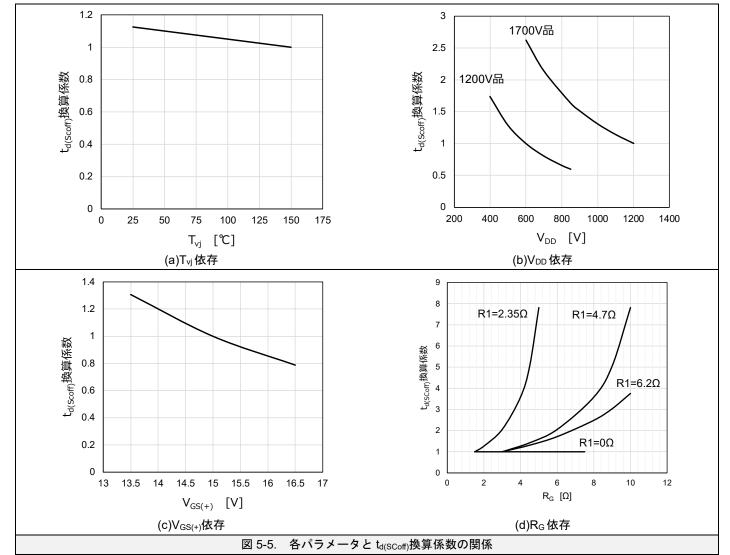
パワーモジュール内に搭載された短絡検出時ゲート抑制抵抗(R1)は、製品毎に固有の値でデータシートに記載しています。

各パラメータと td(SCoff)換算係数の関係性を図 5-5 に示します。ご使用の動作条件での換算係数をグラフから読み取り、計算例のように td(Scoff)を計算してください。

【計算式】[t_{d(SCoff)}基準値] × [T_{vi}の換算係数] × [V_{DD}の換算係数] × [V_{GS}の換算係数] × [R_Gの換算係数]

【計算例】FMF600DXZ-24B(R1=2.35Ω)の場合,td(SCoff)基準値は 3μs。 (Tvj=150℃, VDD=600V, VGS=+15V, RG=1.5Ω のとき)

例	個		条件(換	算係数)		計算式	計算結果	
	נילו	T_{vj}	V_{DD}	V _{GS(+)}	R _G	口升八	口升加木	
	1	150°C(1)	600V(1)	15V(1)	1.5Ω(1)	3µs×1×1×1×1	3µs	
	2	150°C(1)	700V(0.8)	15V(1)	3.0Ω(2)	3µs×1×0.8×1×2	4.8µs	



6章 電流センス機能

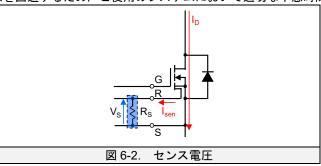
FMF800DX-24B はドレイン電流をセンシングできる出力端子(センス端子)を備えています。センス端子にはドレイン電流の数万分の一の電流が流れ、センス電流をモニタすることでドレイン電流を推定することができます。

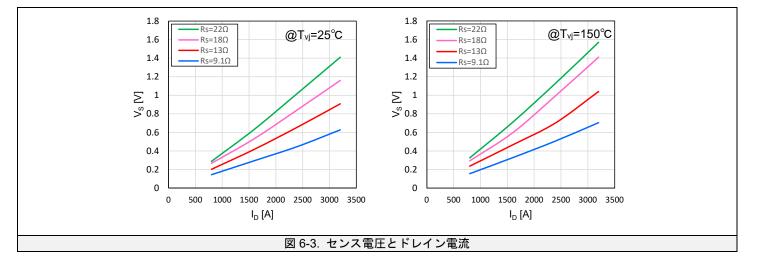


6.1 センス端子使用方法

電流センス端子とソースセンス端子間にセンス抵抗(R_s)を挿入し、センス抵抗に発生するセンス電圧(V_s)を検出することで、ドレイン電流を推測できます。

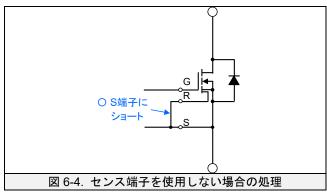
図 6-3 にドレイン電流とセンス電圧の関係を示します。図中の関係から、センス抵抗とセンス電圧を設定してください。最終的には実際の装置にてセンス電圧がドレイン電流に対して設計通り出力されているかをご確認ください。センスを用いた過電流保護をする場合、スイッチングノイズによる誤検知を回避するため、ご使用のシステムにおいて適切な不感時間を設定ください。





6.2 センス端子を使用しない場合

センス端子を使用しない場合、センス端子とソースセンス端子を最短距離で短絡してください。オープン状態で使用すると MOSFET チップが破壊する恐れがあります。

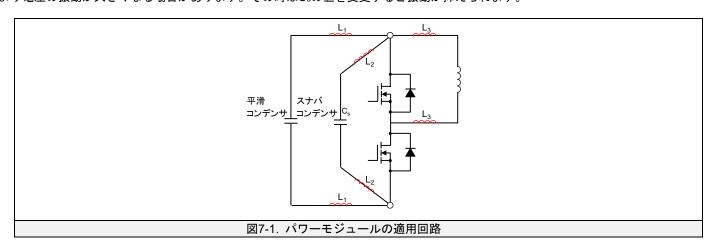


7章 パワーモジュール実装

7.1 システムレイアウト

コンデンサとパワーモジュールを接続するバスバーの形状やコンデンサの配置は、スイッチング時のサージ電圧や電流バランス等に影響を与えます。コンデンサからスイッチング素子を通ってコンデンサへと戻る閉回路には、スイッチング時のdi/dtと配線インダクタンスにより電圧が発生し(L×di/dt)、サージ電圧として素子に印加されます。閉回路の配線が長い場合サージ電圧が増加し、素子に印加される電圧が素子耐圧を越えれば素子が破壊します。

- コンデンサ配置、バスバーの設計時は、以下の点に注意してください。
 - ①平滑コンデンサと素子の配置を可能な限り近づけ、かつ往復線路をラミネート状に配置。
- 磁界をキャンセルすることにより、インダクタンスを減少しサージ電圧を低下。
 - ②素子の端子直近に、スナバコンデンサを接続。高周波電流をバイパスさせ、サージ電圧を吸収。
 - ③平滑コンデンサを低インピーダンスタイプにする。
 - ④各端子に対し経路長が均等になるようバスバーを設計。均等な経路を形成することでモジュール内ブロック間の動的 アンバランスを抑制。
- ①、③により主回路の配線インダクタンス(L1)を最小限にします。サージ電圧が大きい場合は、②やゲート抵抗増加、ゲート・ソース間容量の追加、等が一般的な対策になります。②については、配線インダクタンス(L1)が大きいとCs-L1間の共振により電圧の振動が大きくなる場合があります。その時はCsの値を変更すると振動が抑えられます。



L₁: 平滑コンデンサとパワーモジュールを接続する配線のインダクタンス。往復線路なので、絶縁体を挟んだ平行平板の金属板によるラミネート状の配線とし互いの磁界がキャンセルするようにすることが必要です。

L2: スナバコンデンサのリード線のインダクタンス。このインダクタンスが大きいと、バイパスしなくなります。

L3: 負荷をつなぐ配線のインダクタンス。

7.2 ヒートシンクへの取付け

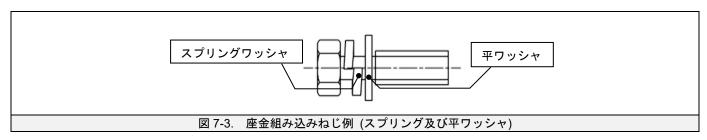
チップの温度上昇を抑制するために、パワーモジュールを放熱用ヒートシンクに取り付け、適切な放熱設計を行ってください。ヒー トシンクによる放熱効果を最大限にするために、ヒートシンクとの接触面積をできるだけ大きくし、かつ、接触熱抵抗を最小にする必 要があります。

締め付け

モジュールをヒートシンクなどに取り付ける場合,極端な片締めを行いますと,パワーモジュール内の絶縁用セラミック基板やチッ プに応力が加わり絶縁基板の割れや素子の破壊又は劣化を招く可能性があります。締付け順序例を図7-2に示します。パワーモジュー ルとヒートシンク間に異物が混入しないように注意し、締付けにはトルクドライバーやトルクレンチを使用し所定のトルクで締付けて ください。締め付けねじにはスプリングワッシャおよび平ワッシャをご使用ください。図7-3に示すような座金組み込みねじを推奨い たします。使用されるグリースの粘度や塗布方法によっては、仮締め後グリースが広がらず本締め時に過度な応力がかかる可能性があ るため、締め付け間に十分な時間を確保してください。

実際の締め付け条件下(グリース,工具,締付け順序,締め付け時間間隔,等)において,問題がないかをご確認ください。



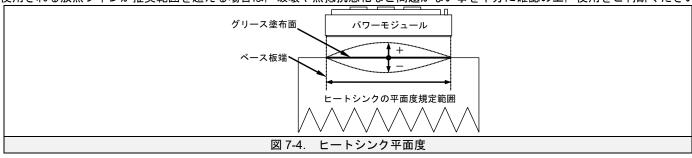


- ・取付けねじ及びワッシャなどは、モジュール取付け穴サイズに合ったものをご使用ください。推奨ねじサイズより小さいサイズ のねじ(平ワッシャ付)を使用されますとねじの中心線ずれが発生し、平ワッシャにせん断力が掛り、締付け力がモジュール取 付け穴に均等に掛らなくなる可能性が考えられます。それにより取付けねじの緩みが発生することになります。軸力を揃えると 共にボルトの頭部端面が取付け穴全面を覆うよう中心線ずれ以内に収めるような取付け方法が理想的と考えます。
- ・取り付け線に鉄ねじを使用される場合、締付けトルクはモジュール本体の樹脂ケースなどの強度で制限されます。JISなどで規定 された鉄ねじの基準締付けトルクで締付けますとケースの破損の要因となることがありますのでご注意願います。

推奨ヒートシンク仕様

・ヒートシンクの平面度は、モジュール取付け面において、長さ100mmに対し-50µm ~ +50µmとしてください(図7-4)。また、表 面粗さは、長さ100mmに対して10µm以内としてください。過度のマイナス(凹)反りは、接触熱抵抗 Rth(c-s)が大きくなりモジュー ルの放熱性に影響を及ぼします。また、過度のプラス(凸)反りは、取り付けの際にモジュール内部に応力が加わり、モジュールの 破壊要因となることがあります。

※使用される放熱フィンが推奨範囲を超える場合は、破壊や熱抵抗悪化など問題がない事を十分に確認の上、使用をご判断ください。



熱伝導性グリース

パワーモジュールとヒートシンク間の空隙を埋めるために、熱伝導性グリースの使用を推奨します。

- ・厚み100µm程度で均一になるように塗布してください。グリースに偏りがある場合、絶縁基板への応力が増加し割れる可能性があります。
- ・ヒートシンクとの接触面にグリースを塗布しますと接触部の腐蝕防止にも役立ちます。ただし、塗布するグリースは、使用動作温度 範囲内で変質せず、経年変化のないものをご使用ください。
- ・長期使用時は、グリースの特性変化やグリース抜け等による熱抵抗値の変化が懸念されます。長期使用時に対する特性(ポンピングアウト等による熱抵抗の増加含む)は、お客様のアプリケーションの実使用条件にてご確認ください。長期使用による温度上昇がある場合も、最大定格以下でご使用いただく必要があります。

7.3 熱伝導性(放熱用)グリース塗布方法

パワーモジュールに使用する熱伝導性グリースの塗布方法についてご説明します。

- ①準備するもの:パワーモジュール,熱伝導性グリース,スクリーン,電子質量計,手袋 サーマルコンパウンドと呼ばれているものも基本的には熱伝導性グリースと同じ機能を果すものですが,粘度の高いものを使用 する場合は,ベース全面に拡がるよう塗布前によく撹拌ください。
- ②塗布する熱伝導性グリースの量と厚みの関係は下記になります。

弊社推奨の熱伝導性グリース厚みは約 100µm です。

なお、この厚みは、塗布時の初期値で、取り付け後は、ベース板やヒートシンクの平面度に依り変化します。

準備したパワーモジュールに必要な熱伝導性グリースの量を算出します。

(計算例) 取付け面積 12.2 cm×6.6 cm, 熱伝導性グリースは信越化学工業株式会社製 G-747 の場合

$$100\mu m = rac{$$
熱伝導性グリースの量[g]}{12.2×6.6[cm²]×2.65[g/cm³]}

- ∴熱伝導性グリース量 = 2.13 [q] となります。
- ③準備したパワーモジュールの質量を計測します。
- ④電子質量計を使ってパワーモジュールのベース板に、②で算出した熱伝導性グリースの量を加えます。 熱伝導性グリースの加え方は特に指定しておりません。
- ⑤加えた熱伝導性グリースを均一になるようベース板全面に塗布します。 最終的に、目的の厚みがパワーモジュールのベース板全面でほぼ均一となる方法であれば、特に方法は問いません。
 - ※塗布する際に異物や気泡が混入しないようご注意ください。

ローラーなどで塗布する場合は、グリースに気泡が混入しないよう注意ください。

金属へらを使用する場合は、ベース板表面に傷を付けないようご注意ください。

ヒートシンク取り付け後に、はみ出した熱伝導性グリースを全て拭取らないことで、接触面の熱伝導性グリースの経年変化を抑制する効果が上がることがあります。

アルミニウム電導体接続用のグリースは、アルミニウム表面の接触性改善や腐食防止による電気・接触抵抗低下を主目的としたものです。長期の使用実績があるようですが、接触部の熱伝導を改善する目的のものではないため、接触熱抵抗低減効果はあまり期待できません。もし、これらを採用される場合には、さらに十分な放熱設計が必要となります。

用途,使用方法により最適な熱伝導性グリースは異なりますので,選定・使用の際には直接グリースメーカへご照会ください。

7.4 主端子への取り付け

主端子部の締め付けを行う場合、締め付けトルクはデータシートに記載の推奨範囲内で締め付けてください。 また、必要以上に長いねじを使用されますと、端子部の樹脂の破損原因となります。下記寸法を参照の上、最適な長さのねじをご使用願います。

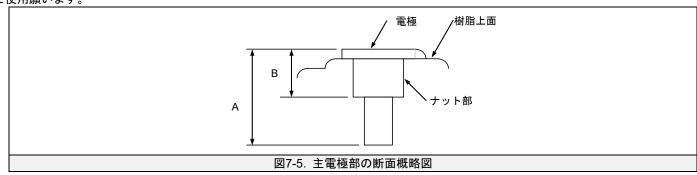


表7-1. 主端子ねじ穴深さ(単位:mm, 樹脂部公差:±0.3 mm)

ねじと	サイズ	代表パッケージ	端子名	Α	В
主端子	M6	P, N	P, N	13.5	6.5
		OUT	OUT	11.7	6.5
主端子	M6	P, N	P, N OUT	14	7

7.5 制御端子への取り付け

7.5.1 コネクタタイプ

コネクタタイプの製品に使用しているモジュール側コネクタ型番と推奨ハウジング型番を示します。

表7-2. コネクタ型番

	A: =: -	,,	
極数	型	番	7 _+
型数	モジュール側	推奨ハウジング	\ - -
2ピン	BH2B-XH-2	XHP-2	JST
4ピン	BH4B-XH-2	XHP-4	J01

7.5.2 はんだピンタイプ

端子仕様

項 目	仕 様	
端子材質	銅(Cu)	
めっき種類	錫(Sn)	
	下地 ニッケル(Ni)	
めっき厚	Sn 4~10 µm	
	Ni 1~6 μm	

推奨はんだ付け条件

はんだ浸せきによるはんだ付け(フローはんだ)

はんだ温度	浸せき時間
260 °C±5 °C	10秒±1秒

はんだごてによるはんだ付け (手はんだ)

コテ先温度	加熱時間
360 °C±10 °C	5秒±1秒

スタンドオフ推奨使用条件

プリント基板固定にスタンドオフねじ締めを行われる際の推奨条件を以下に記載いたします。

表7-3. スタンドオフ取り付け推奨ねじ

ねじ種類	ねじサイズ	締付けトルク	締付け方法
B1タッピンねじ	φ2.6x10	0.75N • m±10%	手作業(電動ドライバー30rpm相当)
B1タッピンねじ	φ2.6x12	0.75N • III±10%	~電動ドライバー 600rpm以下
PT® Screw	K25x8	0.55N • m±10%	
PT®Screw	K25x10	0.75N • m±10%	
DELTA PT®Screw	K25x8	0.55N • m±10%	
DELTA PT®Screw	K25x10	0.75N • m±10%	

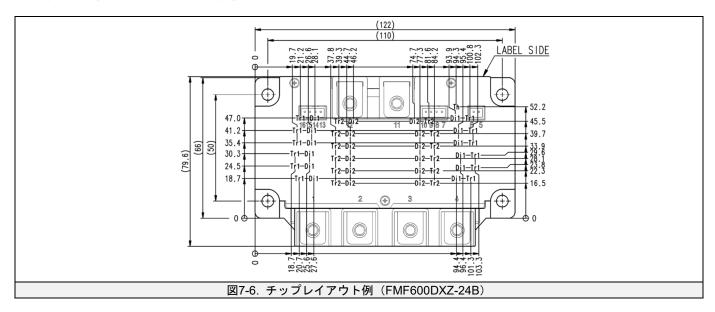
[※]PT®・DELTA PT®は、EJOT社の登録商標です。

- *1 上記条件はプリント基板厚みt1.6使用時の締付条件です。
- *2 推奨外のねじをご検討の場合や、各種条件変更の際は別途評価確認の上、条件を設定願います。
- *3 電動ドライバー等の高速締付けツールをご使用の際は、推奨条件を満たす性能を有し、回転数・トルク共に定期校正されたものをご使用ください。
- *4 取り付け/取り外し回数は、全ねじともに1回とします。
- *5 上記条件は使用環境等により異なる可能性があります。必ず実機評価の上で条件決定されますようお願いいたします。

7.6 熱抵抗の考え方

モジュールは、接合・ケース(ベース板)間熱抵抗 $R_{th(j-c)}$ とケース・ヒートシンク間の接触熱抵抗 $R_{th(c-s)}$ を規定しています。 熱抵抗の基準点(ケース温度)は、チップ直下です。各製品のチップレイアウトは、データシートに記載しています。

チップレイアウト例を図7-6に示します。Tr**はMOSFETチップ、Di**はFWDチップの中心位置を示します。2素子入の場合、Tr1/Di1は上アーム、Tr2/Di2は下アームを示します。図中のチップ座標(チップ直下)のベース板およびヒートシンクに熱電対を取り付け、ベース板及びヒートシンク温度を測定します。



注意事項

- ・使用するヒートシンクの材質、面積、厚みによりヒートシンクの熱抵抗は変わります。一般的に同一材質のヒートシンクでは、面積が小さいほど、厚みが薄くなるほど熱抵抗が大きくなります。
- ・データシートに記載の接触熱抵抗Rth(c-s)は、データシート内注釈に記載された熱伝導性(放熱用)グリース塗布条件における標準値です。グリース熱伝導率は0.9W/(m・K)を想定した接触熱抵抗値を記載しております。実際の接触熱抵抗は、熱伝導性(放熱用)グリースの種類や塗布量、また発熱条件によって変わりますので、実際に使用される熱伝導性グリース及びヒートシンクを使用した実動作条件でご確認(実測)ください。特に、チョッパ動作のように、チップの負荷に偏りがある場合などは、熱設計される上で使用される接触熱抵抗の値にご注意ください。
- 水冷ヒートシンクについて

一般産業用パワーモジュールは、自冷及び空冷ヒートシンクを用いた冷却システムでの使用を前提としております。 水冷ヒートシンクを用いますと、熱の拡がりの性質上、熱抵抗Rth(j-c)及び接触熱抵抗Rth(c-s)が大幅に変ることがあります。

また、結露が発生した場合、主電極間で放電が発生することが考えられます。結露による破壊原因としましては、放電により発生するサージ電圧による過電圧破壊が想定されます。水冷で使用される場合、モジュールとしての結露対策はありませんので、モジュールをご使用になるユニットとして結露対策を採っていただく必要があります。

・一般産業用パワーモジュールのパッケージは、気密構造ではありませんので、液体はモジュール内部に容易に滲入可能です。パッケージ素材、半導体チップ以外のものとの長期接触を想定して設計していません。したがって、モジュールをシリコーンオイルなどに浸せきした場合については、特性や信頼性を保証できません。

7.7 熱電対の取り付け

チップ直下のケース温度を測定する場合の熱電対取付け例を以下に示します。

●ケース温度測定

接合温度Tvjの推定に、チップ直下のケース温度を使用します。

図7-7は、ベース板の端からチップ直下まで溝加工を行った例です。チップ直下の位置を確認後、フライス盤でモジュールのベース板に幅1.5~2 mm、深さ1 mmの溝加工を行います。溝の長さは、熱電対かしめ作業時の作業性の面から、熱電対取付穴よりも2.0 mm程度長めに加工します。加工後、熱電対の皮膜およびヒートシンクを傷付けないよう加工面のバリ取りを行います。

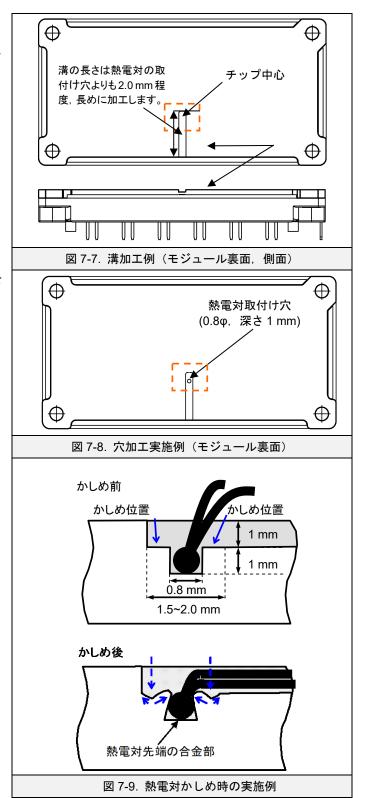
チップ直下位置へボール盤などで穴径0.8φ、深さ1 mmの穴加工を行います。図7-8に穴加工後のベース板状態を示します。

熱電対を取付け穴に差し込みます。このとき、熱電対の先端合金部がベース板にきちんと接触するように押さえます。その状態で取付け穴の両端をセンターポンチでかしめます。(図7-9参照)また、先端合金部が1 mm以上ある場合は、1 mm程度にカットします。かしめ完了後に熱電対を溝に沿ってはわせ、熱電対が溝からはみ出さないようにします。

以上で熱電対の取付けは完了ですが、溝にはわせた熱電対が溝からはみ出し、ヒートシンクに取付け時のかみこみによる、切断がないように充填剤を使用します。

グリース塗布後、モジュールの取付け方法に基づき、ヒートシンクに取付けます。取付け後に熱電対を温度計測器(マルチメータ、ロガーなど)に接続し、測定器の表示がふらつかないか確認します。熱電対がきちんと取付けられている場合は測定器の表示が安定します。

逆に測定器の温度表示がふらつく場合は、先端合金部とベース板がきちんと接触していないか熱電対の断線の可能性がありますので、取付け状況の再確認が必要です。



●ヒートシンク温度測定

<Step1>

図7-10に示すように、ヒートシンクに溝を掘ります。

(溝の深さは1mm, 幅は1mmを目安とする^{※3})

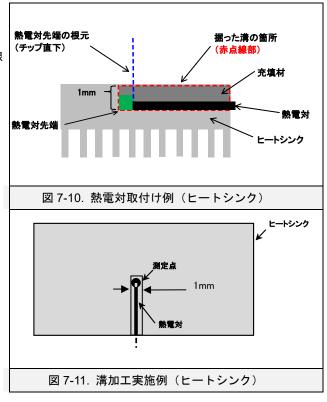
この時、測定したいポイント(チップ直下)に熱電対先端の根元(青点線 部がくるように注意してください。

※3. 素線径0.3mm (推奨値) の熱電対を使用した場合。

<Step2>

Step1で掘った溝に熱電対を挿入し、ヒートシンクにあて、熱電対が動かないように、上から高熱伝導性の充填材にて封止してください。熱電対をヒートシンクにかしめても問題ありません。

図7-11にヒートシンクの溝加工実施例を示します。 加工後のバリや充填材によりヒートシンクの平坦度を損なわないように 注意ください。



8章 産業用フルSiCパワーモジュールの使用方法

8.1 パワーモジュールの選定

8.1.1 電圧定格

パワーモジュールの電圧定格は適用する装置の入力電源電圧あるいはモジュールの P-N 間に印加される母線電圧によって決定されます。一般に入力電源電圧、母線電圧、素子定格の目安を表 8-1 に示します。

表 8-1. 入力電源電圧と素子定格の適用例

電圧	パワーモジュールの電圧定格		
电上	1200V	1700V	
入力電源電圧(AC)	~480Vrms	~690Vrms	
P-N 間母線電圧(DC)	~850V	~1200V	

8.1.2 電流定格

直流電流として流すことのできる電流値です。スイッチング動作(パルス)においては、2倍の定格電流まで許容できます。但し、 RTC 回路搭載製品は短絡電流検知レベルにより T_{vj}=150℃で定格電流の 1.5 倍までに制限されます。また、実使用においてはジャンクション温度やケース温度、寿命(パワーサイクルやサーマルサイクル等の寿命)等を考慮して設定する必要があります。

8.2 サージ電圧抑制方法

モジュール内部あるいは外部の主回路配線インダクタンス(L)とモジュールのスイッチングスピード(di/dt)によりサージ電圧が発生します。スイッチング素子のターンオフ、ダイオードのターンオフ時に発生します。

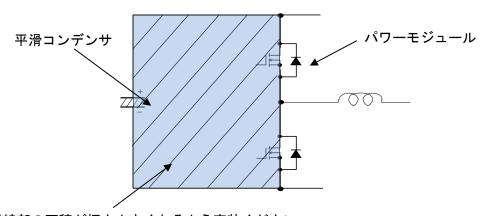
サージ電圧: ΔV=di/dt×L

SiCパワーモジュールは、MOSFETを使用しておりスイッチングスピードがSi品よりも速くなるため、より高いサージ電圧が発生しやすくなります。サージ電圧の抑制方法として下記の方法を推奨いたします。

- ・主回路配線インダクタンスをできる限り小さくする。
- ・スナバ回路を挿入する。
- ・スナバ回路の配線インダクタンスを小さくする。
- ・過電圧保護回路を挿入する。
- ・スイッチングスピードを遅くする。(ゲート抵抗を大きくする、ゲート・ソース間にコンデンサを挿入する)

8.2.1 主回路配線の低減

平滑コンデンサとパワーモジュールの接続経路に存在する主回路配線インダクタンス (L1) を低減するために、下記斜線部にできる閉回路の面積が極力小さくなるように実装してください。一例として2枚の直流母線用導体に絶縁板をはさんで重ね合わせた平行平板を用いる方法があります。



斜線部の面積が極力小さくなるよう実装ください

8.2.2 スナバ回路

スナバ回路はモジュールP,N端子の直近に接続し、スナバ回路と端子間の配線インダクタンスを出来る限り小さくしてください。スナバ回路と端子の距離が長いと効果が得られません。

スナバ回路には以下のような種類があります。各回路方式の特長を踏まえ、実機評価の上、適切な回路を選定ください。

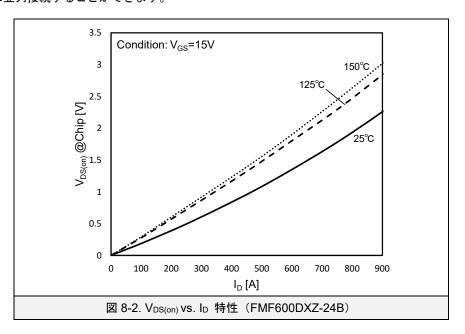
表8-2. スナバ回路例

	Cスナバ	RCD スナバ(1)	RCD スナバ (2)
回路方式			
メリット	最も簡易的な回路。	比較的簡易な回路。	サージ抑制効果があり、スナバ損失 も小さい。
デメリット	主回路インダクタンス A とスナバコンデンサの共振回路により電圧が振動する。	スナバ回路配線が長くなるためサー ジ抑制効果が薄い。	コストが高くなる。

8.3 並列接続

パワーモジュールを並列接続することで、システムとしてパワーモジュールの定格電流以上の出力電流を得ることができます。並列接続時の留意点について記載します。

SiC-MOSFET の V_{DS(on)} vs. I_D 特性は、全電流領域で正の温度依存を持っています。正の温度依存とは、温度増加に伴い抵抗値が増加する性質です。通電によりチップ温度が上昇すると抵抗値が大きくなるため電流が流れにくくなります。並列接続時に、ある 1 素子への電流値が大きい場合も、チップ温度上昇により並列接続間の電流アンバランスが抑制されます。そのため、フル SiC パワーモジュールは比較的容易に並列接続することができます。



8.3.1 電流ディレーティング

パワーモジュールを並列接続する際、各素子のオン電圧 V_{DS(on)}にバラつきがあると V_{DS(on)}が小さい素子に電流が流れやすいため電流バランスが崩れます。この時の電流値アンバランス率を電流不平衡率といいます。

例えば、2 並列時のトータル出力電流が 600A、素子 A の電流値が 330A、素子 B の電流値が 270A のときの不平衡率は、平均電流値が 300A のため

 $(330A - 300A) \div 300A \times 100 = +10\%$

(270A -300A) ÷300A×100=-10% となります。

 $V_{DS(on)}$ の差($\Delta V_{DS(on)}$)が小さいほど電流不平衡率は減少するため、 $\Delta V_{DS(on)}$ が小さくなるように組み合わせることが重要です。同一製品ロットを組み合わせることを推奨します。ただし、 $V_{DS(on)}$ をそろえれば静的な電流バランスはそろいますが、スイッチングの電流バランスには効果がありません。

並列時の電流アンバランスを考慮し最大通電電流値をディレーティングする必要があります。並列数の増加に伴い、1 素子にドレイン電流が集中しやすくなりますので、並列数に応じてディレーティング量を設定する必要があります。

n 個並列接続したときの電流ディレーティング量は、不平衡率を±x%とすると以下の式で求めることができます。

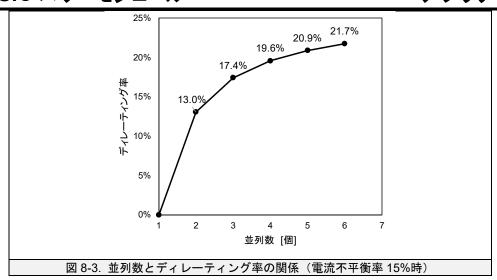
$$\left\{1 - \frac{(n-1) \times \frac{1 - \frac{x}{100}}{1 + \frac{x}{100}} + 1}{n}\right\} \times 100 \, [\%]$$

電流不平衡率 15%のときの,並列数とディレーティング率の関係性を図 8-3 に示します。

1 モジュールの最大電流値が 600A,3 並列,電流不平衡率 15%の場合,ディレーティング後のトータル電流値は

600A × 3並列 × (1-0.174) = 1486.8A

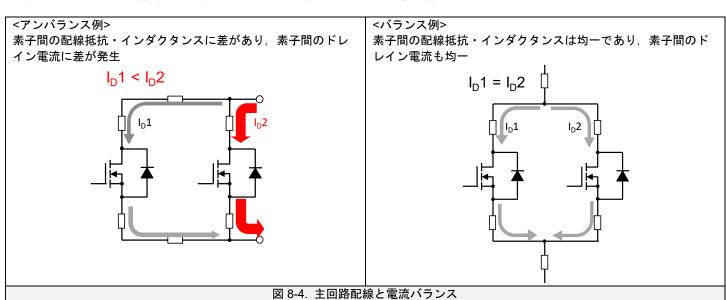
となります。電流アンバランスにより単純な電流値×並列数とならないため、実装置での電流アンバランスなどを十分にご確認の上、 ディレーティング率を決定してください。



8.3.2 主回路配線

主回路配線は、静的な電流バランスと動的な電流バランスの両方に影響を与えます。並列接続時の主回路配線の留意点を以下に示します。

- ●各素子の配置は対象とし、配線インダクタンス・配線抵抗を均一かつ最小限となるようご留意ください。 各素子の配線インダクタンスのアンバランスは、スイッチング時の動的な電流アンバランスを引き起こし、一部の素子への電流集中による損失増加やサージ電圧により破壊にいたる可能性があります。
 - ●各素子にスナバ回路を接続し、配線インダクタンスを低減し、サージ電圧を抑制してください。



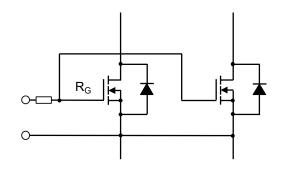
8.3.3 ゲートドライバ回路

モジュールの並列接続においてドライバ回路の留意点を以下に示します。

- ●各素子に接続するゲート抵抗と配線インダクタンスを含むインピーダンスの差が大きい場合、各素子間で電流アンバランスが生じますので、ドライバ毎のインピーダンスをそろえてください。
- ●配線は、短い同じ長さのツイスト線にして、インピーダンスの差が生じないようご留意ください。
- ●RGが大きくなりすぎないようご留意ください。
- ●主回路にドライバ配線が平行にならないようご留意ください。
- ●ゲート抵抗は並列素子においてまとめず、各素子にゲート抵抗を接続してください。各素子にゲート抵抗を挿入しない場合はゲート 発振の原因になります。(図 8-5)
- ●ソース主配線とドライバ配線間の経路で、配線インダクタンスの起電力により電流が流れる場合には、ソースのドライバ配線に 0.1Ω 程度の抵抗又はフェライトコアなどを挿入し、起電力による電流を抑制して並列素子のスイッチング速度に差が発生しないようにしてください。(図 8-6)

<アンバランス例>

素子間のゲート抵抗をひとまとめにして、各ゲート部に配線を 接続



<バランス例>

素子毎にゲート抵抗を接続し、ゲート発振対策

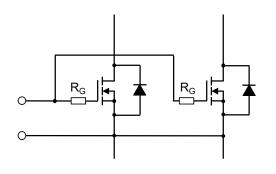
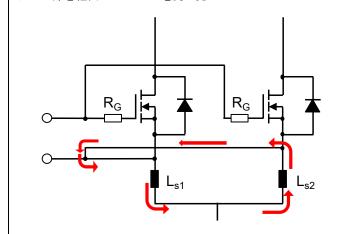


図 8-5. 主回路配線と電流バランス

<アンバランス例>

各素子の配線インダクタンス(Ls1,Ls2)に差があり、ドライバの ソース部を経由してループ電流が発生



<バランス例>

各素子のドライバソース部の配線に抵抗またはフェライトコア を挿入してループ電流を抑制。

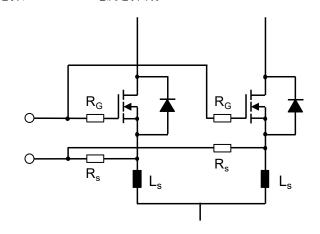


図 8-6. ソース配線に流れる電流対策

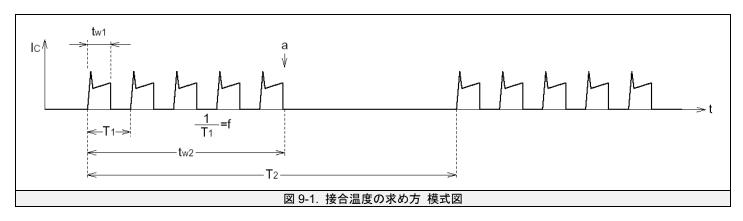
9章 損失と放熱設計

パワーモジュールの損失計算について

パワーモジュールを安全にご使用いただくために、ご使用になる条件での発生損失及び、接合温度を把握し、絶対定格以内で使用いただく必要があります。

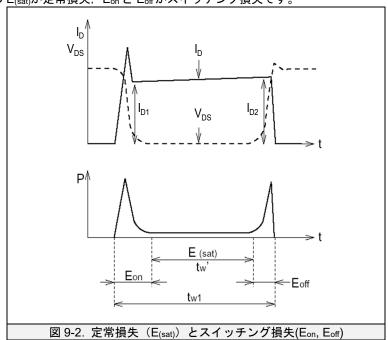
パワー損失と接合温度

パワーモジュールをご使用いただく上で接合温度を把握することが重要です。接合温度の求め方を以下で説明します。例としてトランジスタ部の計算を示しますが、ダイオード部の考え方も基本的に同じです。また、温度上昇につきましては最大定格を超えないようにするだけでなく、温度変化による接合部のパワーサイクル寿命にもご留意ください。



9.1 発生損失の求め方

接合温度を求めるためには、パワーモジュールの損失を知る必要があります。最初に 1 パルス当りの損失を求めます。1 パルスの損失は定常損失とスイッチング損失に分けて考えます。1 パルスの電流・電圧波形と発生損失の概略図を示します。電流と電圧の積分値が発生損失であり、図 9-2 中の $E_{(sat)}$ が定常損失、 E_{on} と E_{off} がスイッチング損失です。



9.1.1 定常損失

(a)順方向通電 (ドレイン・ソース方向通電)

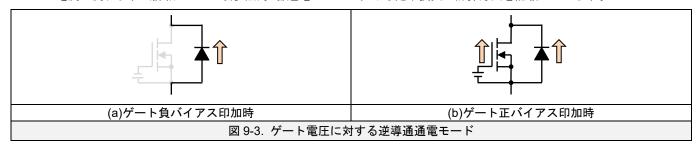
MOSFET チップに電流が導通します。 $V_{DS(on)}$ vs. I_D 特性のグラフを用い、エネルギーを求めます。特性グラフは T_{vi} =150 $^\circ$ Cのデータを使用します。定常損失の計算式は以下です。

す。足帯損失の計算式は成ドビザ。
$$E_{sat} = \frac{I_{D1} \times V_{DS} + I_{D2} \times V_{DS}}{2} \times t_{w\prime}$$
注)上式は簡略化した式ですが、本来は $E_{sat} = \int_0^{t_{w\prime}} I_D(t) \cdot V_{DS(on)}(t) \mathrm{d}t$

(b)逆導通 (ソース・ドレイン方向通電)

ソースからドレイン方向に通電する場合、通電時のゲート電圧に応じて通電モードが変化します。(図 9-3)

逆導通時にゲートが負バイアスされている場合は SBD のみに電流が流れます。一方、ゲートが正バイアスされている場合、SBD と MOSFET に電流が流れます (詳細は 1.5.3 項参照)。各通電モードにおける定常損失の計算方法を記載いたします。



ゲート負バイアス印加時 (SBD のみ通電)

前述の(a)順方向通電時と同様の方法で、 I_S vs. V_{SD} 特性グラフを用いて SBD の定常損失を求めることができます。

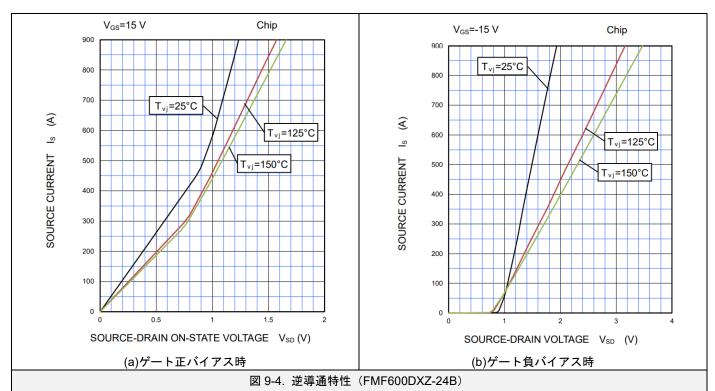
ゲート正バイアス印加時 (SBD と MOSFET 通電)

SBD と MOSFET で分けて損失を計算する必要があります。

- ①ゲート正バイアス時の Is vs. VsD 特性から通電電流 Is に対する VsD を求めます。
- ②求めた V_{SD} に対する MOSFET, SBD の通電量 Is をそれぞれ求めます。
- ③求めた Vsp と Is を用いて MOSFET, SBD それぞれの導通損失を前述の(a)順方向通電時と同様に計算します。

(計算例)T_{vj}=150°C, I_s=600A の場合

- ①図 9-4(a)から、Is=600A のとき V_{SD}=約 1.23V
- ②V_{SD}=1.23V のとき、SBD への通電電流量は図 9-4(b)から I_{S(SBD)}=130A MOSFET への通電電流量は、I_{S(MOSFET)} = 600A-130A = 470A



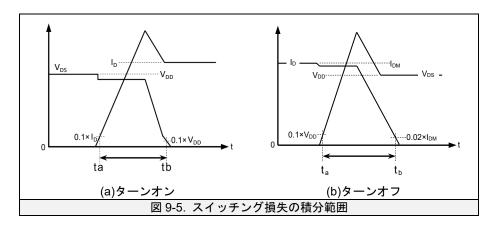
9. 1. 2 スイッチング損失

スイッチング損失は、実際の波形から区分求積により求めます。スイッチング損失の積分範囲を下図に示します。

$$E_{on} \ or \ E_{off} = \int_{t_a}^{t_b} I_D(t) \cdot V_{DS}(t) dt = \frac{1}{n} \sum_{n=1}^{n} P_n \times (t_b - t_a)$$

n:分割数

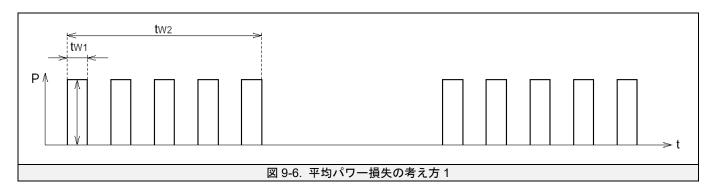
(ta~tbの区間をn等分し、各点ごとのパワー損失を求め平均化します)



- 9.1.3 平均パワー損失
 - 1 パルス当りの MOSFET の損失を E1 とした時、 $E_1 = E_{sat} + E_{on} + E_{off}$
 - 1パルス内の平均パワー損失は,

$$\mathbf{P}_1 = \frac{\mathbf{E}_1}{\mathbf{t}_{\mathbf{w}1}} \quad (\mathsf{W})$$

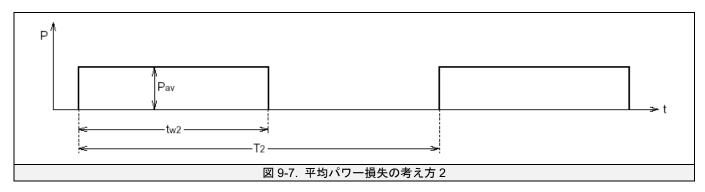
で表されます。図 9-1 の波形を電力に関して矩形波近似すると下図のようになります。



tw2期間内の平均パワー損失を求めます。(下図参照)

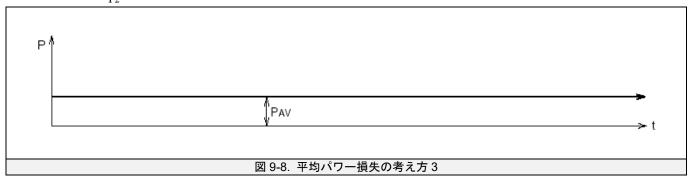
$$P_{av} = \frac{E_1}{t_{w2}} \times N \quad (W)$$

N: tw2 期間内のパルスの数



全体の平均パワー損失を求めます。(下図参照)

$$PAV = Pav \times \frac{tw2}{T2}$$
 (W)

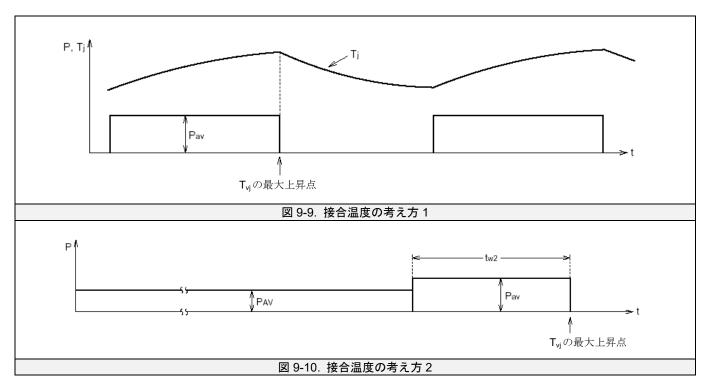


9.2 温度上昇の求め方

これまでに求めた P1、Pav、PAV を用いて接合温度を求めます。

(1) $t_{w1} < < 1 \text{ ms}$

図 9-8 の近似において接合温度が最も高くなるのは、ケース温度(又は、ヒートシンク温度)が定常に達し、かつ t_{w2} の切れる時点です。(図 9-9 参照)



接合・ケース間の温度差を ΔT_(j-c)とすると、

 $\Delta T_{(j-c)} \! = \! R_{th(j-c)} \times P_{AV} \! - \! Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{AV} \! + \! Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! = \! R_{th(j-c)} \times P_{AV} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{av} \! - \! P_{AV}) \times Z_{th(j-c)} \underbrace{\otimes t_{w2} \times P_{av}} \! + \! (P_{a$

R_{th(j-c)}接合・ケース間の熱抵抗

Z_{th(j-c)}@tw2接合・ケース間の tw2 時点での過渡熱インピーダンス

この計算結果を用いて、接合温度は

 $T_{vj}=T_c+\Delta T_{(j-c)}$

と計算できます。(ここで T。はチップ直下位置における熱電対での実測値)

また、この接合温度が最大定格 Tvjmax=175℃を超えないためには、ケース温度の最大上昇値は

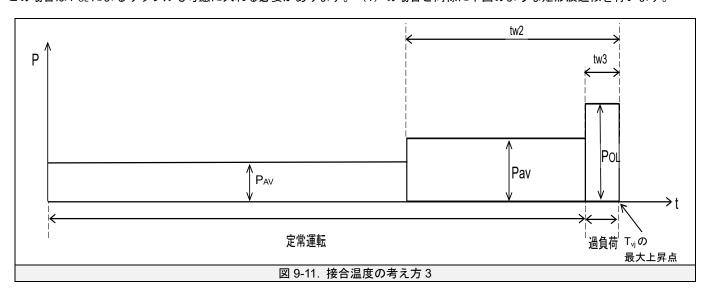
 $T_{C(max)} = 175 - \Delta T_{(j-c)}$

以下とする必要があります。

※ただし、ケース温度が最大定格 Tcmax を超えないようご留意ください。

(2) 定常運転から過負荷の場合

この場合は PoLによるリップルも考慮に入れる必要があります。(1)の場合と同様に下図のような矩形波近似を行います。



$$\begin{split} \Delta T_{(j-c)} = & R_{th(j-c)} \times P_{AV} - Z_{th(j-c)} @t_{w2} \times P_{AV} + Z_{th(j-c)} @t_{w2} \times P_{av} - Z_{th(j-c)} @t_{w3} \times P_{av} + Z_{th(j-c)} @t_{w3} \times P_{OL} \\ = & R_{th(j-c)} \times P_{AV} + (P_{av} - P_{AV}) \times Z_{th(j-c)} @t_{w2} + (P_{OL} - P_{av}) \times Z_{th(j-c)} @t_{tw3} \end{split}$$

R_{th(j-c)}接合・ケース間の熱抵抗

Z_{th(j-c)}@tw2......接合・ケース間の tw2 時点での過渡熱インピーダンスZ_{th(j-c)}@tw3......接合・ケース間の tw3 時点での過渡熱インピーダンス

この計算結果を用いて、接合温度は $T_{v_i}=T_c+\Delta T_{(i-c)}$ と計算できます。(ここで T_c はチップ直下位置における熱電対での実測値)

※ただし、ケース温度が最大定格 Tcmax を超えないようご留意ください。

(3) 過渡熱インピーダンス

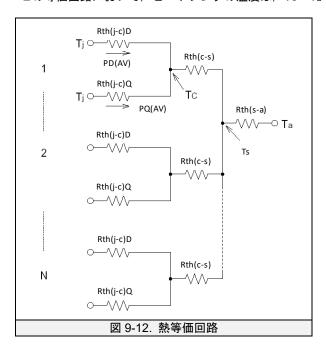
各時間での過渡熱インピーダンスは、下記の式で導出されます。

Rth(j-c), Ri, Tiの具体的な数値は、各製品のデータシートを参照ください。

$$Z_{th(j-c)} = R_{th(j-c)} \times \sum_{i=1}^{4} \left\{ R_i \times \left(1 - e^{-\frac{t}{\tau_i}} \right) \right\}$$

9.3 ヒートシンクの選定方法

複数のモジュールを1つのヒートシンクに取り付けた場合の熱等価回路を下図に示します。この等価回路において、ヒートシンクの温度は、 $Ts=T_a+(P_{Q(AV)}+P_{D(AV)})$ ×N×R_{th(s-a)}



Ta:周囲温度

 PQ(AV)
 : トランジスタ部の平均パワー損失 (W)

 PD(AV)
 : ダイオード部の平均パワー損失 (W)

N:素子数

R_{th(s-a)}: ヒートシンク・周囲間の熱抵抗 (K/W)

ケース温度 T_C は、 $T_C = T_S + (P_{Q(AV)} + P_{D(AV)}) \times R_{th(c-s)}$

 $= T_a + (P_{Q(AV)} + P_{D(AV)}) \times N \times R_{th(s-a)} + (P_{Q(AV)} + P_{D(AV)}) \times R_{th(c-s)}$

Rth(c-s): ケース・ヒートシンク間接触熱抵抗

このケース温度が、9.2.(1)で求めた最大許容ケース温度 T_{C(max)}を超えないようなヒートシンクを選定する必要があります。 したがって、求めるヒートシンクの熱抵抗は、

 $T_{C} \! = \! T_{a} \! + \ (P_{Q(AV)} \! + \! P_{D(AV)}) \ \ \, \times \! N \times R_{th(s-a)} + \ \ \, (P_{Q(AV)} \! + \! P_{D(AV)}) \ \ \, \times R_{th(c-s)} < \! T_{C(max)}$

$$\therefore R_{th(s-a)} < \frac{T_{C(max)} - T_a - (P_{Q(AV)} + P_{D(AV)}) \times R_{th(c-s)})}{(P_{Q(AV)} + P_{D(AV)}) \times N}$$

なお、T_{C(max)}は MOSFET 部のパワー損失から求めた値と、ダイオード部のパワー損失から求めた値を比較して、低い方の値を適用します。

(ただし、ケース温度が最大定格 Tcmax を超えないようご留意ください)

9.4 インバータへの応用時の一般的な注意点

前述の計算方法は簡易計算方法です。詳細な計算実施時には以下についてご留意ください。

- ①出力電流1周期分を多数分割し、各点における実際の「PWM デューティー」、「出力電流」、その電流における「V_{CEsat}, V_{EC}, E_{on}, E_{off} | に基づいて計算し加算する必要があります。
- ②PWM デューティーは、信号の発生方法に依存します。
- ③出力電流波形や出力電流と PWM デューティーの関係は、信号の発生方法、負荷、その他の種々の要因に依存しますので、実波形を基にします。
- ④V_{CEsat}, V_{EC} は、T_{vj}=150°Cの値を使用します。
- ⑤Eon, Eoff は、Tvj=150℃ハーフブリッジ動作時の値を使用します。
- ⑥スイッチング損失は Eon は低温時,Eon は高温時が大きいため,効率計算の際は温度特性を考慮ください。

9.5 熱設計への応用時の注意点

- ①損失が最悪となる動作条件を検討する必要があります。
- ②出力電流の周期による温度変化を加味します。
 - (60 Hz で約30%程度。数 Hz の出力電流が数秒続く際には、ピーク電流の直流連続スイッチングと同等となります。)
- ③T_{vimax}だけでなく、パワーサイクル及びサーマルサイクルの影響も考慮する必要があります。

10章 取り扱い上の注意事項

パワーモジュールは、使用条件(電気的・機械的ストレス、取扱いなど)によっては素子が破壊することがあります。 弊社のパワーモジュールを安全にご使用いただくため、次に示す注意事項を守り、正しくご使用ください。

10.1 取扱い上の注意

	▲ 注 意
運送・運搬方法	・運送中は、梱包箱を正しい向きに置いてください。逆さにしたり、立てかけたり不自然な力を加えますと、電極端子が変形したり樹脂ケースが壊れる原因になります。【天地無用】 ・投げたり、落したりしますと素子が壊れる原因になります。【ワレモノ注意】 ・水に濡れますと使用時の故障原因になります。降雨、降雪時の運搬には濡らさないように 注意してください。【水濡れ注意】
保管方法	・製品を保管する場所の温度及び湿度は、5~35°C、45~75%の常温常湿範囲内が望ましく、この温度、湿度から極度にかけ離れた環境では、素子の性能や信頼性を低下させることがあります。
長期保管	・製品を長期(1年以上)に渡って保管する場合は、除湿対策をしてください。なお、長期保管後のご使用の際には、外観に傷、汚れ、錆等がないことを確認してください。
使用環境	・高湿度環境(結露も含む)や有機溶剤が直接付着する場所、腐蝕性ガスを発生する場所、また、爆発性ガス、粉塵、塩分などのあるところでの使用は重大な事故につながる可能性がありますので避けてください。
難燃性	・エポキシ充填樹脂及びケース材料には,UL 規格の 94V-0 認定品を使用しています。不燃性ではありませんので,ご注意ください。
静電気対策	・静電気による破壊を防止するために下記事項を守ってください。 (1) 静電気破壊に対する注意事項 人体や梱包材料に帯電した静電気やゲート・ソース間に過大な電圧(±20 V 以上)が印加されますと、 素子が破壊することがあります。静電気対策の基本は、静電気の発生をできるだけ抑えることと、帯 電した電荷をすばやく逃がすことです。
	* 運搬、保存に静電気を帯びやすい容器は使用しないでください。 * モジュールを使用する直前まで、カーボンクロス等でゲート・ソース間を短絡することを推奨します。また、素手で端子間を絶対に触らないように手袋をしてください。 手袋や作業衣はナイロンなどの帯電しやすい布地のものは避けてください。 * 組立は、使用機器や人体を接地して作業を行ってください。 また、作業台表面及び作業台周囲の床には導電性マットを敷き、接地されることを推奨します。組立は、製品を梱包箱から取出す時点からを指します。 * 素子を実装したプリント基板上でゲート・ソース間が開放状態になっていますと、プリント基板に帯電した静電気により破壊することがありますのでご注意ください。 * はんだごてを使用する場合は、半導体用の低電圧(12 V ~ 24 V)のはんだごてを用い、こて先を接地してください。
	(2) ゲート・ソース間開放時の注意事項 *ゲート・ソース間が開放状態で、ドレイン・ソース間に電圧を印加しないでください。 *素子を取外す際は、ゲート・ソースを短絡して取外しください。

▲ 注 意

静電気対策	(3)内装箱
	内装箱には導電性段ボールを使用しています。
	この導電性段ボールは、輸送中の段ボール箱同士又は
	段ボール箱とモジュールの摩擦で発生し蓄積される
	静電気を 放電するためのものです。ゲート・ソース 間の短絡に導電性スポンジは使用しておりません。
	おお、この導電性段ボールはゲート・ソース間を完
	なの、この得電性技術―ルはケート・ノー人間を元 全に短絡したり、過電圧をクランプしたりするような
	静電対策部品ではありません。
	梱包箱からのモジュール取出しから機器への取り付
	けまでの工程中は、導電マットとそのアース、作業者
	へのアースバンド及び除電ブロワーの使用など十分
	な静電気対策をお願いいたします。内装箱からモジュールを取出して別のコンテナなどで保管される場合は、保管用コンテナに導電性コンテナを用いるなどの静電対策を実施ください。
	古は、味噌用コンナナに等電性コンナナを用いるなどの肝電対象を実施されてい。 また、モジュール本体は、内装箱に完全には固定されておりませんので、内装箱からの取出しや開梱の
	際に、はずみでモジュールを落下させたりしないよう取扱いには十分ご注意願います。
帯雷対策	│ │・ゲート・ソース間に電圧を印加するような受入れ検査(飽和電圧試験など)を実施される場合,試験終 │
市电对象	了後に梱包箱や保管用の(導電性)コンテナへ戻す前にゲート・ソース間に蓄積された電荷を高抵抗(10)
	kΩ程度)で放電させてください。
配線方法	・モジュールを製品に実装する場合は、ねじ端子(構造)部に過大な応力を加えないでください。端子構
	造部自体や端子構造部ケースの接合部の破損を招く恐れがあります。
	・プリント基板などを用いてピン形状の主端子及び制御端子を配線する場合は、過大な応力で変形させな
	いようご注意ください。
	・プリント基板をモジュールケース部にタッピンねじで固定する場合は、ねじのサイズ及び取付け方法に
	十分ご注意願います。
	ねじのサイズや取付け方法を誤りますとモジュールのケースを破損することがあります。

10.2 難燃性について

SiCパワーモジュールのケース及びふたに使用しておりますPPSは、UL94 V-0適合の難燃性を有し、自己消火性を有しておりますので、燃焼源を断てば延焼の危険性はありません。

シリコーンゲルは可燃性で、UL94 V-0には適合しておりません。引火点340℃、発火点450℃で、硬化後の絶縁破壊強度が、10kV/mm以上の特性の製品を使用しています。また、自己消火性もありませんので、火災時は、粉末消火剤・二酸化炭素消火剤・泡消火剤などを使用して消火する必要があります。その他のチップ、銅ベース板などには該当するULの難燃性基準はありません。

11章 安全規格(UL規格)

三菱パワーモジュールは、UL規格1557、カテゴリコードQQQX2に対してUL認証(Recognized)を受けております。 (一部の特殊品を除き File No.E323585)

その他の安全規格(TUV, VDE, CSAなど)についての認証・認定は受けておりません。 (CEマーキングの強化絶縁への対応を考慮した設計はされておりません。) 欧州CE及び中国CCCに関しては、2021年9月現在、パワーモジュールとして対象となる規制は確認できておりません。

特記事項

本資料に記載されている情報は、いかなる場合でも、条件、特性及び品質を保証するものではありません。弊社半導体製品は最大定格の範囲内でご使用いただき、また、適用される法令による要求、規範及び 基準をお客様が遵守することを前提としております。

なお、弊社の権限を有する者が署名した書面による明示の承諾がある場合を除き、人身事故を招くおそれのある用途に弊社半導体製品を使用することはできません。

パワー半導体製品は、長期の信頼性(パワーサイクルやサーマルサイクル等)について寿命を有していることや、特殊環境下(結露、高湿度、高粉塵、高塩分、高地、有機物・腐食性ガス・爆発性ガスが多い環境、端子部等への過度な応力等)での使用により、故障が発生したり、誤動作したりする場合がありますので、十分ご注意ください。また、技術的要件によっては弊社半導体製品に環境規制物質等が含まれる可能性があります。詳細確認を要する場合には、最寄りの弊社営業所、あるいは代理店までお問い合わせください。

本資料の内容・データは、専門技術・教育を受けられた技術者を対象としています。弊社半導体製品のお客様用途への適合性及び適合性に関する弊社製品データの完全性については、お客様の技術部門の責任にて評価・判断してください。なお、貴社製品への適用検討にあたって、弊社半導体製品単体で評価するだけでなく、システム全体で十分に評価し、適用可否をご判断ください。必要に応じ、電源と半導体製品の間に適切な容量のヒューズまたはブレーカーを取り付けて二次破壊を防ぐなど、安全設計に十分ご留意ください。関連するデータシート・技術資料も合わせてご参照ください。

安全設計に関するお願い

弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

- ■本資料は、お客様が用途に応じた適切な三菱半導体製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について三菱電機または、第三者に帰属する知的財産権その他の権利の実施、使用を許諾するものではありません。
- ■本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、三菱電機は責任を負いません。
- ■本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、三菱電機は、予告なしに、本資料に記載した製品または仕様を変更することがあります。三菱半導体製品のご購入にあたりましては、事前に三菱電機または代理店へ最新の情報をご確認頂きますとともに、三菱電機半導体情報ホームページ(www. MitsubishiElectric. co. jp/semiconductors/)などを通じて公開される情報に常にご注意ください。
- ■本資料に記載した情報は、正確を期すため、慎重に制作したものですが万一本資料の記述誤りに起因する損害がお客様に生じた場合には、三菱電機はその責任を負いません。
- ■本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。三菱電機は、適用可否に対する責任は負いません。
- ■本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、三菱電機または代理店へご照会ください。
- ■半導体・デバイスサイトに含まれる製品や技術をお客様が他の国へ提供する場合は、日本およびその他の国の輸出管理規制等を遵守する必要があります。また、日本、その他の仕向け地における輸出管理規則に抵触する迂回行為や再輸出は禁止します。
- ■本資料の一部または全部の転載、複製については、文書による三菱電機の事前の承諾が必要です。
- ■本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたら三菱電機または代理 店までご照会ください。

記載されている会社名及び商品名は、一般に各社の商標又は登録商標です。