

高信頼性1,200V HVIC “M81738FP”

羽生 洋*
山本雅裕*

High Reliability 1,200V HVIC “M81738FP”

Yo Habu, Masahiro Yamamoto

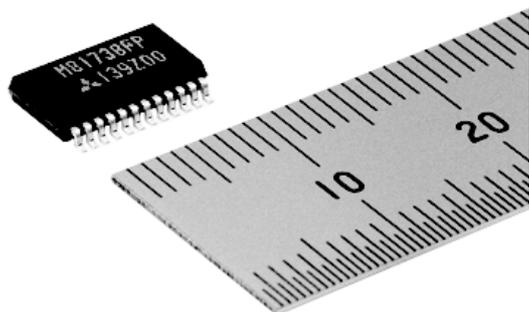
要 旨

HVIC (High Voltage Integrated Circuit) は、産業及び民生機器のインバータ駆動に普及しているIGBT (Insulated Gate Bipolar Transistor) モジュールのゲート駆動や保護の機能を果たすデバイスである。近年、産業及び民生機器向けのインバータ市場は、省エネルギー需要の高まりから堅実な成長が見込まれており、AC200V系電源を使用する市場では600V HVICが、AC400V系電源を使用する市場では1,200V HVICが必要とされる⁽¹⁾。

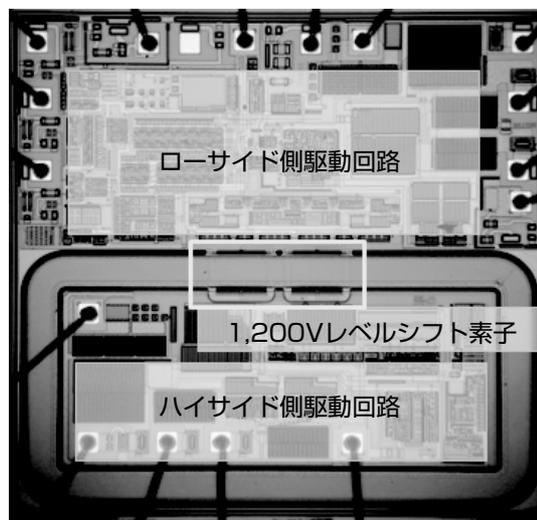
特に、AC400V系電源を使用する場合、AC200V系電源に比べ高ノイズ環境となるため、より高信頼性の1,200V耐圧HVICが求められる。このような市場要求に対応するため、IGBTモジュール駆動に最適で高信頼性の1,200V耐圧のゲートドライバHVIC “M81738FP” を開発した。この

HVICの特長は次のとおりである。

- (1) 新微細プロセスを用いたM81738FPは、従来製品 “M81019FP” の後継製品であり、特性がコンパチブルとなるように設計しており、置き換えが容易である。
- (2) 第2世代型分割リサーフ構造及びN+埋め込み層を採用することによって、従来製品の課題であったラッチアップ耐量を向上させた。
- (3) 負電圧サージ評価で、誤動作及び破壊は発生せず、負電圧サージに対して高耐量を得ている。
- (4) 新プロセス適用によって、従来製品に比べ大幅にチップサイズを縮小した。
- (5) 新微細プロセスを用いているが、アクティブクランプ回路を採用することで電源サージ耐量を向上させた。



M81738FPの外観



M81738FPチップ

1,200V HVIC “M81738FP” の外観及びチップ

第2世代型分割リサーフ構造を適用した、IGBTモジュール駆動に最適で高信頼性の1,200V耐圧のゲートドライバHVIC “M81738FP” を開発した。

1. ま え が き

三菱電機では、1997年に独自技術である分割リサーフ構造の開発によって1,200V HVICの製品化を開始し、2005年にIGBTモジュール駆動用HVIC“M81019FP”をリリースしている。さらに、2008年には第1世代型分割リサーフ構造に微細加工技術を導入した第2世代型分割リサーフ構造を600Vクラスで開発し、600V HVICを製品化している。今回、この第2世代型分割リサーフ構造を、独自のフィールドプレート技術によって1,200Vへ高耐压化し、M81019FPの後継製品となるIGBTモジュール駆動に最適で高信頼性の1,200V耐压のゲートドライバHVIC“M81738FP”を開発した。

ハーフブリッジタイプのHVICを用いた接続を図1に示す。インバータシステムでは多様なスイッチングノイズ環境下で使用されるため、高信頼性のHVICが求められる。特に、AC400V系電源を使用する場合、AC200V系電源に比べ高ノイズ環境となるため、より高信頼性の1,200V耐压HVICが求められる。インバータ駆動にHVICを用いるメリットは次のとおりである。

- (1) HVICに保護回路を内蔵できる。
- (2) 実装部品数の削減によって、プリント基板面積を小さくできる。
- (3) ブートストラップ回路によって、容易にフローティング電源を得ることができる。

2. 高信頼性1,200V HVIC “M81738FP”

2.1 M81738FPの概要

新微細プロセスを用いたM81738FPは、従来製品M81019FPからの置き換えを容易にするため、M81019FPと特性がコンパチブルになるよう設計している。M81738FPのブロック図を図2に示し、各機能について次に示す。

- (1) 5Vロジック入力(HIN, LIN)
- (2) 1,200Vのレベルシフト回路
- (3) 出力電流 $\pm 1A$
- (4) ゲートクランプ電流 $-1A$
- (5) 短絡電流保護回路(CIN)

外部接続のシャント抵抗で過電流を検知し、IGBTを遮断する。

- (6) 電源電圧低下保護回路：UV(VB)

制御電源電圧低下時にIGBTを遮断する。

- (7) エラー信号入出力回路(FO, FO_RST)

短絡電流保護回路動作時にエラー信号を出力する。また、エラー信号の入力によってIGBTを遮断する。

- (8) 入力ノイズフィルタ回路
狭幅の入力ノイズを取り除く。

- (9) アクティブクランプ回路
電源サージによるノイズを吸収する。

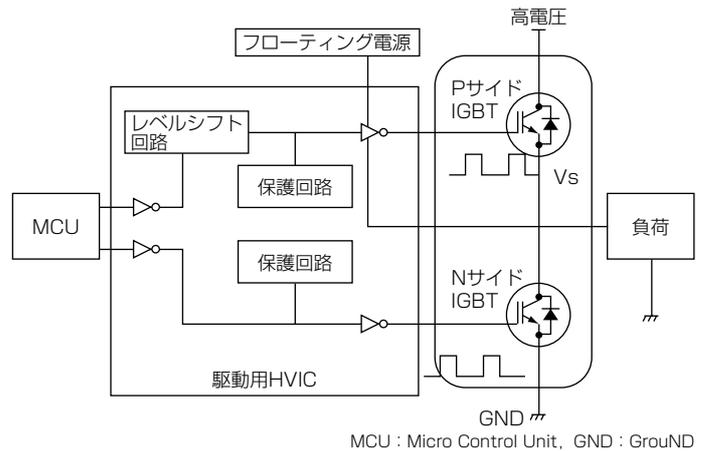


図1. HVICを用いた接続

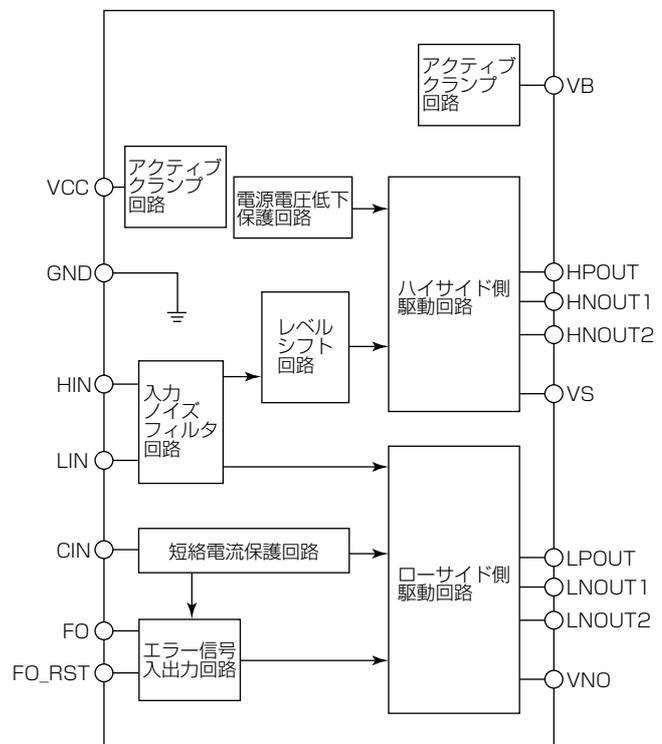


図2. M81738FPのブロック図

2.2 ラッチアップ対策⁽²⁾

NchMOS, PchMOSを内蔵しているCMOS (Complementary Metal Oxide Semiconductor)型ICは、構造上、IC内部にバイポーラ型の寄生トランジスタ回路が構成されてしまう。この回路はサイリスタと同じ構成となっているため、サイリスタ動作と同様に電源からのスイッチングノイズなどで過渡電流が流れると寄生PNPトランジスタがターンオンし、過大な電流が流れ続ける。この現象はラッチアップ現象と呼ばれており、一旦ラッチアップ現象が発生すると、電源を遮断しない限り電流が流れ続け、誤動作や破壊に至る。ラッチアップ現象を防止するためには、トランジスタ間の距離を大きくする必要があり、チップサイズが大きくなる要因となっていた。

図3にM81738FPのCMOS領域断面を示す。M81738FPのウェーハプロセスでは、CMOS領域にN+埋め込み層を設け、N領域抵抗値を低減させている。これによって、寄生PNPトランジスタのベース電位低下を防ぎ、寄生PNPトランジスタのターンオンを防止している。

2.3 負電圧サージ耐量

図4に、ハーフブリッジタイプのHVICを用いた応用回路の一般的な接続例を示す。ハイサイド側駆動回路のトランジスタQ1がターンオフすると、ローサイド側駆動回路のフリーホイールダイオードが還流モードとなり、L負荷に電流 I_{FW} が流れる。このとき、寄生インダクタンスによって、HVICのVS端子に負電圧サージが発生する。この負電圧サージは、HO端子のハイラッチ誤動作及び破壊を引き起こす場合がある。

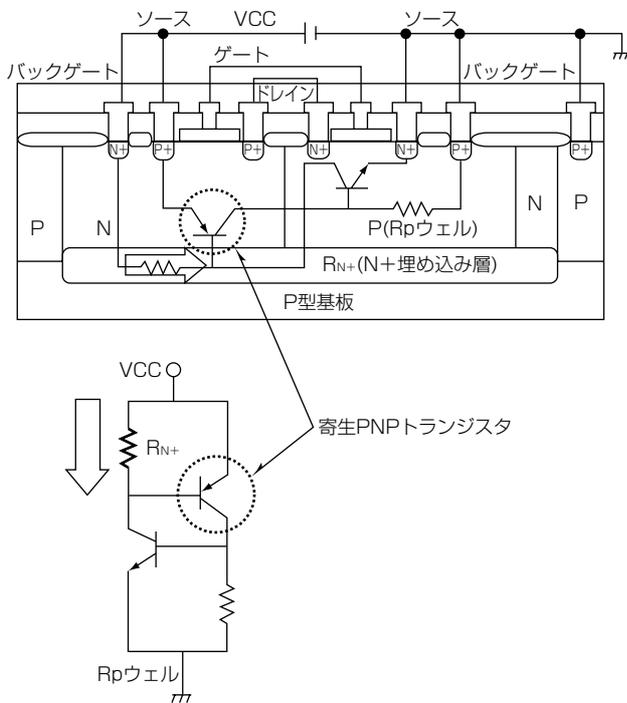


図3. CMOS断面

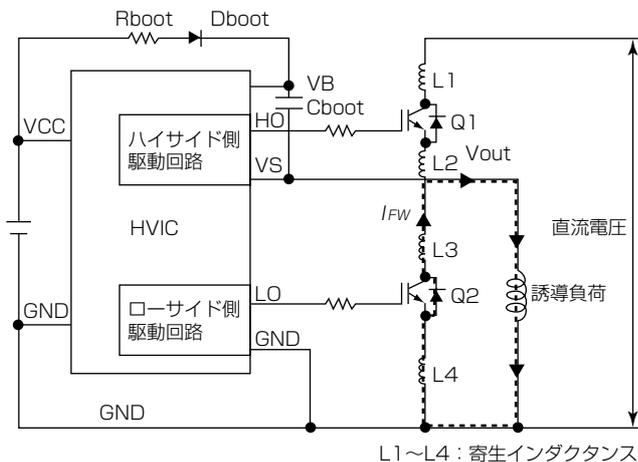
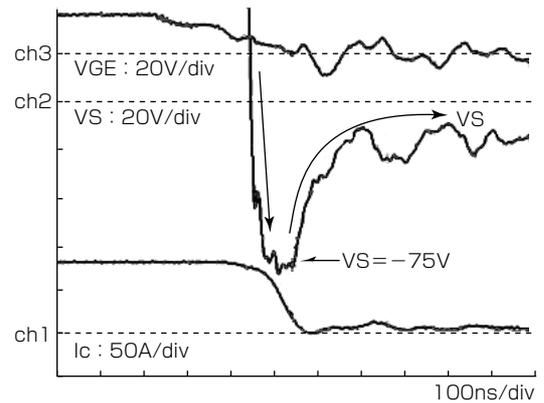


図4. 応用回路の接続例

図5に、M81738FPによってDIPICIB(Dual Inline Package Converter Inverter Brake)を駆動した際の負電圧サージ評価波形を示す。ゲート抵抗0Ωでの評価を実施し、誤動作及び破壊は発生せず、高耐量が得られている。

2.4 チップサイズ

図6に従来製品M81019FPと今回開発したM81738FPのチップを示す。第1世代型分割リサーフ構造を用いた従来製品M81019FPは、その構造上、先に述べたラッチアップを抑制するために、素子間距離を大きくとる必要があった。第2世代型分割リサーフ構造では、既に量産中の600V微細化プロセスのリサーフ領域を高圧化しており、N+埋め込み層によってラッチアップ耐量を向上させた上で、チップサイズを大幅に縮小することができている。また、素子自体の縮小によって素子自体の動作速度は速くなるが、遅延回路を付加することで従来製品M81019FPの入出力伝達遅延時間に合わせており、置き換えが容易である。新たな製品ラインアップ展開では、入出力伝達遅延時間を速くす



評価条件：
 $T_a = 25^\circ\text{C}$, $V_S = 600\text{V}$, $R_g = 0\Omega$, $V_{GE} = 15\text{V}$

図5. VS負電圧サージ評価波形

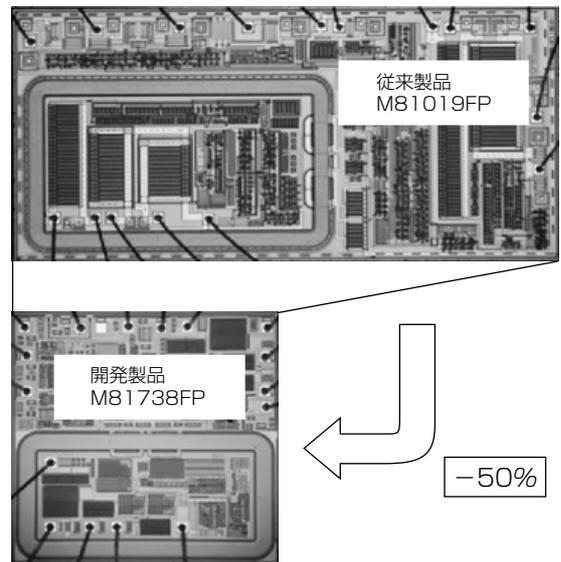
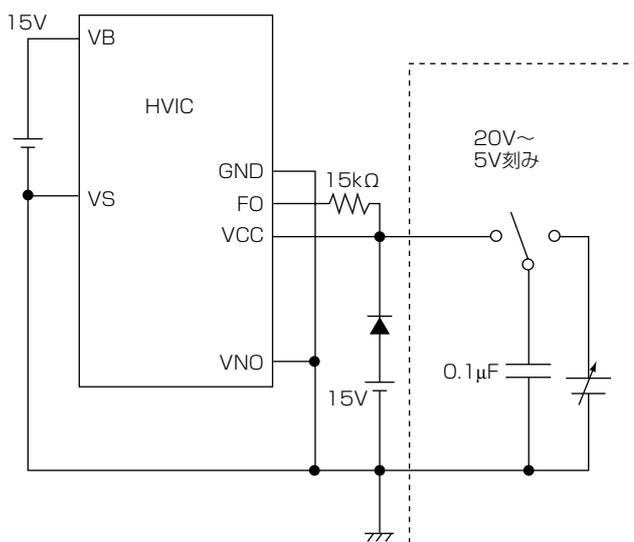
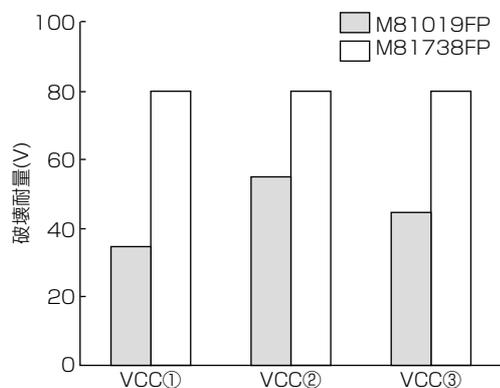


図6. チップサイズの比較



評価条件：
 $VCC = VBS = 15V$, $C = 0.1\mu F$
 帯電圧：20V~(5V刻み)

(a) 評価回路



評価条件：
 $VCC①$: $HIN = 0V$, $LIN = 5V$
 $VCC②$: $HIN = 5V$, $LIN = 0V$
 $VCC③$: $HIN = 0V$, $LIN = CIN = 5V$

(b) 評価結果

図7. 電源サージ耐量の評価

ることが可能であり、デッドタイムの設定が容易となる。

2.5 電源サージ

M81738FPは、プロセス(素子)が微細化されているが、従来製品M81019FPにはないアクティブクランプ回路を新たに追加し、電源ノイズによる電源サージ耐量向上を図った。サージが印加される電源端子(VCC, VB)に直結した最適なサージ吸収回路であるアクティブクランプ回路を設けることで、図7に示すように、従来製品に比べ耐量を向上させることができた。このアクティブクランプ回路は電源電圧が所望の設定電圧を超えると、電流シンク能力の大きなMOSトランジスタがオン状態となり、サージエネルギーを吸収して、内部回路を保護する。電流シンク能力が大きくなる程、MOSトランジスタサイズも大きくなるため、アクティブクランプ回路のサージエネルギー吸収能力とチップサイズは相反する。よって、最適なサイズ設計が重要であり、M81738FPでは複数のサイズの回路評価結果から最適な素子サイズを選択している。

3. むすび

第2世代型分割リサーフ構造を適用した、IGBTモジュール駆動に最適で高信頼性の1,200V耐圧のゲートドライバHVIC“M81738FP”を開発した。これによって、インバータシステムで小型化、高機能化を実現させるキーデバイスとして省エネルギー化に貢献することができる。

参考文献

- (1) 吉野 学, ほか: インバータシステム用1,200V HVIC技術, 三菱電機技報, **86**, No.5, 271~274 (2012)
- (2) Yamamoto, M., et al: High reliability 1200V High Voltage Integrated Circuit (1200V HVIC) for half bridge applications, Proc. PCIM, 466~472 (2012)