

〈IGBT モジュール〉

J1 シリーズ 評価キット アプリケーションノート

水冷ジャケット、キャパシタ、ドライバボード

目次

1. 評価キット概要	2
1.1. 適用品種一覧	2
1.2. 特長	2
2. 水冷ジャケット	3
2.1. 水冷ジャケット仕様	3
2.2. 用途	3
2.3. 外形図	4
2.4. 使用方法	5
(1) モジュールの組付け方法	5
(2) 流入口・流出口の設定	5
2.5. 構成部品	6
3. DC-Link キャパシタ	7
3.1. キャパシタ仕様	7
3.2. 用途	7
3.3. 外形図	8
4. ドライバボード	9
4.1. 仕様一覧	9
4.2. 用途	9
4.3. 特長	10
4.4. 付属品	11
4.5. 全体ブロック図	11
4.6. 外形図	12
4.7. 取り付けについて	12
4.8. インターフェース仕様(CN1)	14
(1) 入出力端子ピン(CN1)配置	14
(2) 入出力端子(CN1)最大定格	15
(3) 入出力端子(CN1)電気的特性(Ta=25°C)	15
(4) ハーネス製作時の注意事項	15
4.9. 各ブロックの機能	16
(1) ゲート駆動信号入力部	16
(2) Fo 出力部	17
(3) DC/DC 電源部	17
(4) ゲート駆動・保護回路部	18
(5) ゲート駆動バッファ	19
(6) 短絡(SC)保護	20
(7) 過電流(OC)保護	22
(8) 過熱(OT)保護部	23
(9) 過電圧(OV)保護	25
(10) テストポイント	26
(11) 温度センサ、PN 間電圧出力	27
(12) 温度センサ、PN 間電圧アナログ出力	28

1. 評価キット概要

J1 シリーズ評価キットはテストベンチでの J1 シリーズ特性評価を簡素化するために開発したものです。本評価キットと評価キットアプリケーションノートはお客様の量産を目的とした設計ではご使用いただけません。また、実車への搭載及び信頼性試験、耐久性試験には使用できませんのでご注意ください。

1.1. 適用品種一覧

本評価キットを適用出来るパワーモジュール形名を以下に示します。

パワーモジュール形名	定格	素子数	水冷ジャケット	DC-Link キャパシタ	ドライバボード
CT600CJ1A060-A	650V/600A	6	J1WJB	J1CP45060B	J1RB-5
CT700CJ1A060-A	650V/700A	6		J1CP85035B	

1.2. 特長

評価キットは水冷ジャケット、DC-Link キャパシタ、ドライバボードで構成しています。それぞれの特徴を以下に示します。

① 水冷ジャケット

水冷ジャケットはジャケット本体とシール材(0リング)により構成しており、直接冷却方式の J1 シリーズに最適かつ、小型化した構造です。IGBT を均一に冷却することができ、圧力損失が非常に低いことが特長です。

② DC-Link キャパシタ

DC-Link キャパシタはバスバーとフィルムコンデンサを一体形成しております。ラインアップに合わせ、2種の定格を揃えています。

③ ドライバボード

ドライバボードは IGBT ゲート駆動、保護機能に加えゲート駆動用電源、絶縁機能を搭載しています。J1 シリーズの特性評価に最適な構成としています。

2. 水冷ジャケット

2.1. 水冷ジャケット仕様

本水冷ジャケットの形名および仕様を下表に示します。また、図 1 に本水冷ジャケットの流量と圧損の関係を示します。

形名	仕様
J1WJB	推奨流量: ~10L/min, 材質: A5052

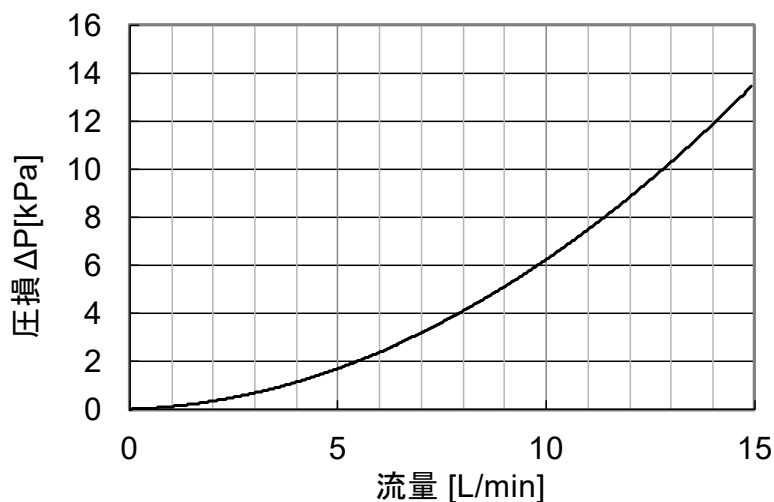


図 1. J1WJB 使用時の流量-圧損の関係(代表例)

2.2. 用途

本水冷ジャケットは、J1 シリーズのベンチテストの放熱評価に使用する評価用治具です。実車での使用、耐久性試験には使用できません。

2.3. 外形図

本水冷ジャケットの外形図を図 2 に示します。

表面光沢や形名刻印(J1WJB)の加工が変わることがありますが、機能には影響ありません。

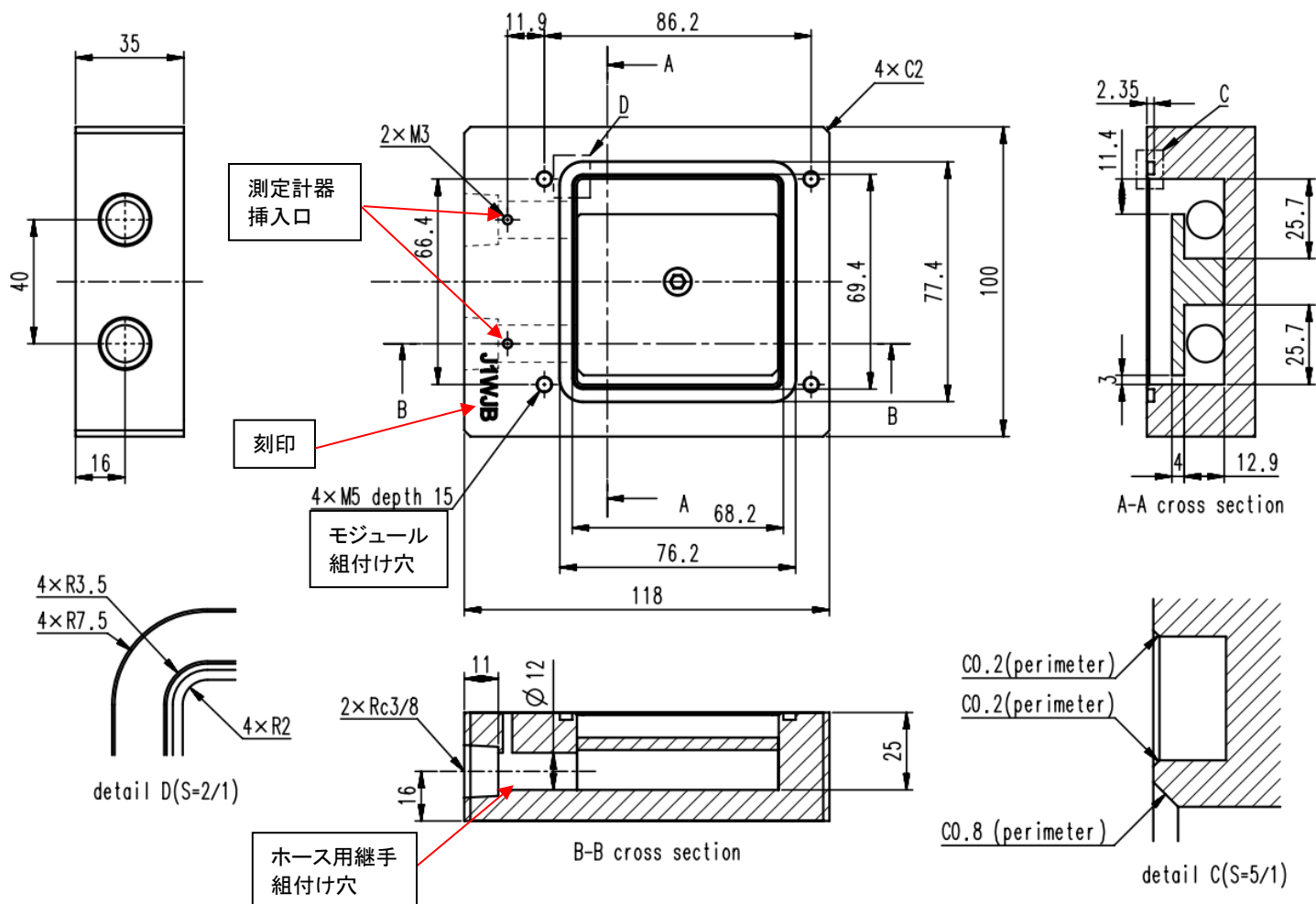


図 2. 水冷ジャケットの外形図

2.4. 使用方法

(1) モジュールの組付け方法

モジュールの組付け方法を図3に示します。モジュール組付け時は、0リング溝に専用0リング(本付属品)を設置し、M5ねじでモジュールの四隅を締め付けて下さい。このとき、基準T系列のM5ねじを用いて、各モジュールデータシートに記載のトルク(※)で締め付け下さい。取り付けねじの締め付けは対角締め(図5 A→B→C→Dの順)を基本とし、最大定格トルクの20%で仮締めの後、本締めを実施することを推奨します。モジュール組付け用のM5ねじは、お客様にてご用意下さい。

※トルク値はお客様の使用するネジや締付環境によりトルク係数が異なります。詳細な締付方法についてはJMH-00007の3章をご確認下さい。

(2) 流入口・流出口の設定

冷却水の流入口・流出口の穴は Rc3/8 です。流入口・流出口にはホース用継手にシールテープを巻いて、取り付けして下さい。図3に、本水冷ジャケット同梱のホースニップルを使用した一例を示します。また、冷却水の方法は図4の通りに設定下さい。

【注意】

1. 本ジャケットには、測定計器(差圧計や熱電対など)を挿入するために、M3のねじ穴を設けています。測定計器をご使用されない場合は、ねじにシールテープを巻いて、挿入口を塞いで下さい。挿入口を塞がずに冷却水を流すと、挿入口から水が流出いたします。
2. 流水方向を図4と逆向きに設定した場合、十分な水冷が出来ません。

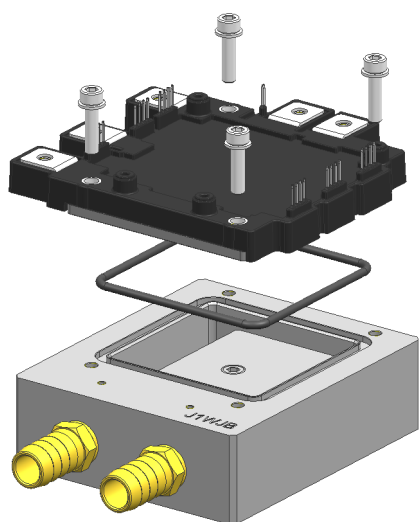


図3. モジュール組付け方法

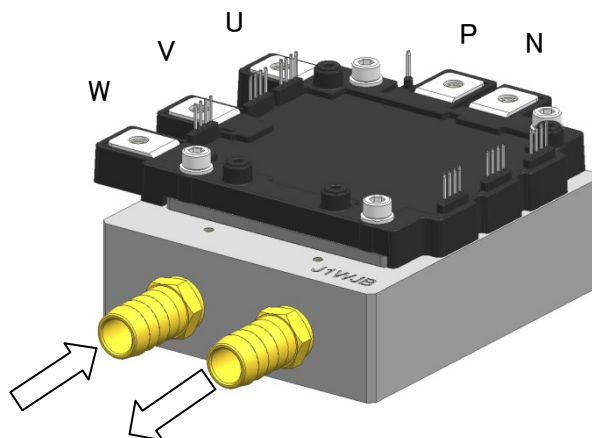


図4. 冷却水の方法

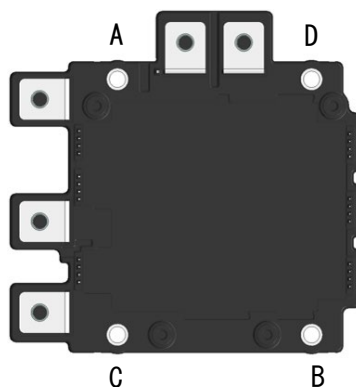


図5. J1シリーズの取り付けねじの締め付け順序(仮締め、本締め共通)

2.5. 構成部品

本水冷ジャケットは以下の部品で構成されます。

表 1. 水冷ジャケット構成部品

No.	個数	部品名	備考
1	1	水冷ジャケット	—
2	1	Oリング(付属品)	形状:図6参照, 材質:EPDM
3	2	ホースニップル(付属品)	ミスミ社製 HOSNS153

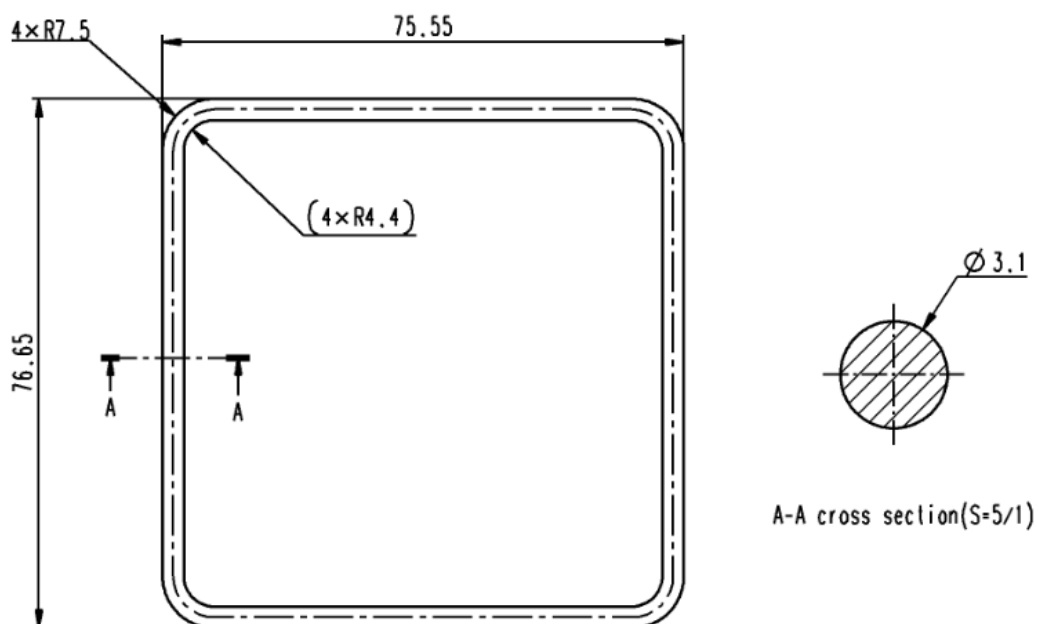


図 6. Oリングの形状

3. DC-Link キャパシタ

3.1. キャパシタ仕様

本 DC-Link キャパシタは以下の仕様となります。

形名	J1CP45060B	J1CP85035B
定格電圧	450VDC	850VDC
定格容量	600 μ F (100 μ F \times 6 並列)	348 μ F (58 μ F \times 6 並列)
使用温度	-40 \sim 105 $^{\circ}$ C	-40 \sim 105 $^{\circ}$ C
ESL	15nH	15nH
許容リップル電流	126Arms (21Arms \times 6 並列 :10kHz、70 $^{\circ}$ C max)	108Arms (18Arms \times 6 並列 :10kHz、70 $^{\circ}$ C max)



図 7. 外観

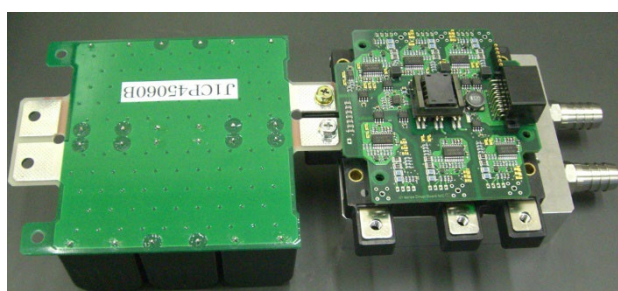


図 8. 取付イメージ

3.2. 用途

本 DC-Link キャパシタ(以下、キャパシタ)は、J1 シリーズ と組み合わせて 3 相インバータを構成できます。本キャパシタは、ベンチテスト時に使用する評価用治具であり、実車での使用はできません。

<IGBT モジュール> J1 シリーズ 評価キット アプリケーションノート

3.3. 外形図

本キャパシタの外形を図9に示します。単位 [mm]

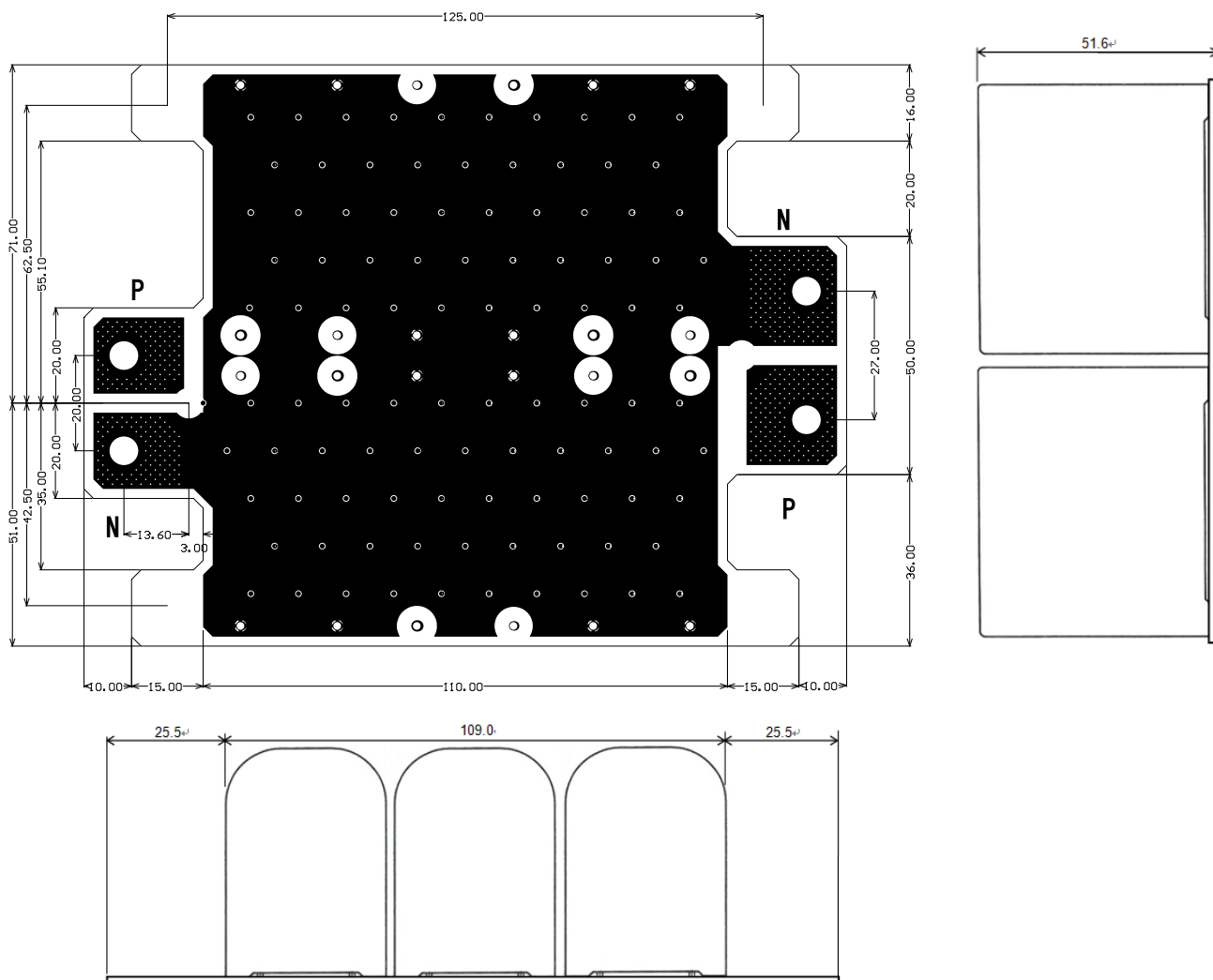


図9. 外形図

4. ドライバボード

4.1. 仕様一覧

パワーモジュール毎に最適な駆動・保護回路定数が異なる為、各パワーモジュール用に回路定数を最適化したドライバボードを用意しています。ドライバボード仕様一覧を表 2. に示します。

表 1. ドライバボード ラインナップ

対象パワーモジュール	短時間短絡保護	
	有り	無し
CT600CJ1A060-A	J1RB-5_610	J1RB-5_620
CT700CJ1A060-A	J1RB-5_611	J1RB-5_621

4.2. 用途

本ドライバボードは、車載汎用 J1 シリーズパワーモジュールの電気的特性評価用ボードです。本ドライバボードは、ベンチテスト時に使用する物で、実車での使用はできません。また、回路図・パーツリストに記載の数値は基本特性測定用であり、全ての条件での推奨値ではありません。お客様のアプリケーション条件によって最適な調整が必要です。

本ドライバボードは定数調整の部品変更を考慮し、防湿コーティングを施しておりません。評価環境によっては、J1 シリーズパワーモジュールへの取り付け前に、防湿コーティング等を施すようお願いいたします。

4.3. 特長

本ドライバボードの特長を以下に示します。

- J1 シリーズパワーモジュール用に開発したゲートドライバ IC (M8160x¹JFP)を搭載
本ドライバボードに搭載するゲートドライバ IC (M8160xJFP)は、J1 シリーズパワーモジュールが持つオンチップ電流センサ、オンチップ温度センサによって J1 シリーズパワーモジュールの性能を最大限に引き出す機能を備えます。ゲートドライバ IC による本ドライバボードの駆動・保護機能を以下に示します。
 - 短時間短絡保護
電磁誘導等による誤オンで発生する $1\mu\text{s}$ 以下の短時間短絡発生時にソフト遮断動作が可能。
従来の保護回路のような応答時間遅れがなく、短時間短絡が発生した場合にソフト遮断動作が可能。
 - 短絡(SC)保護
数 μ 秒の短時間でコレクタ電流が増加するアーム短絡、負荷短絡等に対応した高速な保護回路。
コレクタ電圧モニタ方式(DESAT 方式)のような不感期間(IGBT ターンオン直後の一定時間(数 $\mu \sim 10\mu\text{s}$)の、保護回路が完全に応答しない時間)が無い。
 - 過電流(OC)保護
短絡(SC)保護に対し、応答時間を大きくし、定格電流の 1.2~2 倍程度のコレクタ出力電流で動作する保護回路。
 - 短絡(SC)電流抑制
IGBT ターンオン時に発生する短絡(SC)に対し、短絡(SC)電流を抑制する機能。
この機能により短絡(SC)保護回路の応答時間の最適化が可能となり、短絡(SC)保護回路の誤検知防止が容易になる。
 - 2 系統ソフト遮断機能
短絡(SC)と過電流(OC)で独立したソフト遮断機能を持ち、其々に最適な遮断動作が可能。
 - 過電流(OC)保護温度特性補正
過電流(OC)保護動作電流(OCトリップレベル)の温度特性を補正する機能。
 - ターンオフゲート抵抗切り替え
オンチップ温度センサ出力をモニタし、低温と高温時でターンオフゲート抵抗の切り替えが可能。
 - 過熱(OT)保護
 - ゲート駆動電源電圧低下(UV)保護
- P-N 間過電圧保護
PN 間電圧がしきい値を越えると IGBT ターンオン信号をキャンセルし、過電圧破壊を防止。
- DC/DC 電源
ゲート駆動用 6 電源出力を持つ DC/DC 電源を搭載
- ゲート駆動信号インターフェース
ゲート駆動信号を絶縁する磁気カプラを搭載。TTL レベル信号でゲート駆動が可能。
- インターロック機能
ハイサイドとローサイドが同時にオン状態となるゲート駆動信号が入力された場合に、後からオン状態となったゲート駆動信号を保留し、アーム短絡を防止するインターロック機能を搭載。
- デッドタイム制御機能
各動作条件においてゲート駆動信号のデッドタイムが短い場合、デッドタイムタイムを自動的に伸長しアーム短絡を防止します。

¹ M81603JFP と M81605JFP の 2 タイプがあります。詳細はデータシートを参照ください。

4.4. 付属品

本ドライバボードの入出力用端子 (CN1) 用の基板側コネクタと、ハーネス製作用プラグとコンタクトピンが付属します。

表 3. 付属品一覧

付属品名	メーカー名 : 品名 : 形名	備考
基板側コネクタ	Tyco Electronics:16 POS CAP HOUSING ASSY:C-175615 又は Tyco Electronics:28 POS CAP HOUSING ASSY:C-175976	基板へ実装済み
プラグ	Tyco Electronics:16 POSITION PLUG HOUSING ASSEMBLY:C-175966 基板側コネクタ C-175976 実装時は下記プラグが付属 Tyco Electronics:12 POSITION PLUG HOUSING ASSEMBLY:C-175965	
コンタクトピン	Tyco Electronics:040 SERIES RECEPTACLE CONTACT:C-173681	

4.5. 全体ブロック図

本ドライバボードの全体ブロック図を 図 10 に示します。

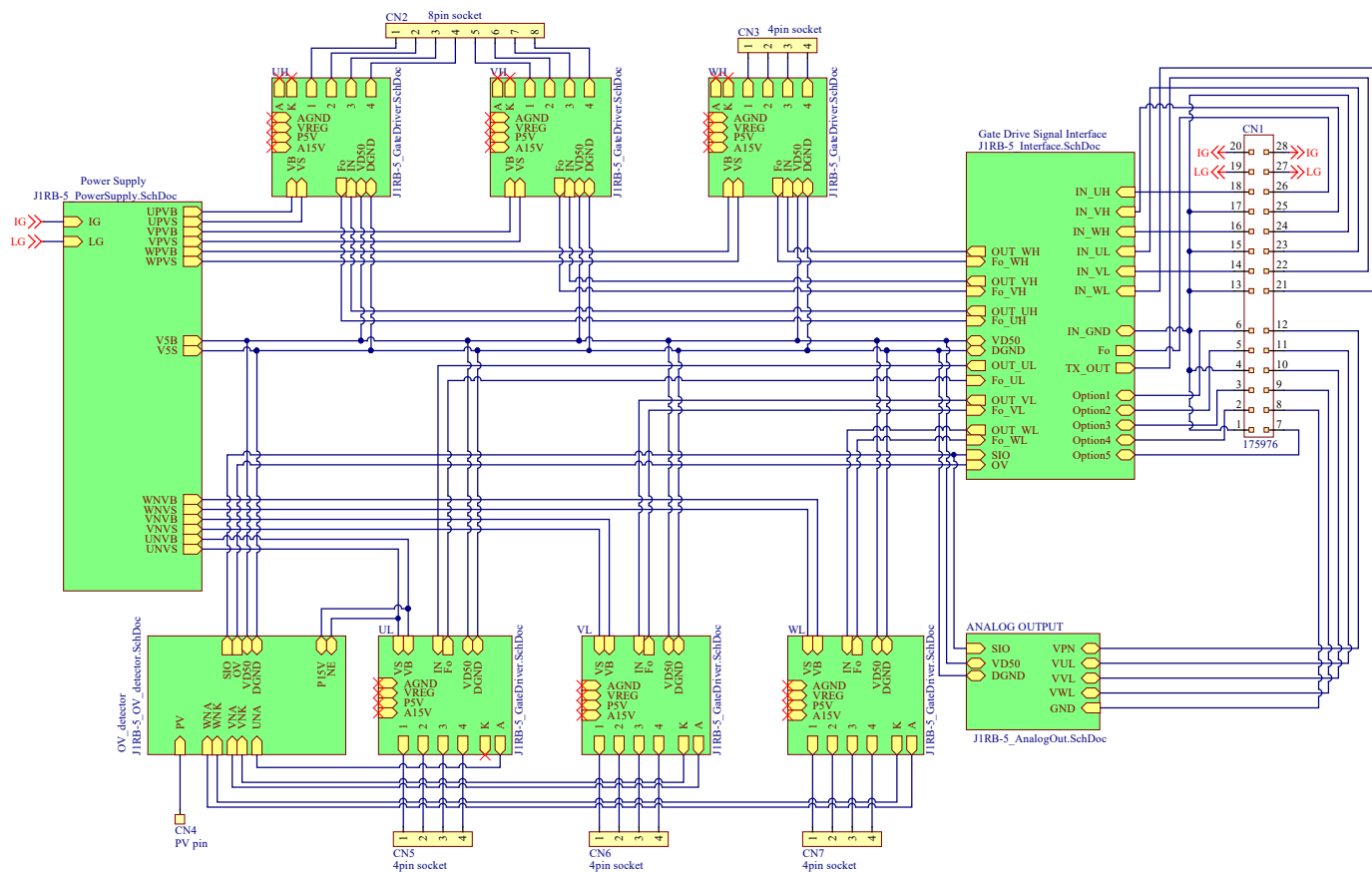


図 10. 全体ブロック図

4.6. 外形図

ドライバボードの外形図を図 1111 に示します。

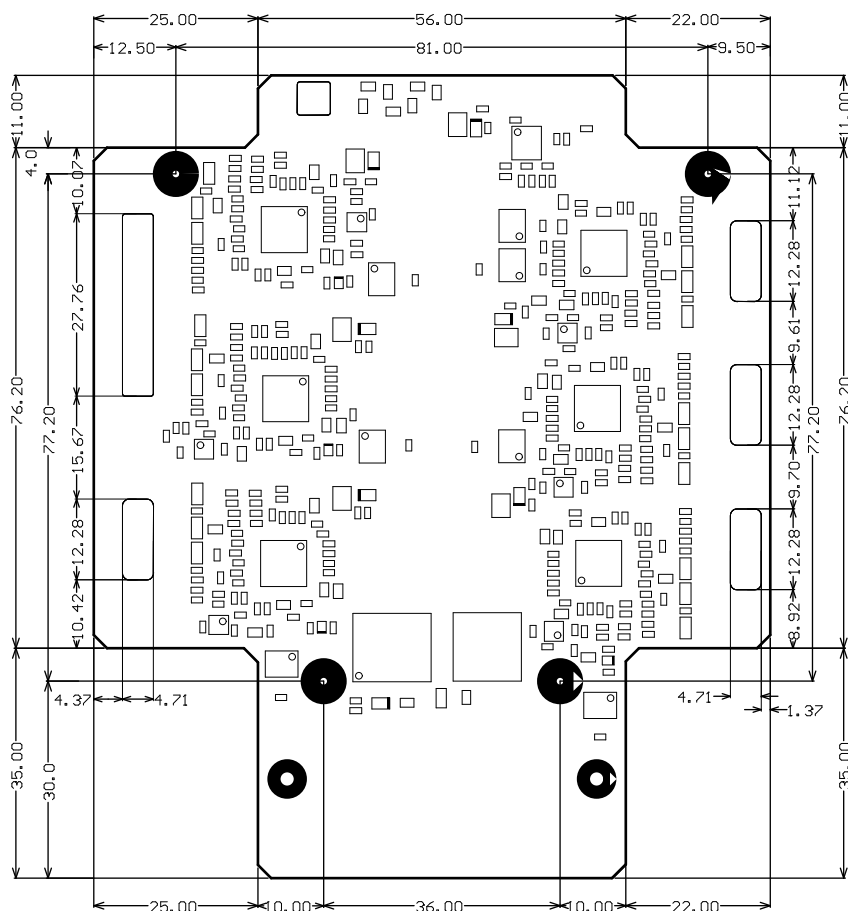


図 11. ドライバボード外形 (単位 mm)

4.7. 取り付けについて

J1 シリーズパワーモジュールへの取り付けイメージを、図 1112-1、図 12-2 に示します。

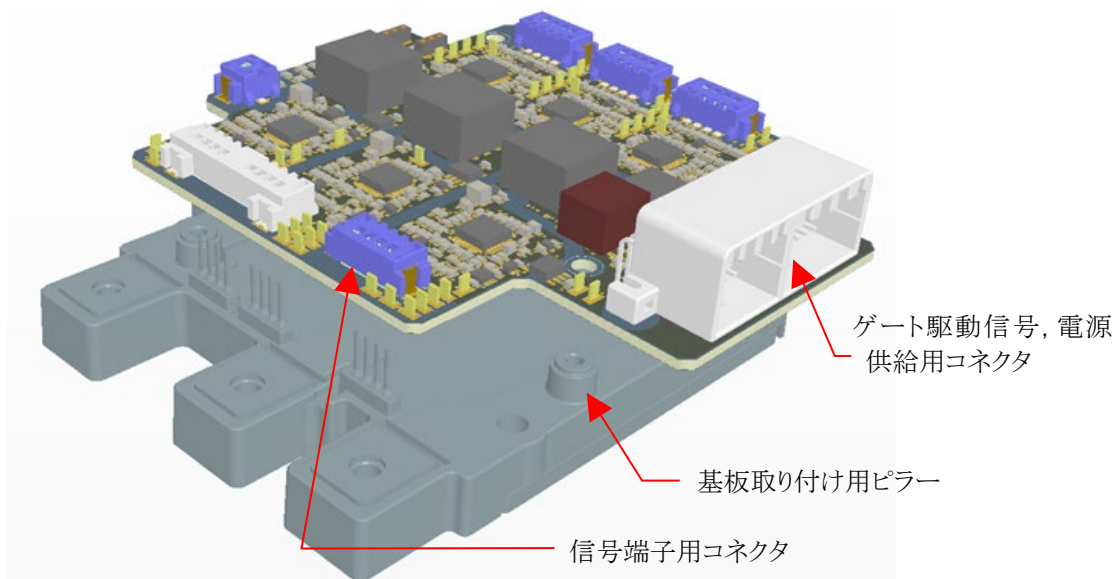


図 12-1. 取り付けイメージ

ドライバボードをパワーモジュールのインサートケースに固定するための 4 つの固定座があります。ドライバボードを固定座に固定するには、タッピングねじを使用することをお勧めします。固定座の穴の深さは $7 \pm 0.2 \text{mm}$ です。ネジの推奨長さは最大 6 mm で、締め付け時に穴の底に触れないようにしてください。PCB とシールド板の厚さを考慮して適切なネジを使用してください。厚さ 1.6mm の PCB を使用した $3.5 \times 6 \text{mm}$ のネジが評価に使用されています。

タッピングねじの締め付けトルクを適切に設定することが重要です。締め付けトルクが大きすぎると、固定座が破損する可能性があります。締め付けトルクが小さすぎると、ドライバボードを固定座に固定できません。

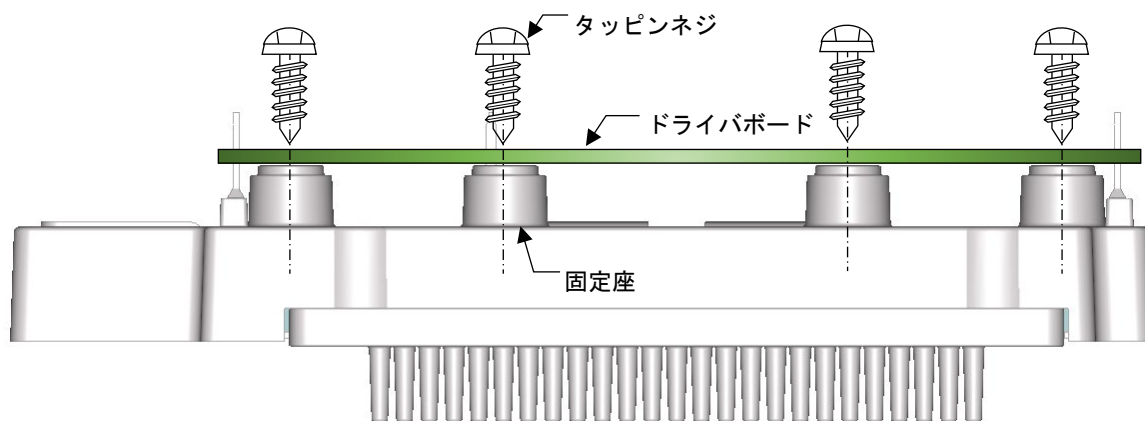


図12-2. ドライバボード取付けイメージ

タッピングねじの適正締め付けトルクの評価方法を以下に示します。図 12 は、トルクアナライザでタッピングねじを一定の回転数で締め付けたときの、故障するまでのトルクの実測値です。目標締め付けトルク(TS)は、着座トルク(TD)と破壊トルク(TF)から算出されます。評価は JIS2 種溝付きタッピングねじ(3.5×6)と厚さ 1.6mm の PCB で行いました。サンプル数は 40 です。この結果から、当社の評価条件下での適正トルクは $0.63 \pm 0.14 \text{N} \cdot \text{m}$ と算出されます。

ねじメーカーによると、TF はプラスチック用に特別に設計されたタッピングねじ(例: EJOT の Delta PT、B-Tite ねじ、P-Tite ねじ、PC ねじ)を使用することで改善する可能性があります。ねじメーカーに相談の上、適切なタッピングねじを慎重に選択してください。

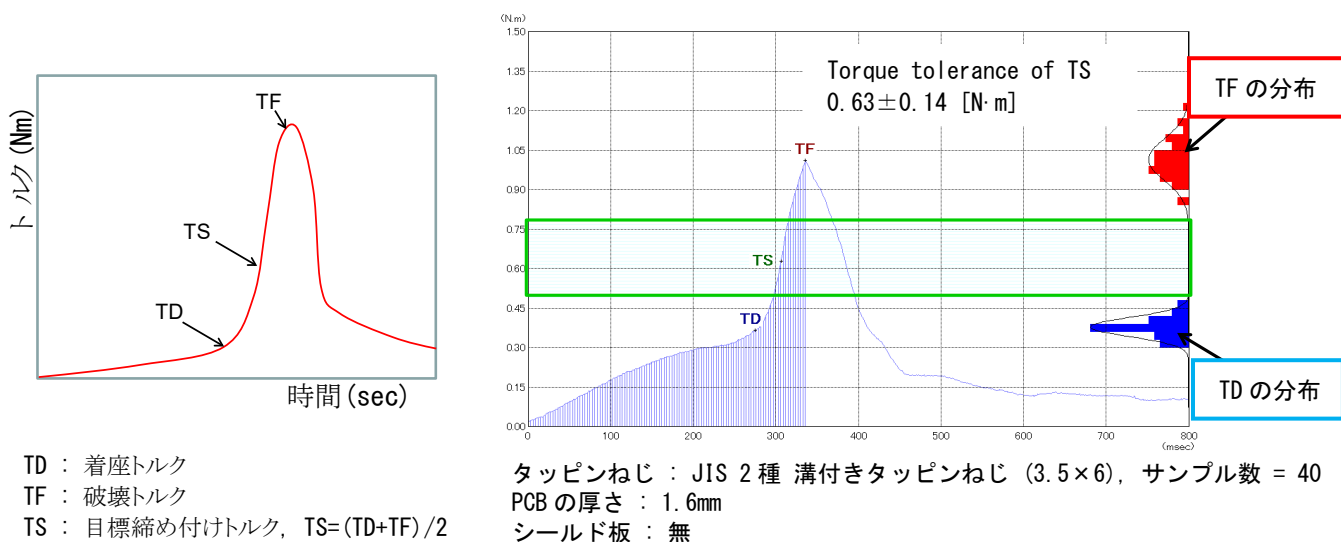


図12-3. 目標締め付けトルク評価と測定結果

4.8. インターフェース仕様 (CN1)

(1) 入出力端子ピン (CN1) 配置

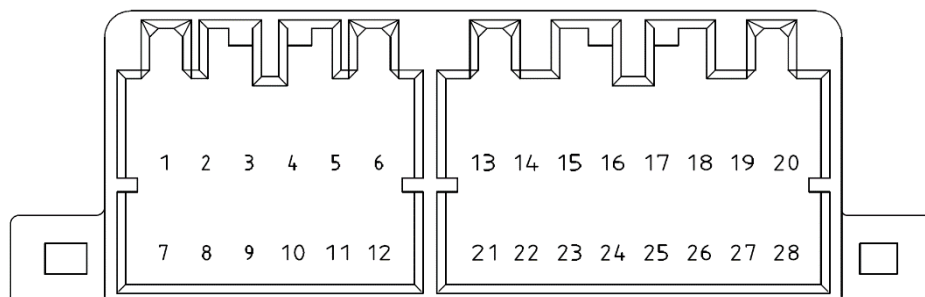


図 13. 入出力用コネクタ (CN1) ピン配置

表 2. 入出力用コネクタ (CN1) 信号名称 (Active Low 設定時)

ピン No	信号名称	備考	ピン No	信号名称	備考
20	IG DC 電源入力 (+)		28	IG DC 電源入力 (+)	
19	LG DC 電源入力 (-)	内部のジャンパ J10 経由で DGND に接続	27	LG DC 電源入力 (-)	内部のジャンパ J10 経由で DGND に接続
18	UH : U 相ハイサイド ゲート駆動信号	Low で IGBT オン	26	Fo Fo 出力	正常時 Hi, 異常時 Low
17	GND	ゲート駆動信号リターン用	25	VH : V 相ハイサイド ゲート駆動信号	Low で IGBT オン
16	WH : W 相ハイサイド ゲート駆動信号	Low で IGBT オン	24	GND	ゲート駆動信号リターン用
15	GND	ゲート駆動信号リターン用	23	UL : U 相ローサイド ゲート駆動信号	Low で IGBT オン
14	VL : V 相ローサイド ゲート駆動信号	Low で IGBT オン	22	TX シリアル出力	PN 間電圧, オンチップ温度 センサ電圧
13	GND	ゲート駆動信号リターン用	21	WL : W 相ローサイド ゲート駆動信号	Low で IGBT オン
6	Option1	Optional output	12	VPN	Analog output option
5	Option2	Optional output	11	VUL	Analog output option
4	GND		10	VVL	Analog output option
3	Option3	Optional output	9	VWL	Analog output option
2	Option4	Optional output	8	GND	
1	GND		7	Option5	Optional output

(2) 入出力端子 (GN1) 最大定格

記号	項目	条件	定格値	単位
IG	DC 電源入力	LG 基準	(36)	V
UH	ゲート駆動信号 U 相ハイサイド	GND 基準	-0.5~5.5	V
VH	ゲート駆動信号 V 相ハイサイド	GND 基準	-0.5~5.5	V
WH	ゲート駆動信号 W 相ハイサイド	GND 基準	-0.5~5.5	V
UL	ゲート駆動信号 U 相ローサイド	GND 基準	-0.5~5.5	V
VL	ゲート駆動信号 V 相ローサイド	GND 基準	-0.5~5.5	V
WL	ゲート駆動信号 W 相ローサイド	GND 基準	-0.5~5.5	V

(3) 入出力端子 (GN1) 電気的特性 (Ta=25°C)

記号	項目	条件	規格値			単位	
			最少	標準	最大		
IG	DC 電源入力	LG 基準	8	-	24	V	
VinL	ゲート駆動信号入力しきい値電圧 L	GND 基準	0	-	0.8	V	
VinH	ゲート駆動信号入力しきい値電圧 H	GND 基準	2.0	-	5.0	V	
Fo	Fo 出力	正常時	GND 基準	2.4	-	5.0	V
		異常時	GND 基準	0	-	0.5	V
TX	Serial output	L 出力	GND 基準	0	-	0.5	V
		H 出力	GND 基準	2.4	-	5.0	V

(4) ハーネス製作時のご注意事項

本ドライバボードに付属のプラグを用いてハーネスを製作する際には、ハーネス全体をシールドするゲート駆動信号と GND 線をツイストする等の、外来ノイズ対策を施してください。

DC 電源の LG には、DC/DC 電源のリプル電流が流れますので、LG と GND 用ケーブルを分離してください。

4.9. 各ブロックの機能

本ドライバボードの各部の機能を以下に示します。

(1) ゲート駆動信号入力部

ゲート駆動信号入力部の構成を図 14 に示します。

ゲート駆動信号は CPLD 内部でプルアップされます。ゲート駆動信号入力部 (低圧側) とゲート駆動回路部 (高圧側) 間は磁気カプラで絶縁しており、マイコン等の出力を直接入力できます。

ゲート駆動信号の論理 (Active High or Active Low) は、CPLD に接続する抵抗の有無で選択可能です。本ボードの出荷時には抵抗 R54 を実装し、Active Low (Low 入力で IGBT オン) 設定としています。Active High 設定に変更する場合には、抵抗 R54 を取り外し、抵抗 R53 を取り付けてください。

PN 間過電圧 (OV) 保護回路が PN 間の過電圧を検出すると、IGBT オン信号がキャンセルされます。詳細は 0 項を参照ください。

ハイサイドとローサイドのゲート駆動信号が同時に ON になった場合にハイサイドとローサイドの IGBT が同時に ON 状態となるアーム短絡を防止する、インターロック機能を持っています (図)。アーム短絡等の評価を行うためにインターロック機能をキャンセルする場合には、図 1414 中の抵抗 R55 を取り外し、抵抗 R52 を取り付けてください。

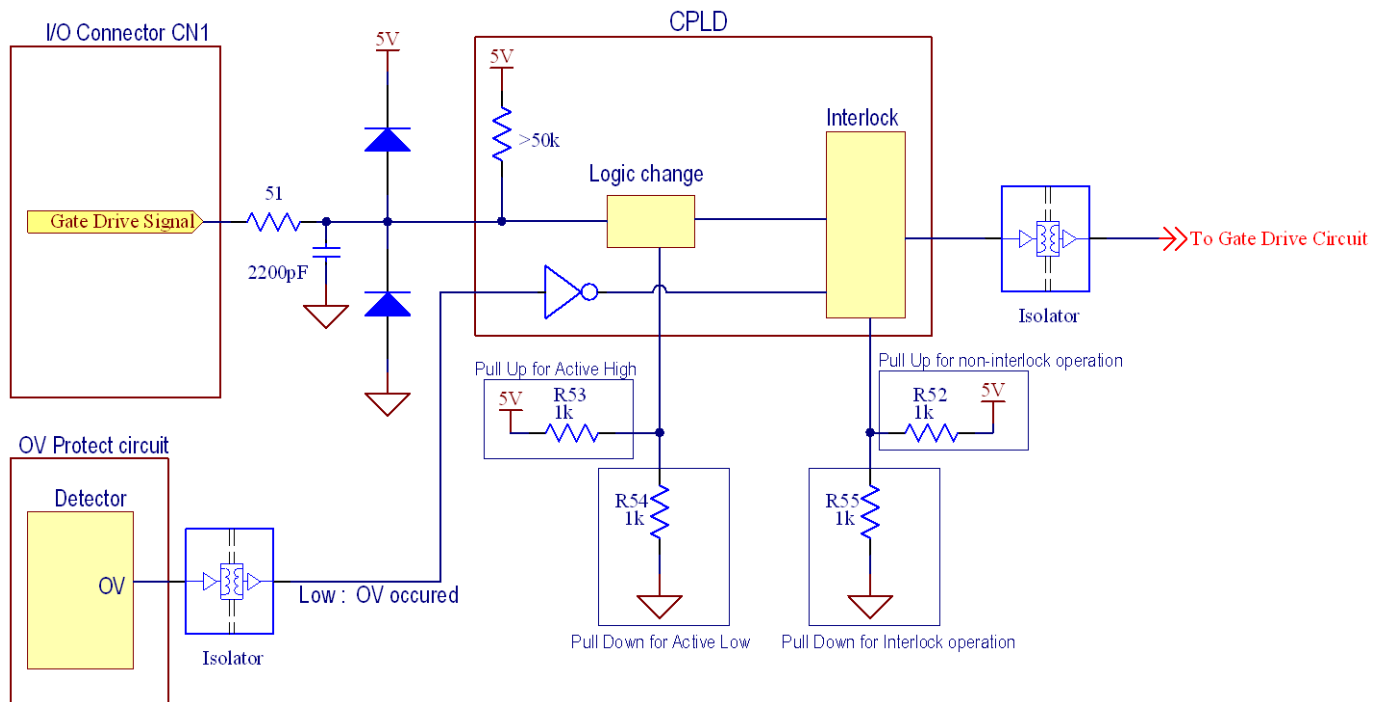


図 14. ゲート駆動信号入力部

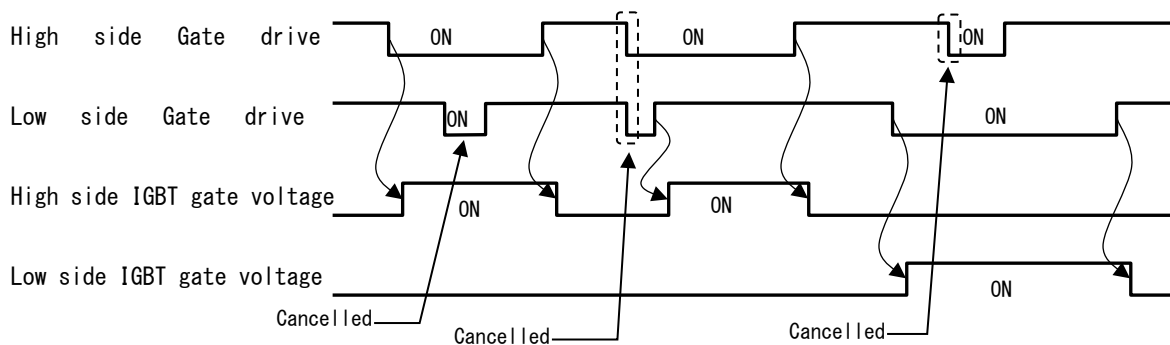


図 15. ゲート駆動信号インターロック

(2) Fo 出力部

Fo 出力部の構成を図 16 に示します。各ゲート駆動回路のゲートドライバ IC の Fo 出力と OV 保護回路の OV 出力の何れかが異常検知状態になると、I/O コネクタ CN1 の Fo 出力ピンが Low になります。

ゲートドライバ IC は過電流 (SC), 過熱 (OT), 電源電圧低下 (UV) を検出すると Fo 出力が Low から High に変わると共に、そのゲートドライバ IC が駆動する IGBT のみをソフト遮断します。

過電圧 (OV) を検出した場合には、即座に遮断しません。詳細は (9) 項 過電圧 (OV) 保護 を参照ください。

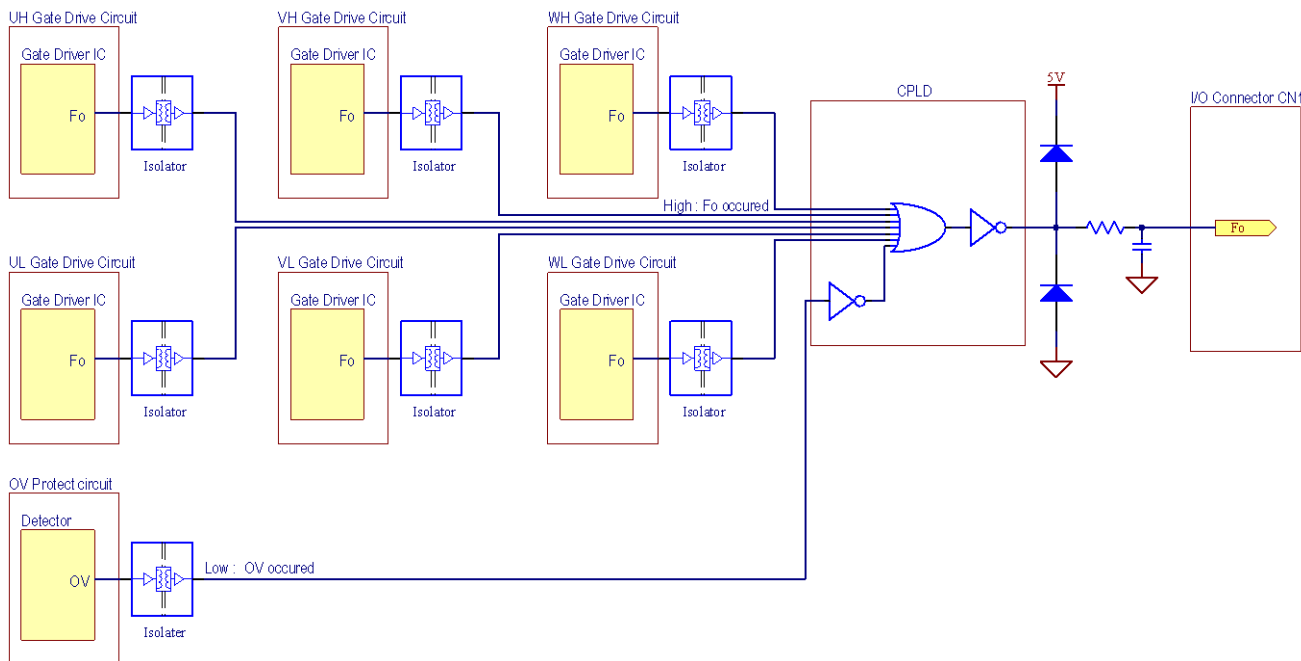


図 16. Fo 出力部

(3) DC/DC 電源部

DC/DC 電源部は、ゲート駆動用 6 電源 (UH, VH, WH, UL, VL, WL) と入出力インターフェース部の 5V 電源を供給します。DC/DC 電源部の概要を図 17 に示します。

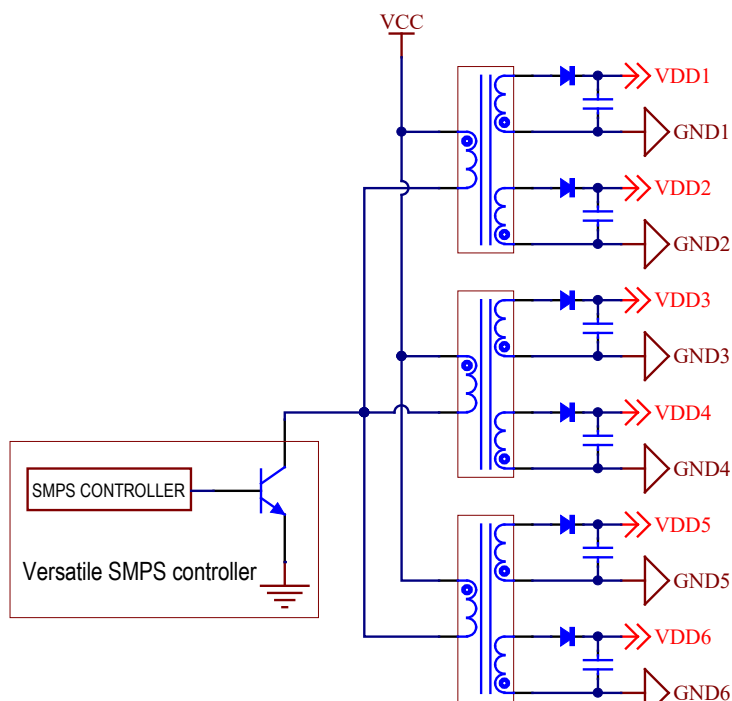


図 17. DC/DC 電源部

(4) ゲート駆動・保護回路部

本ドライバボードのゲート駆動・保護回路部の構成を図 18 に示します。各部定数等の詳細は、ドライバボードのアプリケーションノート(JMH-00015)の部品表を参照ください。

ゲート駆動電流のピーク値は (ゲート駆動電圧) / (ゲート抵抗) で 10A 前後と大きく且つ高周波成分を含み、ゲート駆動部のグラウンド (PGND) の電位を変動させるため注意が必要です。本ドライバボードでは、IGBT ゲート駆動電流が流れるゲート駆動部と、IGBT オンチップセンサ信号を扱う保護回路部のグラウンドを、其々 PGND, AGND として分離し、ゲートドライブ IC M8160xJFP の近傍で PGND と AGND を接続しています。PGND と AGND の分離は、保護回路部のグラウンド (AGND) 電位の変動を抑制し、保護回路の誤動作を防止します。

ゲートドライブ IC M8160xJFP は 27pin に入力するゲート駆動信号に従い、21pin の OUT1 へゲート駆動電圧を出力します。

J1 シリーズ IGBT モジュールは、コレクタ電流に比例する電流が流れるオンチップ電流センサを持ちます。オンチップ電流センサ出力をセンス抵抗 (

図 18 中の R32) でセンス電圧に変換し、ゲートドライブ IC M8160xJFP の短絡 (SC) 及び過電流 (OC) 検出端子に入力します。

短絡 (SC) を検出すると、OUT1 出力がハイインピーダンス (HiZ) 状態となり、18pin の OUT2 出力で IGBT ゲートを直接シンクします。

OUT2 と IGBT ゲート間の抵抗 (

図 18 中の R29) を通常のターンオフ用ゲート抵抗 (

図 18 中の R13) より大きな値とし、ソフト遮断動作します。

過電流 (OC) を検出した場合には、OUT1 出力がハイインピーダンス (HiZ) 状態となり、17pin の OUT3 出力で IGBT ゲートを直接シンクします。OUT3 と IGBT ゲート間の抵抗 (

図 18 の R31) を通常のターンオフ用ゲート抵抗 (

図 18 中の R13) より大きな値とし、ソフト遮断動作します。

短絡 (SC) と過電流 (OC) で独立したソフト遮断回路 (OUT2, OUT3) を持ち、其々の状態に応じた最適なソフト遮断動作が可能です。

ゲートドライブ IC M8160xJFP の機能・動作の詳細は、M8160xJFP データシートを参照ください。

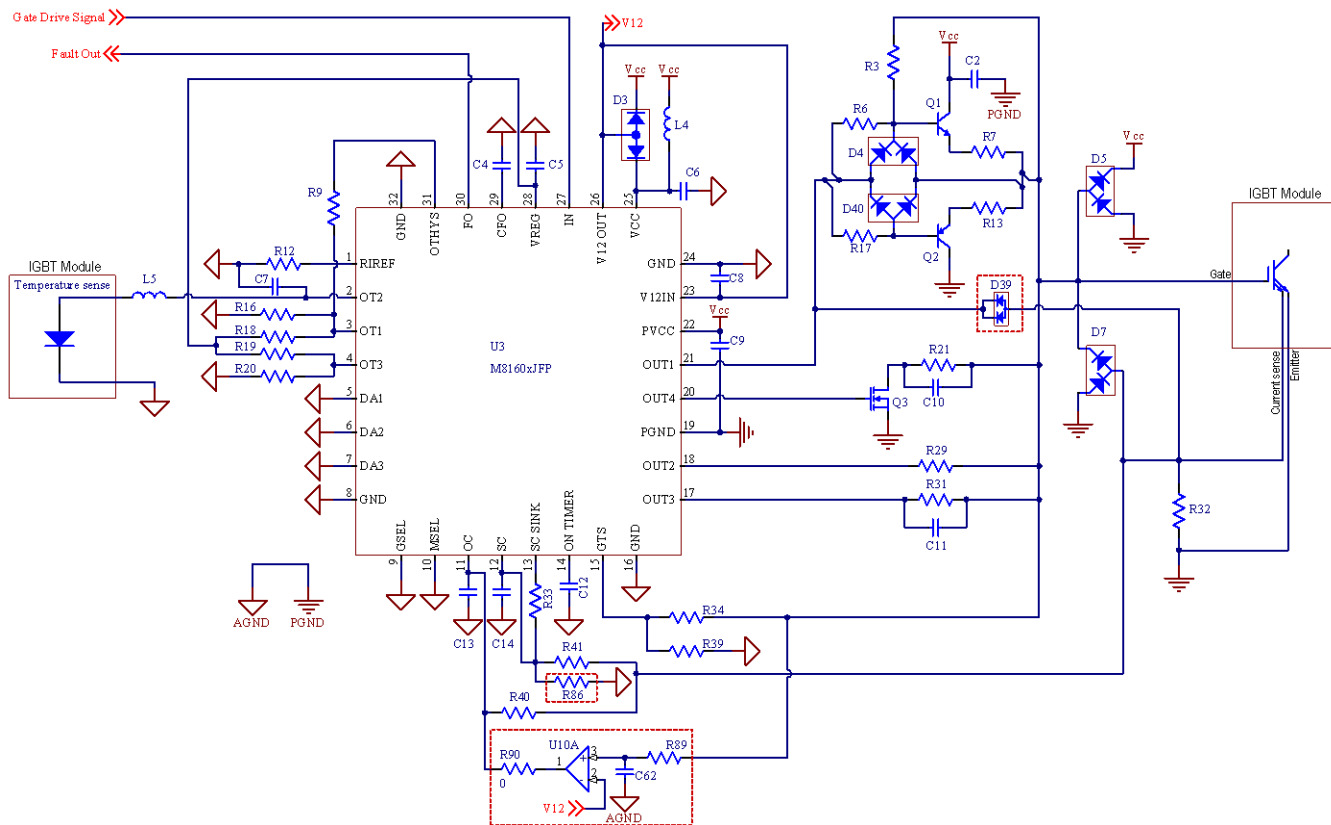


図 18. Outline of Drive and Protection circuit

(5) ゲート駆動バッファ

本ドライバボードの IGBT ゲート駆動バッファは図 2 の左側の構成としています。

一般にゲート駆動バッファには、バイポーラトランジスタによる SEPP エミッタフォロワ回路を用います。IGBT ターンオンとターンオフ用のゲート抵抗を切り替える場合、図 2 右側に示すよう各トランジスタ Q1, Q2 のエミッタと IGBT ゲート間に、ターンオン用ゲート抵抗 (R7) とターンオフ用ゲート抵抗 (R13) を其々実装します。

従来から用いられている図 2 右側の回路構成の場合、図 20 に示すように IGBT のターンオン/ターンオフ時にトランジスタ Q1, Q2 のベースに数 V の逆バイアスが印加されます。その為ゲート駆動バッファのトランジスタはベースの逆バイアス耐圧が高いスイッチング用トランジスタを選定するとともに、逆バイアスによる劣化が生じないことを確認する必要があります。

本ドライバボードのゲート駆動バッファは、図 2 左側に示すように、各トランジスタのベースと IGBT ゲート間に接続したダイオードが、ベースへの逆バイアス印加を防止します。

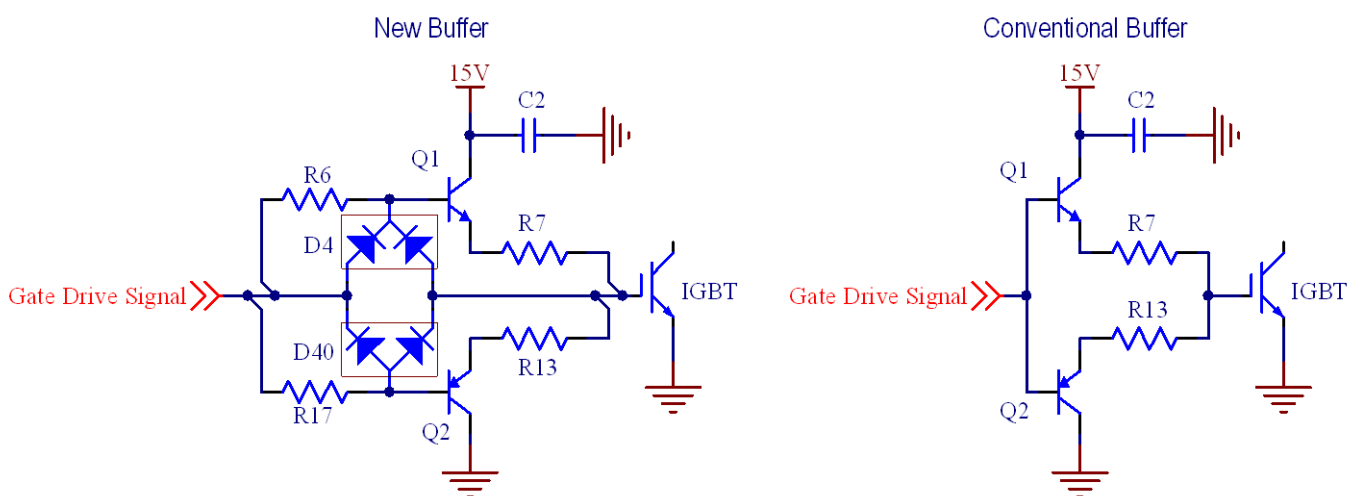


図 2. Gate Drive Buffer

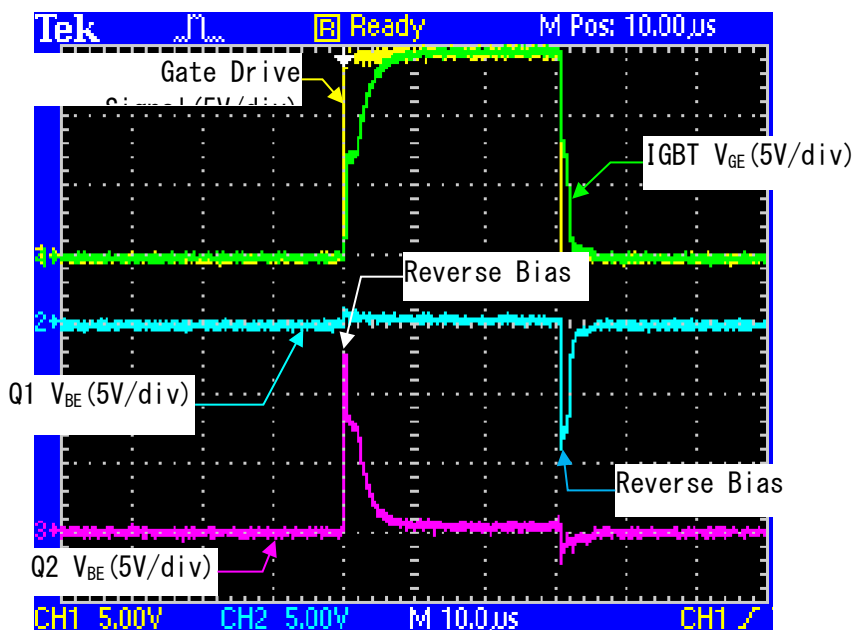


図 20. Measured waveforms of base voltage in conventional buffer circuit

(6) 短絡 (SC) 保護

ゲートドライブ IC M8160xJFP は過電流 (OC) 保護回路と独立した短絡 (SC) 保護回路を持ちます。短絡 (SC) 保護回路には、IGBT オンチップ電流センサ出力電圧を入力します。短絡 (SC) 保護回路のしきい値電圧 (SCトリップ電圧) は 1.0V です。

一般的な短絡 (SC) 保護回路では、ミラー期間中のセンス電圧持ち上がりによる誤動作を防止するために、ミラー期間長に応じた時定数のローパスフィルタを介してセンス電圧を入力します。しかしローパスフィルタは、短絡 (SC) 保護回路の応答遅れの要因となります。

ゲートドライブ IC M8160xJFP は、IGBT ターンオン直後の低電圧 (Low level output) 出力期間 (t_{ONTIMER}) 中、短絡 (SC) 保護回路に入力するセンス電圧を分圧する機能を持ちます。 t_{ONTIMER} 期間中、M8160xJFP の 13pin に接続する抵抗 R41 と R33 でセンス電圧を分圧することで、短絡 (SC) 保護回路の誤動作を防止します。

図 18 中の R86 は、 t_{ONTIMER} 期間後に短絡 (SC) 保護回路のしきい値を増加させる為のオプション部品です。

M81603xJFP の 12pin (SC) の測定電圧を図 4 に示します。

本ドライバボードの短絡 (SC) 保護回路は、一般的なローパスフィルタに代わり上記センス電圧分圧回路を採用した結果、短絡 (SC) 保護回路の応答遅れが最小となっています。M8160xJFP の 12pin (SC) の入力部にローパスフィルタを設けていますが、その時定数は約 $0.1 \mu\text{s}$ で、短絡 (SC) 保護回路の応答時間への影響は極わずかです。

ソフト遮断回路は後述する過電流 (OC) 保護のソフト遮断回路と独立しており、最適な遮断特性が得られます。

本ドライバボードを用いた J1 シリーズ IGBT モジュール 600A 定格品 (CT600CJ1A060) のアーム短絡波形を

図 235 に示します。短絡 (SC) 保護回路は短絡開始から約 800ns 後にソフトシャットダウン動作を開始しています。コレクタ電流はソフトシャットダウン動作開始から 200ns 間増加し続けた後に $-6.2\text{kA}/\mu\text{s}$ の傾きで減衰しています。

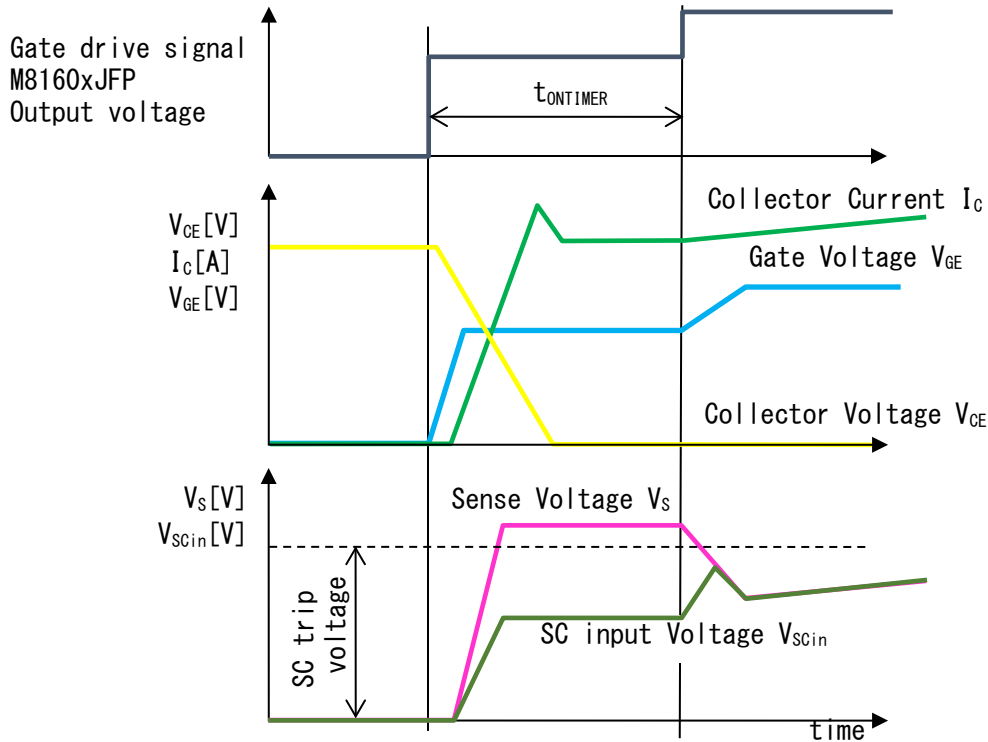


図 3. SC input voltage (V_{SCin})

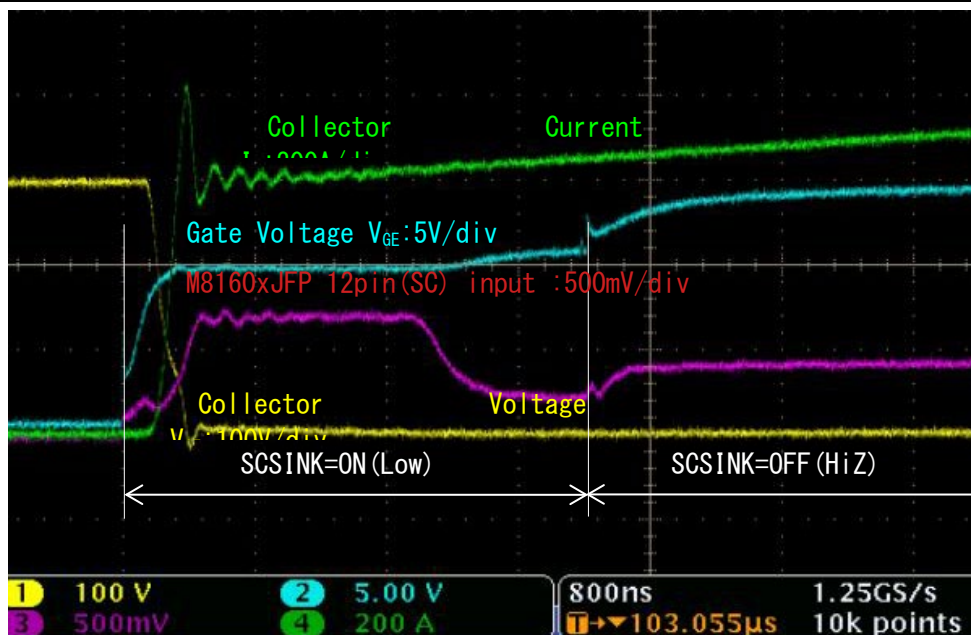


図 4. M8160xJFP 12pin(SC) input measurement waveform, CT600CJ1A060(ES1), Tj=25°C, RS=100Ω

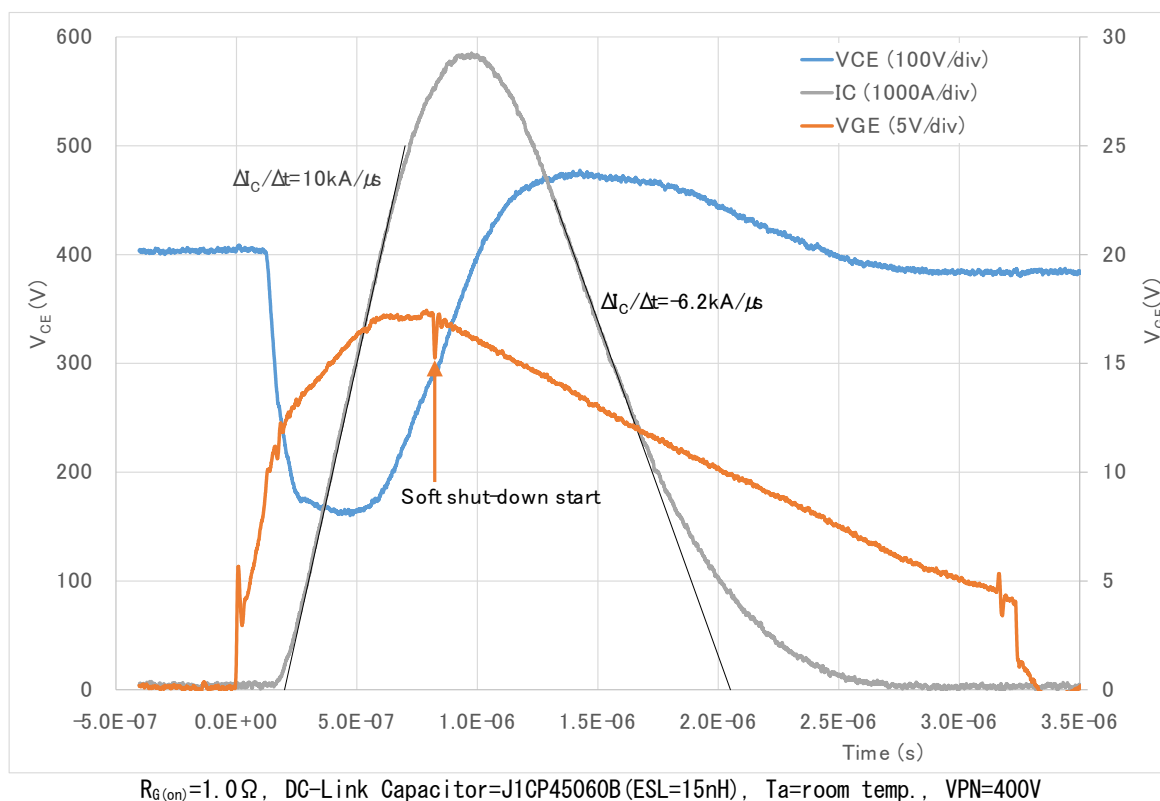


図 235. Arm-short waveform, CT600CJ1A060 U phase low side

(7) 過電流 (OC) 保護

一般にオンチップ温度センサ出力は正の温度係数を持ち、IGBT のジャンクション温度増加に伴いオンチップ温度センサ出力も増加します。その為、IGBT ジャンクション温度が増加すると、過電流 (OC) 保護が動作する IGBT コレクタ電流 (=OCトリップレベル) が低下します。ゲートドライブ IC M8160xJFP は、OCトリップレベルの温度特性補正機能を持っており、IGBT ジャンクション温度に関わらず、OCトリップレベルを一定に保つことができます。

図 6 に M8160xJFP の OCトリップレベル温度特性補正回路のブロック図を示します。オンチップ温度センサ出力は IGBT ジャンクション温度が増加すると低減する負の傾きをもっています。GSEL=Low を選択すると、OT2 端子に入力するオンチップ温度センサ出力電圧 (VOT2) を反転増幅した電圧 (VOC) がコンパレータに入力されます。IGBT ジャンクション温度が増加すると VOC も増加し、オンチップ電流センサ出力の温度特性をキャンセルします。

温度特性補正を行う場合、GSEL=Low に設定します。VOC は、

$$VOC = \frac{30k}{30k+126k} \times \left\{ 2.6 - \frac{112.5k}{R} \times (VOT2 - 2.6) - \frac{112.5k}{112.5k} \times (VDA - 2.6) \right\},$$

となります。また、MSEL=Low で R=99k, MSEL=High で R=198k となります。

図 6 中の 3bit D/A は、OCトリップレベルのオフセット補正に用い、

$$VDA = 2.86 - 0.13 \times [DA3, DA2, DA1]$$

となります。DA3=L, DA2=H, DA1=L の場合、VDA=2.86-0.13×010b=2.86-0.13×2=2.6V となります。

図 18 に示しますように、デフォルトで GSEL=Low, MSEL=Low, [DA3, DA2, DA1]=010b としています。本ドライバボードは、0Ω 抵抗を用いて GSEL, MSEL, [DA3, DA2, DA1] を、其々 High, Low どちらにも設定可能です。詳細は本アプリケーションノートに添付の回路図を参照ください。

過電流 (OC)トリップレベル温度補正が不要な場合には、GSEL=High とします。GSEL=High, MSEL=High, [DA3, DA2, DA1]=010b に設定すると、

$$VDA = 2.86 - 0.13 \times 101b = 2.86 - 0.13 \times 2 = 2.6[V]$$

$$VOC = \frac{30k}{30k+126k} \times \left\{ 2.6 - \frac{112.5k}{198k} \times (2.6-2.6) - \frac{112.5k}{112.5k} \times (2.6-2.6) \right\} = \frac{30k}{30k+126k} \times 2.6 = 0.5[V]$$

となり、従来の OCトリップ電圧=0.5V のゲートドライブ IC (M81741JFP) と同様で使用できます。

過電流 (OC) 保護のソフト遮断回路は短絡 (SC) 保護のソフト遮断回路と独立しており、最適な遮断特性が得られます。

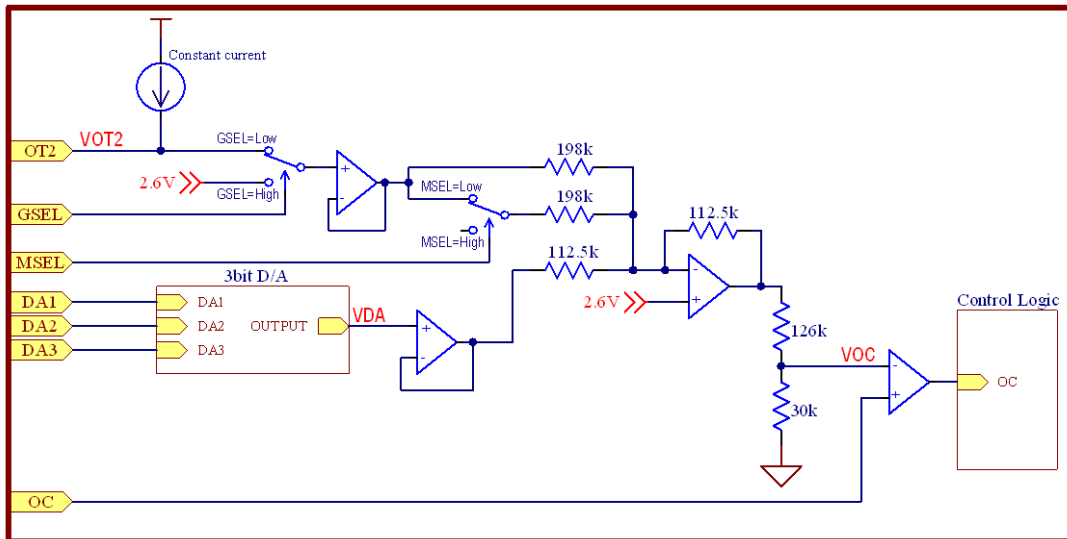


図 6. Block diagram of M8160xJFP temperature compensation circuit for OC trip level

(8) 過熱 (OT) 保護部

本ドライバボードは、J1 シリーズ IGBT モジュールのオンチップ温度センサにバイアス電流を供給する為の定電流回路を持ち、オンチップ温度センサ出力による過熱 (OT) の検出と保護を行います。OT 保護はハイサイドとローサイド U, V, W 各相に実装しています。

過熱 (OT) 保護部の構成と動作を図 7, 図 8 に示します。オンチップ温度センサに供給するバイアス電流値はゲートドライバ IC M8160xJFP の 1pin RIREF に接続する抵抗 (図 7 中の R12) で設定します。2pin OT2 より出力されるバイアス電流値 I_F は $I_F = 2.35 / R12 \times 4$ となります。本ボードでは $R12 = 47k\Omega$ とし、 $I_F = 2.35 / 47k \times 4 = 200\mu A$ に設定しています。

過熱 (OT) 保護回路の入力部は、31pin OTHYS 端子を用いて OT トリップレベルと OT リセットレベルが異なるヒステリシスコンパレータとして動作させます。2pin OT2 に接続するオンチップ温度センサの電圧が OT trip level 以下になると、過熱 (OT) 保護が働き IGBT をターンオフさせます。過熱 (OT) 保護回路はヒステリシスの設定が可能で、オンチップ温度センサ電圧が OT reset level 以上になると、過熱 (OT) 保護が解除されます。

U, V, W 相ローサイドのオンチップ温度センサ出力は、シリアル出力 (非同期, NRZ (Non-Return-to-Zero) 方式) にてコネクタ CN1 より出力されます。

またオンチップ温度センサ信号により、ターンオフゲート抵抗の切り替えと過電流 (OC) 保護回路の動作レベル (SC トリップレベル) の温度特性補正を行います。

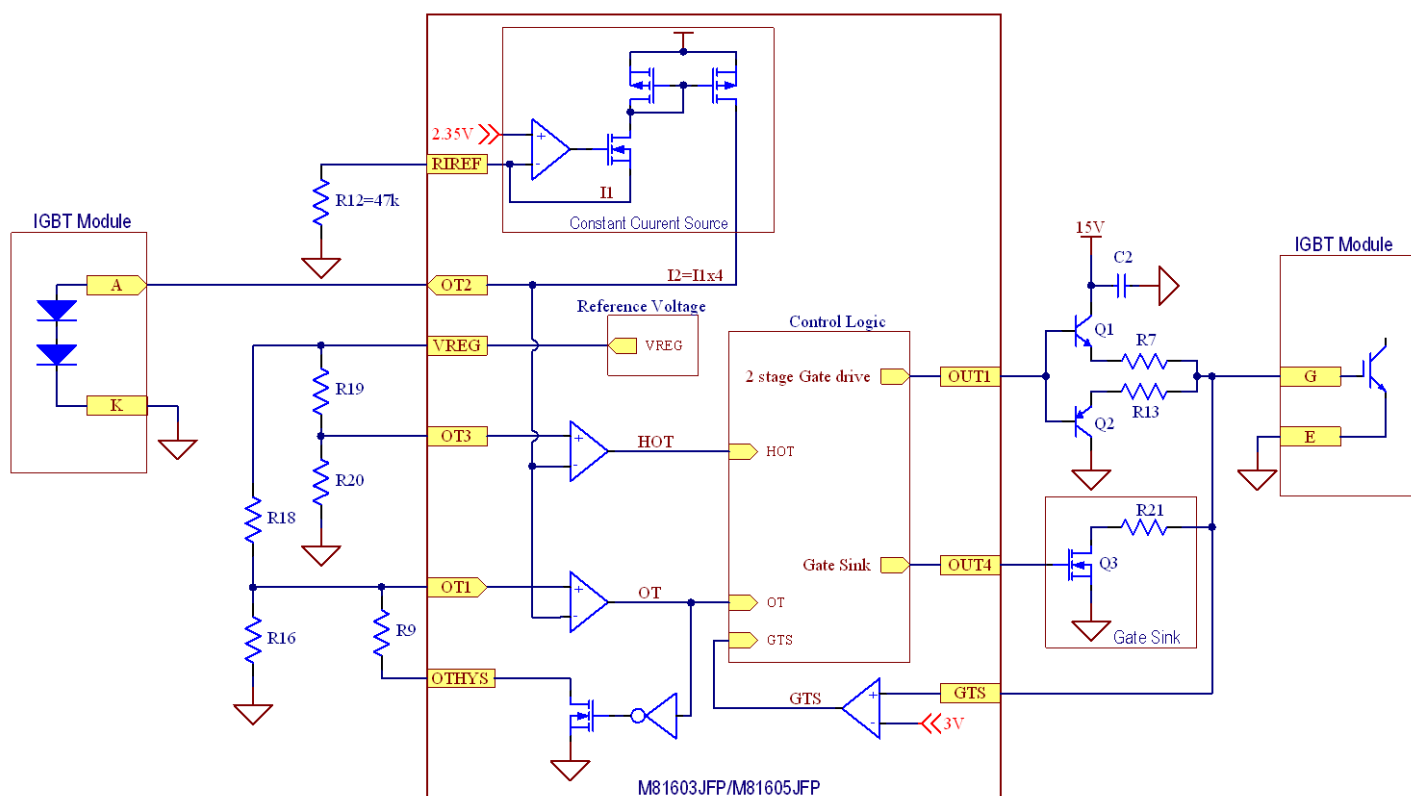


図 7. Over-temperature circuit diagram

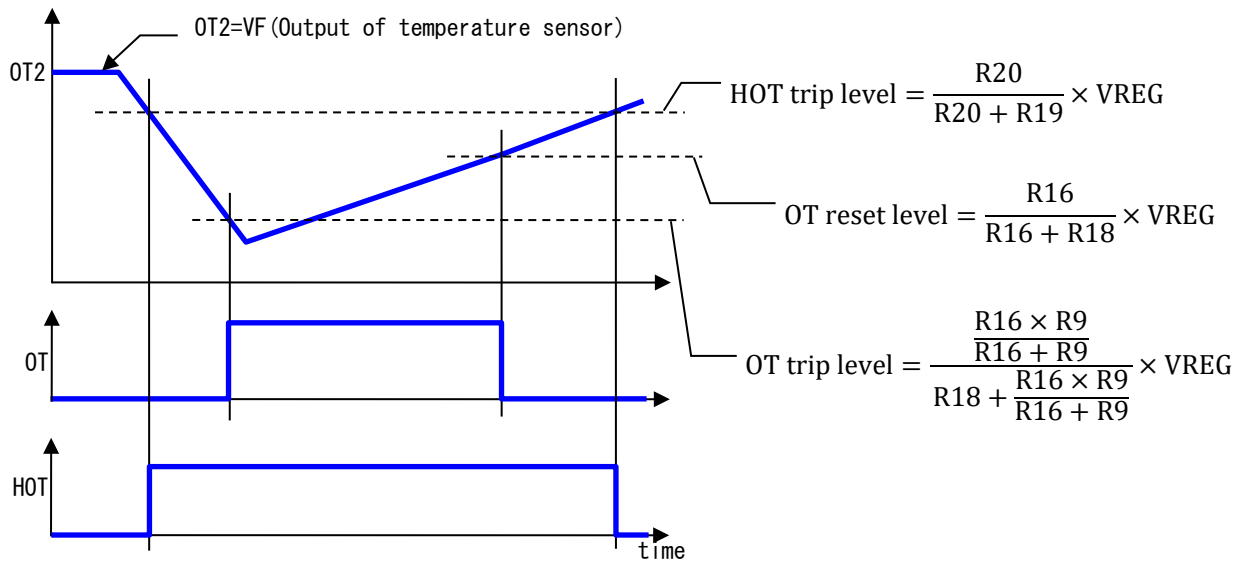


図 8. Over-temperature hysteresis operation

(9) 過電圧 (OV) 保護

本ドライバボードの過電圧 (OV) 保護回路は、J1 シリーズ IGBT モジュールの PN 主端子間電圧を、PV 端子と U 相ローサイドの信号ピンのエミッタ (UNE) 間で監視します。PN 間電圧がしきい値を超えると過電圧 (OV) 検出信号を出力し、OV 検出時に既にオン状態にあった IGBT はオン状態を保ち、OV 検出期間中にゲート駆動信号がオフになると各 IGBT の状態に応じた遮断動作を行います。OV 検出時にオフ状態であった IGBT は、OV 検出期間中にゲート駆動信号がオンになってもオフ状態を保ちます。OV 保護動作時のタイミングチャートを図 9 に示します。

過電圧 (OV) 保護回路の GND は、U 相ローサイド (UL) IGBT 駆動・保護回路の GND に接続しています。PN 間電圧は 1 チップマイクロコントローラで監視しており、過電圧 (OV) 検出のしきい値 (トリップ電圧レベル) は変更可能です。本ドライバボードと組み合わせる J1 シリーズ IGBT モジュールの定格電圧に応じて、トリップ電圧レベルを設定して出荷いたします。

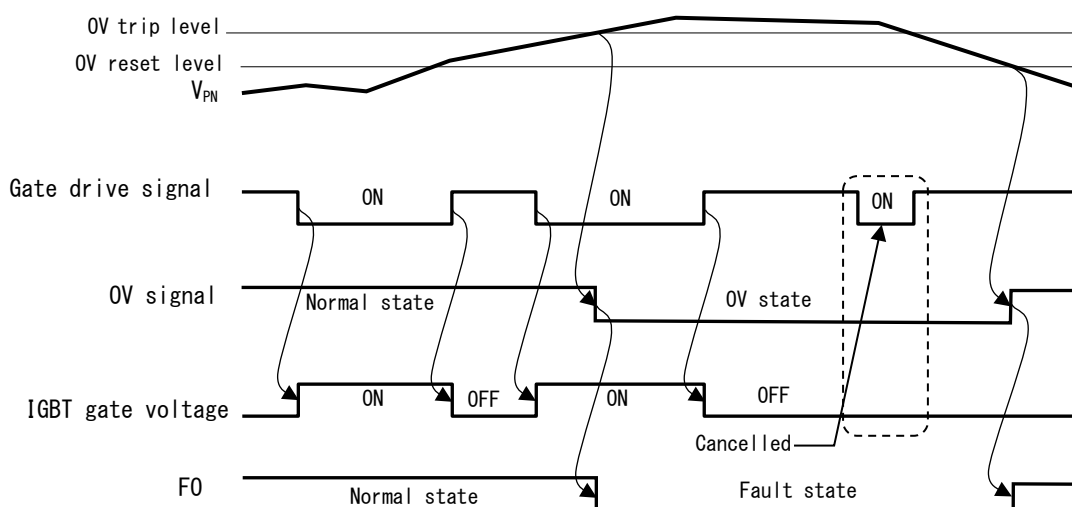


図 9. OV 保護タイミングチャート

表 3. Over-voltage (OV) protection level

Item	Specifications	
#610, #620,	Trip level	500 (V)
#611, #621	Reset level	450)

(10) テストポイント

IGBT ゲート電圧及び ASIC 主要端子信号をモニタ出来るテストポイントを設けており、容易に各種信号を測定できます。

表 4. Test point

No.	Signal name	Phase	Test point	Note
1	OUT1	U-phase H-side	TP1_UH	
		V-phase H-side	TP1_VH	
		W-phase H-side	TP1_WH	
		U-phase L-side	TP1_UL	
		V-phase L-side	TP1_VL	
		W-phase L-side	TP1_WL	
2	OUT2	U-phase H-side	TP2_UH	
		V-phase H-side	TP2_VH	
		W-phase H-side	TP2_WH	
		U-phase L-side	TP2_UL	
		V-phase L-side	TP2_VL	
		W-phase L-side	TP2_WL	
3	OUT3	U-phase H-side	TP3_UH	
		V-phase H-side	TP3_VH	
		W-phase H-side	TP3_WH	
		U-phase L-side	TP3_UL	
		V-phase L-side	TP3_VL	
		W-phase L-side	TP3_WL	
4	OUT4	U-phase H-side	TP4_UH	
		V-phase H-side	TP4_VH	
		W-phase H-side	TP4_WH	
		U-phase L-side	TP4_UL	
		V-phase L-side	TP4_VL	
		W-phase L-side	TP4_WL	
5	IGBT gate voltage (V_{GE})	U-phase H-side	TP5_UH	
		V-phase H-side	TP5_VH	
		W-phase H-side	TP5_WH	
		U-phase L-side	TP5_UL	
		V-phase L-side	TP5_VL	
		W-phase L-side	TP5_WL	
6	PGND	U-phase H-side	TP6_UH	
		V-phase H-side	TP6_VH	
		W-phase H-side	TP6_WH	
		U-phase L-side	TP6_UL	
		V-phase L-side	TP6_VL	
		W-phase L-side	TP6_WL	
7	SC Input voltage	U-phase H-side	TP7_UH	
		V-phase H-side	TP7_VH	
		W-phase H-side	TP7_WH	
		U-phase L-side	TP7_UL	
		V-phase L-side	TP7_VL	
		W-phase L-side	TP7_WL	
8	FO	Low voltage side	TP6	Use TP7 as a GND of probe.
9	GND	Low voltage side	TP7	
10	VPN	P-N Voltage	TP8	Use TP6_UL as a GND of probe.

(11) 温度センサ、PN 間電圧出力

U, V, W 相ローサイドのオンチップ温度センサ出力と PN 間電圧は、過電圧 (OV) 保護回路の 1 チップマイクロコントローラで A/D 変換し、コネクタ CN1 よりシリアル (非同期, NRZ (Non-Return-to-Zero) 方式) 出力します。

シリアル出力のタイミングチャートを図 10 に、シリアル出力仕様とデータフォーマットを表 5, 表 8 に示します。

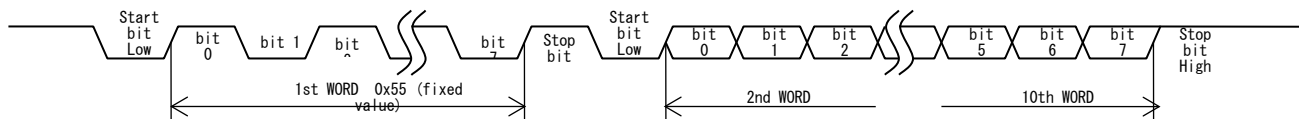


図 10. Timing chart of serial output

表 5. Specifications of serial output

Item	Specifications
baud rate	115200 baud
character length	8bit
Parity	none
Start bit	" 0" Low
Stop bit	" 1" High, length1bit
Flow control	none

表 6. Data format of serial output

No.	Data	Note
1st	0x55	Fixed data
2nd	0x55	Fixed data
3rd	P-N voltage upper 8bit	1LSB=1.096V
4th	P-N voltage lower 8bit	FSR=1121.2V
5th	U phase at low side temperature sensor output upper 8bit	1LSB=1mV FSR=4.095V
6th	U phase at low side temperature sensor output lower 8bit	
7th	V phase at low side temperature sensor output upper 8bit	
8th	V phase at low side temperature sensor output lower 8bit	
9th	W phase at low side temperature sensor output upper 8bit	
10th	W phase at low side temperature sensor output lower 8bit	

(12) 温度センサ、PN 間電圧アナログ出力

オンチップ温度センサ出力と PN 間電圧は高圧側に実装された 1 チップマイクロコントローラで A/D 変換されます。これらの信号はコネクタ CN1 からデジタルシリアル信号として出力されます。

低圧側に実装されたもう一つの 1 チップマイクロコントローラがこのデジタルシリアル信号を受信し、アナログ信号に変換しコネクタ CN1 からアナログ信号として出力します。

表 7. Temperature sensor and P-N voltage analog output

Signal name	CN1 Pin No.	Electrical characteristics	Note
VPN	12	Typical resolution = 1/32 Typical output voltage step=4.096/32=0.128 (V) Typical output voltage range=0~3.968(=0.128×31) (V) Output voltage ratio=(P-N voltage)/VPN=1121.2/3.968 (V/V)	P-N voltage
VUL	11	Typical resolution =1/1024 Typical output voltage step=4.096/1024=4 (mV) Typical output voltage range=0~4.092(=0.004×1023) (V) Output voltage ratio=(Sensor output)/VUL=1.0 (V/V)	U phase at low side temperature sensor output
VVL	10	Typical resolution =1/1024 Typical output voltage step=4.096/1024=4 (mV) Typical output voltage range=0~4.092(=0.004×1023) (V) Output voltage ratio=(Sensor output)/VUL=1.0 (V/V)	V phase at low side temperature sensor output
VWL	9	Typical resolution =1/1024 Typical output voltage step=4.096/1024=4 (mV) Typical output voltage range=0~4.092(=0.004×1023) (V) Output voltage ratio=(Sensor output)/VUL=1.0 (V/V)	W phase at low side temperature sensor output
GND	8		

特記事項

本資料に記載されている情報は、いかなる場合でも、条件、特性及び品質を保証するものではありません。弊社半導体製品は必ず本資料に記載された最大定格の範囲内でご使用いただき、また、適用される法令による要求、規範及び基準をお客様が遵守することを前提としております。

なお、弊社の権限を有する者が署名した書面による明示の承諾がある場合を除き、人身事故を招くおそれのある用途に弊社半導体製品を使用することはできません。

パワー半導体製品は、長期の信頼性(パワーサイクルやサーマルサイクル等)について寿命を有していることや、特殊環境下(結露、高湿度、高粉塵、高塩分、高地、有機物・腐食性ガス・爆発性ガスが多い環境、端子部等への過度な応力等)での使用により、故障が発生したり、誤動作したりする場合がありますので、十分ご注意ください。また、技術的要件によっては弊社半導体製品に環境規制物質等が含まれる可能性があります。詳細確認を要する場合には、最寄りの弊社営業所、あるいは代理店までお問い合わせください。

本資料の内容・データは、専門技術・教育を受けられた技術者を対象としています。弊社半導体製品のお客様用途への適合性及び適合性に関する弊社製品データの完全性については、お客様の技術部門の責任にて評価・判断してください。なお、貴社製品への適用検討にあたって、弊社半導体製品単体で評価するだけでなく、システム全体で十分に評価し、適用可否をご判断ください。必要に応じ、電源と半導体製品の間に適切な容量のヒューズまたはブレーカーを取り付けて二次破壊を防ぐなど、安全設計に十分ご注意ください。関連するアプリケーションノート・技術資料も合わせてご参照ください。

安全設計に関するお願い

弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切な三菱半導体製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について三菱電機が所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、三菱電機は責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、三菱電機は、予告なしに、本資料に記載した製品または仕様を変更することがあります。三菱半導体製品のご購入に当たりましては、事前に三菱電機または特約店へ最新の情報をご確認頂きますとともに、三菱電機半導体情報ホームページ(www.MitsubishiElectric.co.jp/semiconductors)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、三菱電機はその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。三菱電機は、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、三菱電機または特約店へご照会ください。
7. 本資料の転載、複製については、文書による三菱電機の事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたら三菱電機または特約店までご照会ください。