

“DIIPM+”によるインバータ設計最適化

市村 徹*

Optimized Inverter Design by "DIIPM + "

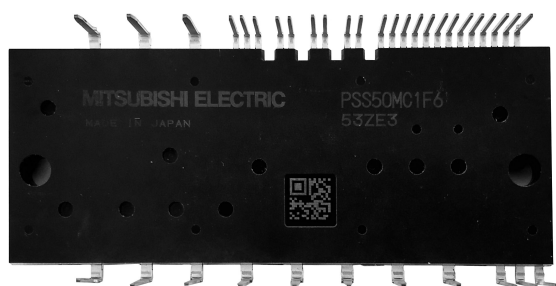
Toru Ichimura

要 旨

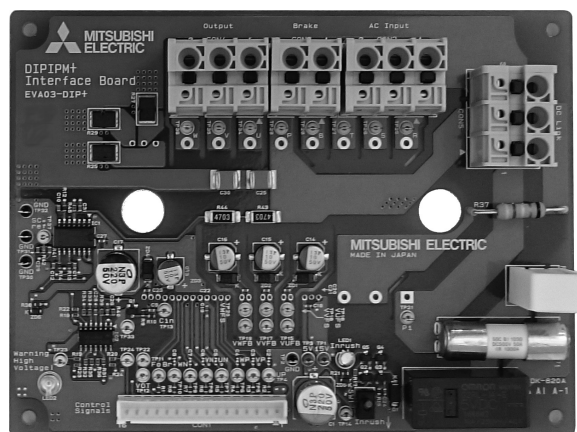
昨今、日本国内だけでなく、中国や東南アジアを始めとした新興国の発展は目覚ましく、インバータ機器の需要は拡大基調を更に強めている。この需要拡大に伴って多くの新興インバータメーカーが勃興し、既存インバータメーカーとともに絶え間なく開発が行われているため、開発に費やすことができるリソースは限られており、リソースの有効配置、開発の効率化が求められている。インバータ機器の小型化、低コスト化を実現するとともに、市場の要求に対応したインバータ機器をタイミング良く市場投入するために、インバータ機器に必須のパワー半導体デバイスの電気的特性だけでなく構造上の長所を理解し、性能を最大限に引き出す基板設計とインバータ機器設計をすることが肝要である。

三菱電機では、パワー半導体デバイスに対し、パワーチップだけを集約したIGBT(Insulated Gate Bipolar Transistor)モジュールやパワーチップと制御回路を一体化したIPM(Intelligent Power Module)、IPMをトランスファーマールド構造にして小型化した“DIIPM”などのパワーモジュールによってインバータ開発者のハードウェア設計省力化に寄与してきた。

2015年5月に発売開始した“DIIPM+シリーズ”では、DIIPMに三相コンバータとブレーキ回路を一体モジュール化し、基板とのインタフェースとなる端子配列にも工夫をこらしたことで、インバータ機器の基板設計が容易になり、インバータ機器の開発効率化が図れる。



DIIPM+シリーズ
(34.00×85.00×5.78(mm))



DIIPM+評価用インタフェース基板
(DIIPM+は基板はんだ付け面に搭載)

“DIIPM+シリーズ”の外観及び評価用インタフェース基板

DIIPM+シリーズはコンバータ回路、ブレーキ回路、三相ブリッジインバータ回路と、インバータ回路及びブレーキ回路を駆動・保護するための専用IC、上アーム電源用BSD(Boot Strap Diode)を一体化した複合パワーモジュールであり、インバータ機器のプリント配線基板上で周辺回路とのインタフェースを容易に最適化できる端子配列となっている。

1. ま え が き

当社ではコンバータ回路、ブレーキ回路、三相インバータのパワーチップを一体化した“CIBタイプ”IGBTモジュールや、三相インバータのパワーチップと制御ICを一体化してトランスファーモールド化したDIIPIMを製品化して市場の多様な要求に応えてきた。DIIPIM+はCIBタイプIGBTモジュールのパワーチップ複合化とDIIPIMの制御複合トランスファーモールド化の両方を兼ねそろえたデバイスであり、インバータ開発者の要求である設計省力化とインバータ機器の小型化を実現できるパワーデバイスである。

性能面は既出文献⁽¹⁾に譲り、本稿ではDIIPIM+の特徴である端子配列などの構造的な長がインバータ設計にとって有用である点について述べる。

2. DIIPIM+

2.1 内部構造

DIIPIM+の内部回路図を図1に示す。DIIPIM+の主回路はIGBTとFWD(Free Wheeling Diode)を1アームとして三相ブリッジ接続されているインバータ回路、ダイオードとIGBTを直列接続したブレーキ回路と、整流ダイオードを三相ブリッジ接続したコンバータ回路からなる。

インバータ回路とブレーキ回路のIGBTのゲート駆動のためにそれぞれICが接続されており、インバータ回路の上アーム駆動用IC(High Voltage Integrated Circuit : HVIC)は高耐圧レベルシフト回路が内蔵されており、フォトカプラ等の絶縁素子なしにMCU(Micro Control Unit)からの制御信号を受け取ることができ、制御電源電圧低下(Under Voltage : UV)保護機能も内蔵している。下アーム駆動用IC(Low Voltage IC : LVIC)にはIGBTの駆動回路に加え、UV保護、短絡電流(Short Circuit : SC)保護機能が内蔵されており、SC保護は主回路下アームエミッタ端子の外部に接続された抵抗器の過電流時電圧降下をLVICに入力することで高速に下アームIGBTを遮断する。LVICの保護機能が動作した際にはエラー(Fault out : Fo)信号を出力して外部に異常状態を発信する。

加えてLVIC上の温度センサでモジュール温度を検出しアナログ電圧情報として出力するVOT(Voltage Output of Temperature)機能を備えている。

2.2 端子配列

DIIPIM+はインバータ機器の主要回路をつかさどっているが、DIIPIM+単体ではインバータにはならない。そのため、DIIPIM+がプリント配線基板(Printed Circuit Board : PCB)上で容易に結線でき、組み立てられたインバータ機器が十分な性能を長期間にわたって安定して動作することを目的として、端子配列に工夫が施されている。

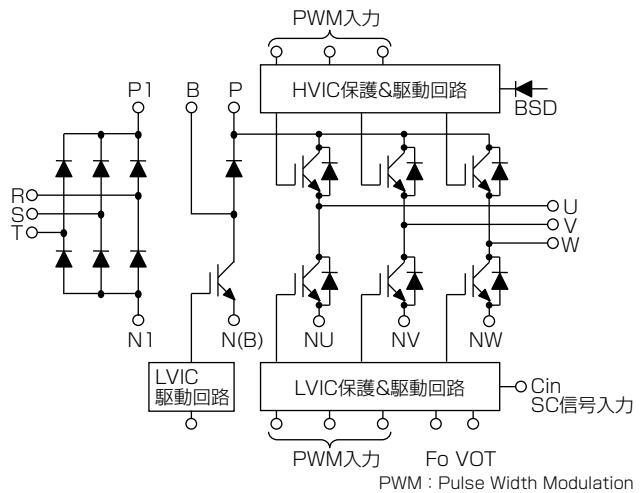


図1. DIIPIM+の内部回路図

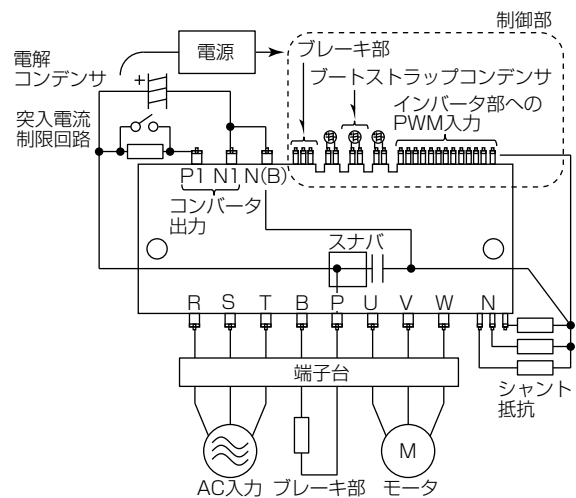


図2. DIIPIM+の外部結線

図2にDIIPIM+の外部結線図(DIIPIM+はPCBのはんだ面から挿入され、部品搭載面から透過した図)を示す。

主回路端子は多くのインバータ機器の持つターミナルの配置と最短で接続できるようにAC三相入力端子、ブレーキ端子及び三相出力端子が長辺方向の1方向に1列に並んでおり、平滑コンデンサを接続するための端子と制御出力端子はもう1方向の長辺に1列に並んでいる。

3. DIIPIM+接続回路の最適化

3.1 DIIPIM+主回路配線の最適化

DIIPIM+の主回路端子はインバータ機器の外部接続用端子台の配列に合わせて並んでいるため、PCB上の主回路配線は従来のCIBタイプIGBTモジュールを用いた結線(図3)と比較し、大幅に簡略化できる。IGBTモジュールの代わりにDIIPIMと3相ダイオードブリッジを組み合わせた結線(図4)ではIGBTモジュールと比較して配線の簡略化に対する優位性はあるが、DIIPIM+を用いた配線が最も簡略化できていることは結線に交差ができていないことから明らかである。

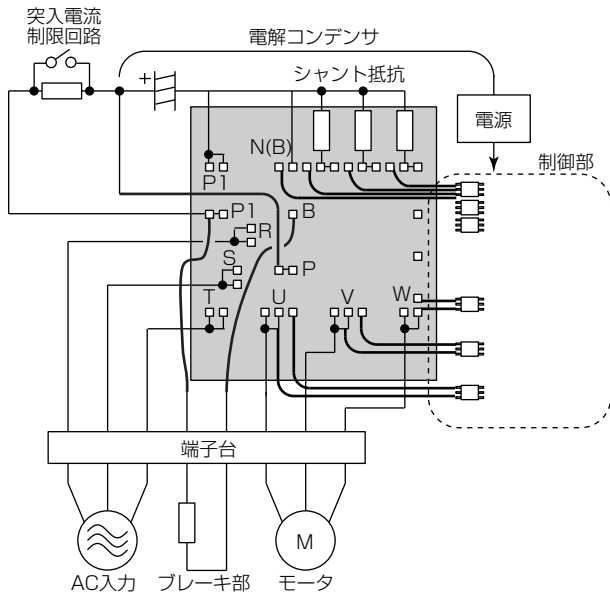


図3. CIBタイプIGBTモジュールの外部結線

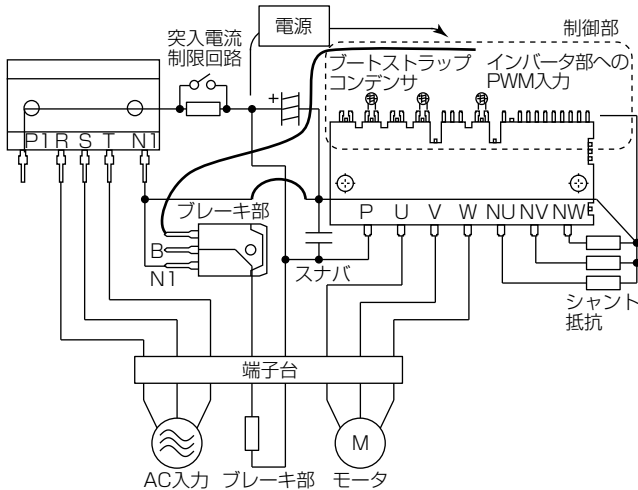


図4. DIIPM+と3相ダイオードブリッジの外部結線

PCB上の主回路配線は絶縁やノイズなど多くの問題を発生させる主要因となり得るため、主回路配線の簡略化はインバータ機器の機能及び性能を維持・向上させることになる。DIIPM+の端子配列によって、主回路配線に関する優位性をまとめると次のとおりになる。

- (1) パターン配線長が削減できる
 - (2) ジャンパー線が不要となる
 - (3) 両面基板が使用可能(多層基板不要)
 - (4) 沿面距離が削減でき、デッドスペースを大幅削減
- これらによって、PCBサイズを大幅に削減できる。

3.2 DIIPM+制御回路配線の最適化

DIIPM+にはブレーキ回路の駆動及びインバータ回路の駆動・保護機能をつかさどるHVIC及びLVICが内蔵されており、低放射ノイズと低損失を実現できるように調整済みのため、設計時にゲート抵抗を調整する必要がない。これら内蔵ICから取り出される制御端子はDIIPM+の

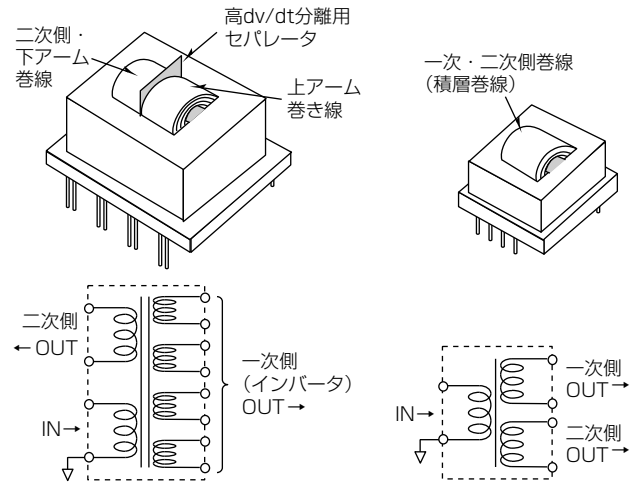


図5. IGBTモジュール用とDIIPM+用トランス比較

一辺に集積配置され、周辺回路からのノイズにさらされる小信号を扱うマイコンとの配線をコンパクトに形成し、インバータ機器の信頼性を向上させることが容易となる。

3.3 制御電源回路の最適化

インバータ回路の上アームIGBTのエミッタ電位はスイッチングごとにスイングしているため、上アーム駆動用電源はほかの制御電源と独立した電位の電源を用意する必要がある。

IGBTモジュールなどではトランス巻線を複数設けて電源とするが、トランスの出力端子間絶縁のために大型化するだけでなくIGBTのスイッチング時 dv/dt によるノイズがトランスの巻線間寄生容量を介してほかの制御電源に伝搬しないようにセパレータで分離させるなど注意して絶縁する必要がある。

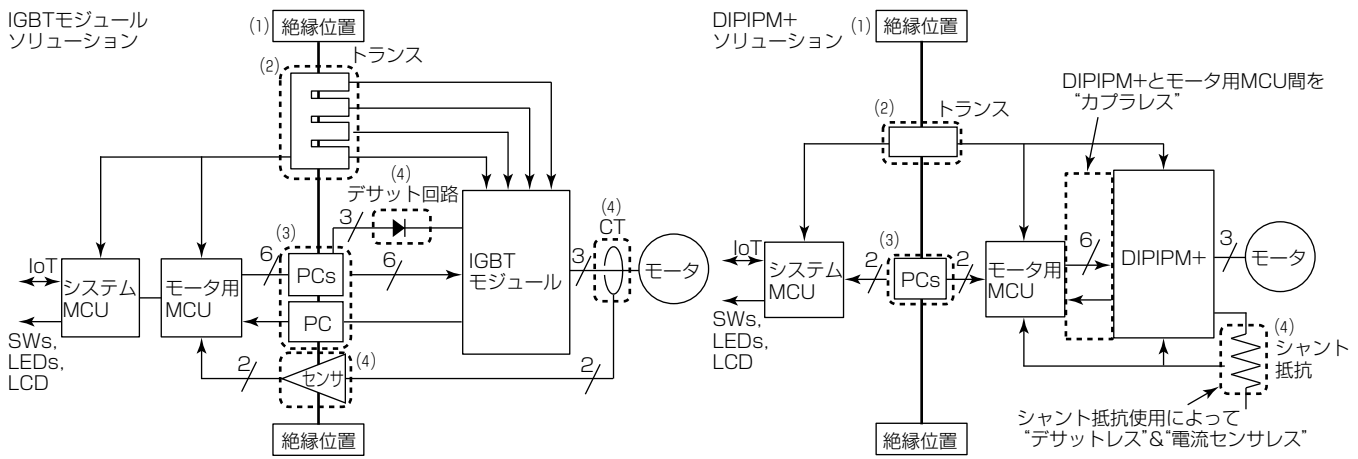
DIIPM+に使用している当社製HVICは消費電力が小さいため、上アームIGBT駆動用電源にはブートストラップ回路が使用できる。これによってトランスはインバータ回路用の15V出力1系統とMCU用1系統を用意すればよく、積層巻きなどシンプルな設計が可能となる(図5)。

さらにDIIPM+ではブートストラップ回路用の高耐圧BSDが内蔵されているため、PCB上の電源配線は単純になり、専有する面積も小さくできる。

3.4 システムコストの最適化

インバータ機器のPCB上主回路配線は通電電流に応じたパターン幅と電圧に応じた絶縁距離を確保する必要があり、配線が長くなるほどPCB面積を大きくする必要があり、基板の多層化によってPCBを小さくすることも可能だが、一般的に基板価格は層数に比例して上昇し、層間寄生容量によるノイズ伝搬が悪影響を及ぼす。

図6にIGBTモジュールを用いて構成したインバータシステムとDIIPM+を用いた場合の一例を示す。DIIPM+ソリューションではMCUとDIIPM+を非絶縁で接続す



	IGBTモジュールソリューション	DIPIPM+ソリューション
(1)絶縁位置	モーター用MCUとIGBTモジュール間	システムMCUとモーター用MCU間
(2)制御電源(トランス)	15Vフローティング×4+2次側電源×1	15V×1(モーター用MCU電源は3端子レギュレータ)+2次側電源×1
(3)フォトカプラ	高速フォトカプラ×6+低速フォトカプラ×1 高CMR	1次・2次間デジタルアイソレータ(3.3V or 5V系)×1
(4)電流検出	高耐圧高速ダイオードによるデサット方式SC保護 と合わせてCTによる電流フィードバック回路	SC保護と電流検出にシャント抵抗を活用

CT : Current Transformer

図6. インバータシステム比較

ることでフォトカプラを削減し、コストを削減するだけでなく、フォトカプラをデジタルアイソレータに変更することで寿命の懸念を小さくできる。シャント抵抗の電圧降下をMCUのADに入力することで電流センサを削減でき、DIPIPM+のSC保護機能を使えば、パワー素子の限界である活性領域特性を用いたデサット(Desaturation: Desat)回路を使わなくても精度良く過電流として検知・保護できる。このことはインバータシステム全体を考えた場合、モータの減磁電流に対する保護も兼ねることができるとを示し、電流検出回路のコスト削減に寄与することを示している。

さらに電源トランスの小型化、ジャンパーケーブルを含めた主回路配線の削減によってシステムコストは大幅な削減が可能となる。

4. むすび

Si(シリコン)パワー半導体の性能改善の理論的限界が近づいてきており、SiC(シリコンカーバイド)などのWBG(Wide Band Gap)半導体への期待が高まっているが、パ

ワーモジュールはパワー半導体だけではなく、モジュールとして構造を含めた最適化についてはまだ進化の余地がある。

パワーモジュールの使い勝手を向上させたIPMの更なる課題として、パワーモジュールが実装されるPCBとのインタフェースの重要性を理解し、低コスト、高信頼性のインバータシステムを合理的に構成し、パワー半導体の性能を最大限に引き出すための構造及び端子配列をDIPIPM+で実現した。

要旨の図はDIPIPM+評価用インタフェース基板である。この評価基板は本稿で述べたDIPIPM+の進化したインタフェースを感じてもらおうとともに、インバータシステム開発の初期コストとタイムラグを最小限で評価に着手してもらおうことを目的としているので是非一度手に取ってもらいたい。

参考文献

- (1) 山口公博, ほか: コンバータ・インバータ・ブレーキ内蔵のオールインワンタイプ“DIPIPM+シリーズ”, 三菱電機技報, 90, No.5, 303~306 (2016)