

**NEWS RELEASE**

パワーエレクトロニクス機器の高信頼性と省エネに貢献  
**電力損失が世界最小のSiCパワー半導体素子を開発**

三菱電機株式会社は、パワー半導体モジュールに搭載されるパワー半導体素子として、電流を高速に遮断する保護回路無しで使える、電力損失が世界最小<sup>※1</sup>のSiC<sup>※2</sup>パワー半導体素子を開発しました。パワーエレクトロニクス機器の高信頼性と省エネの実現に貢献します。

なお、本開発については、「ICSCRМ 2017 (The International Conference on Silicon Carbide and Related Materials)」(於：アメリカ Washington, D.C.、9月17日から開催)にて9月21日に発表しました。

※1 短絡許容時間 8 マイクロ秒以上の 1200V 耐圧パワー半導体において。2017年9月22日現在(当社調べ)

※2 Silicon Carbide (炭化ケイ素)

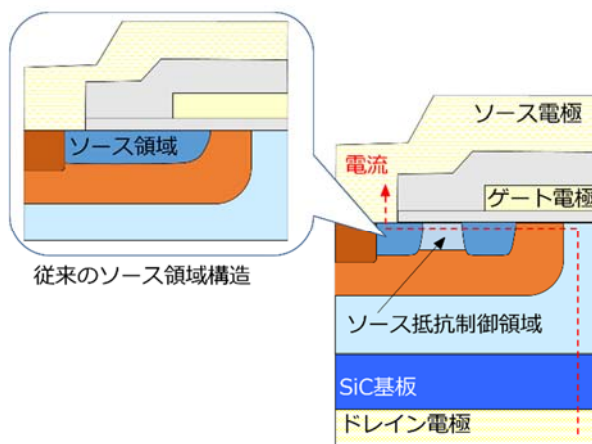


図1. 開発した SiC-MOSFET の断面構造図

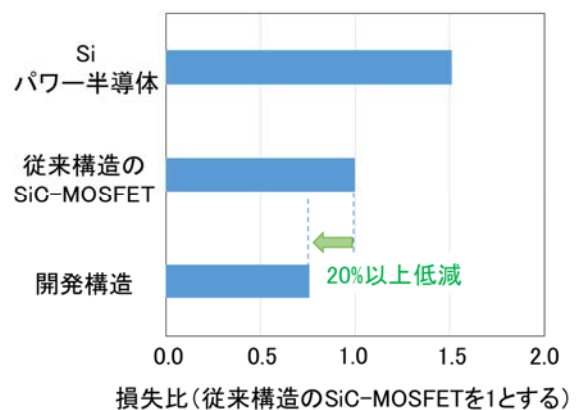


図2. 開発構造の損失低減効果

**開発の特長**

**1. 独自構造により、高信頼性と省エネを両立**

- ・通常、単一構造で構成するソース領域にソース抵抗制御領域を形成することにより、搭載機器の短絡発生時の電流を低減し、短絡許容時間を延ばして素子破壊を抑制(図1)
- ・従来構造のSiC-MOSFET<sup>※3</sup>に対し、同一短絡許容時間において、室温における素子のオン抵抗<sup>※4</sup>を40%低減し<sup>※5</sup>、20%以上電力の低損失化を実現(図2)
- ※3 Metal-Oxide-Semiconductor Field-Effect Transistor : 金属酸化膜半導体電界効果トランジスター
- ※4 パワー半導体素子の性能指数。素子面積と素子抵抗の積で表され、小型化・低抵抗化により小さくなる
- ※5 当社従来構造の1200V耐圧SiC-MOSFETとの比較において

**2. パワーエレクトロニクス機器への搭載時の回路設計負荷を軽減**

- ・様々な耐圧のSiC-MOSFETに適用できるほか、Siパワー半導体ですでに確立されている短絡保護回路技術を併用することにより、短絡時の安全な保護動作を実現可能

**今後の展開**

今後、素子の信頼性とモジュールとしての評価を進め、2020年度以降の実用化を目指します。

## 開発の背景

家電製品から産業用途、鉄道車両など幅広い分野で使用されるパワーエレクトロニクス機器では、さらなる高効率・小型化が求められています。このニーズに応えるために、パワーエレクトロニクス機器のキーパーツであるパワー半導体モジュールの素子に従来の Si より低抵抗化が可能な SiC-MOSFET を採用し、電力損失の低減を実現しています。

搭載機器での短絡発生時には、パワー半導体素子に大きな電流が流れ、破壊につながるため、この電流を短時間で遮断することが重要です。素子に SiC を用いた場合は、Si と比較して素子の抵抗が低いため、短絡時に発生する電流が大きくなり、パワー半導体素子が破壊されるまでの時間（短絡許容時間）が短くなるという問題がありました。そのため、電流を高速に遮断する保護回路を用いる対策などが必要になります。また、SiC-MOSFET では、短絡許容時間とオン抵抗はトレードオフの関係にあるため、短絡許容時間を長くするには、素子抵抗もしくはチップサイズを増加する必要があり、その改善が望まれていました。

今回開発した独自構造では、使用域の温度では低抵抗ながら、短絡発生により過剰電流が流れ温度が上昇した場合に抵抗が高くなるため電流が抑制され、短絡許容時間が長くなります。そのため、オン抵抗のトレードオフを改善でき、SiC-MOSFET の信頼性向上と小型化・省エネが実現できます。

## 特長の詳細

### 1. 独自構造により、高信頼性と省エネを両立

SiC-MOSFET のソース領域を複数に分け、ソース抵抗制御領域を形成する独自構造を開発しました。同一オン抵抗素子の比較において、短絡発生時に素子破壊につながる過剰な短絡電流が抑制されるため、短絡許容時間を長くできます。

Si パワー半導体で用いられている一般的な短絡許容時間では、Si パワー半導体比で 60%程度、従来構造の SiC-MOSFET 比で約 40%のオン抵抗低減となり、電力の低損失化を実現できます。（図 3）

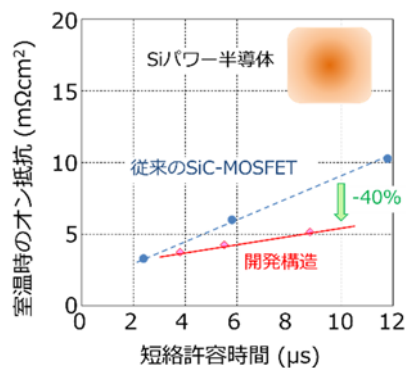


図 3. 室温時のオン抵抗と短絡許容時間の関係

### 2. パワーエレクトロニクス機器への搭載時の回路設計負荷を軽減

パワーエレクトロニクス機器では、短絡許容時間が長いほど短絡保護回路の設計が容易になり、信頼性は高くなります。開発した素子は、様々な耐圧の SiC-MOSFET に適用できるとともに、すでに技術が確立済みの Si パワー半導体で使用されている短絡保護回路の活用による短絡時の保護動作が可能です。

## 開発担当研究所

三菱電機株式会社 先端技術総合研究所

〒661-8661 兵庫県尼崎市塚口本町八丁目 1 番 1 号

FAX 06-6497-7289

[http://www.MitsubishiElectric.co.jp/corporate/randd/inquiry/index\\_at.html](http://www.MitsubishiElectric.co.jp/corporate/randd/inquiry/index_at.html)