

HVIC アプリケーションノート

目次

1. 概要	p.2
1-1. 特長	p.2
1-2. 製品形名	p.2
1-3. 応用回路例	p.3
2. 使用上の注意点	p.7
2-1. ブートストラップ回路	p.7
2-2. インターロック回路	p.10
2-3. ミラー容量による誤動作	p.11
2-4. VS負サージ	p.12
2-5. 最小伝達VCC電圧	p.13
2-6. 狭パルス入力	p.14
2-7. 過電流保護	p.15
2-7-1. センス抵抗方式	p.15
2-7-2. デサット方式	p.16
2-8. ゲート抵抗	p.18
2-9. 周辺回路注意点	p.19
2-7-1. センス抵抗方式	p.19
2-7-2. デサット方式	p.20
3. 取扱上の注意点	p.21

< High Voltage IC > HVIC アプリケーションノート

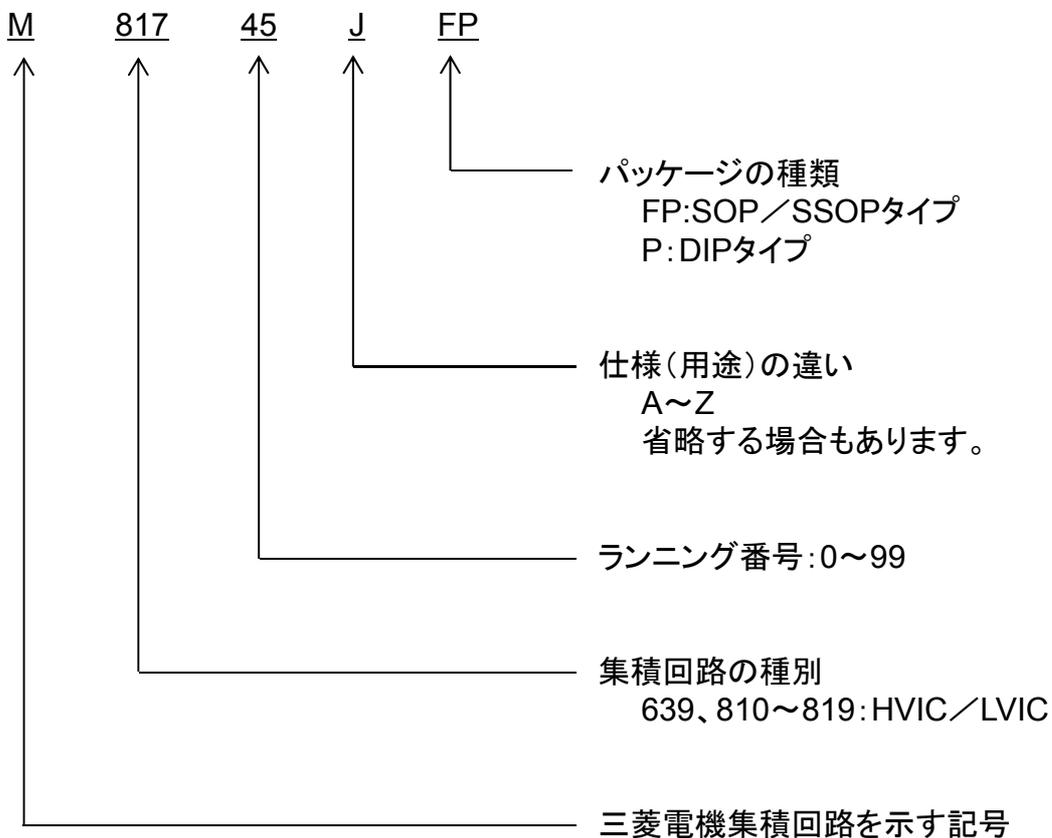
1. 概要

1-1. 特長

HVIC (High Voltage IC) は、パルストランスやフォトカプラを用いたパワーMOSFETやIGBTのゲート駆動に代わり、マイコンなどの入力信号で直接ゲートを駆動する高耐圧ICです。レベルシフト回路により、半導体チップ内部で絶縁し、また各種保護機能(電源電圧低下保護、インターロック機能、入力信号フィルター機能、エラー出力機能など)を内蔵することで機器の信頼性向上を図ることができます。三菱電機HVICは、駆動回路によく用いられるハーフブリッジタイプの製品を数多く取りそろえ、すべての製品がRoHS指令(2011/65/EU)に準拠しています。

各製品の詳細につきましては、三菱電機半導体情報ホームページ(www.MitsubishiElectric.co.jp/semiconductors/)において公開されておりますデータシート及びカタログをご参照願います。

1-2. 製品形名



1-3. 応用回路例

(1)3相モーター用ゲートドライバー(3相ブリッジ)

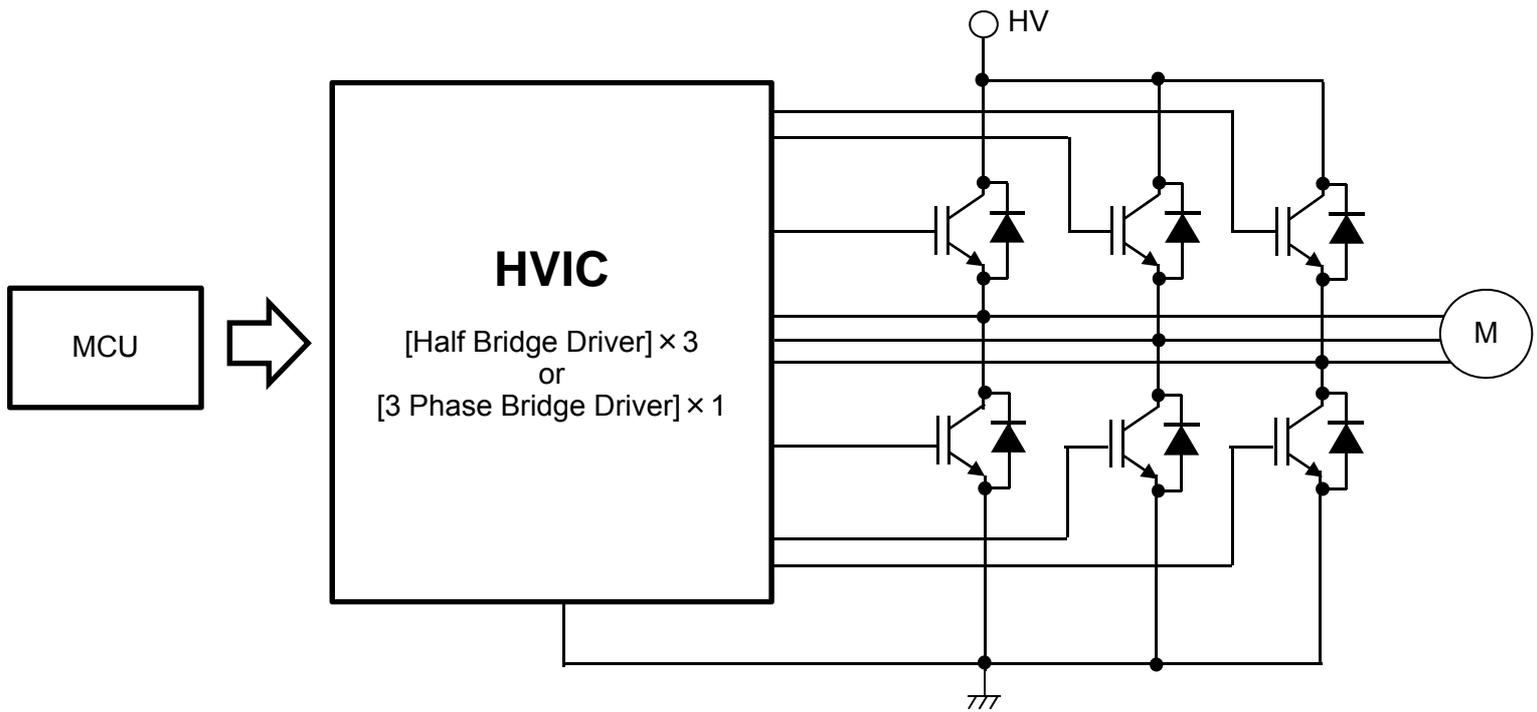


図1 3相モーター用ゲートドライバー(3相ブリッジ)

(2)照明用ゲートドライバー(ハーフブリッジ)

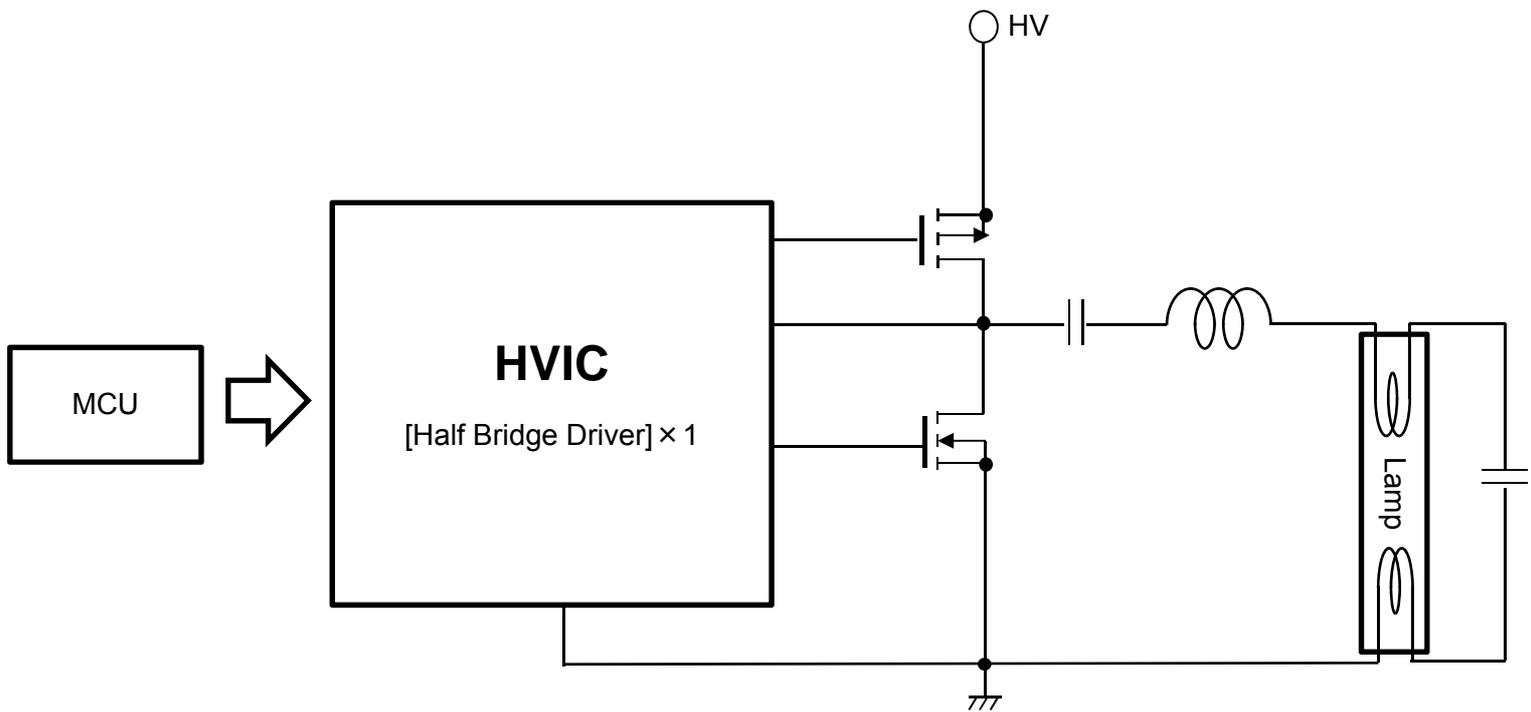


図2 照明用ゲートドライバー(ハーフブリッジ)

(3)DC-DCコンバーター用ゲートドライバー(ハイサイド)

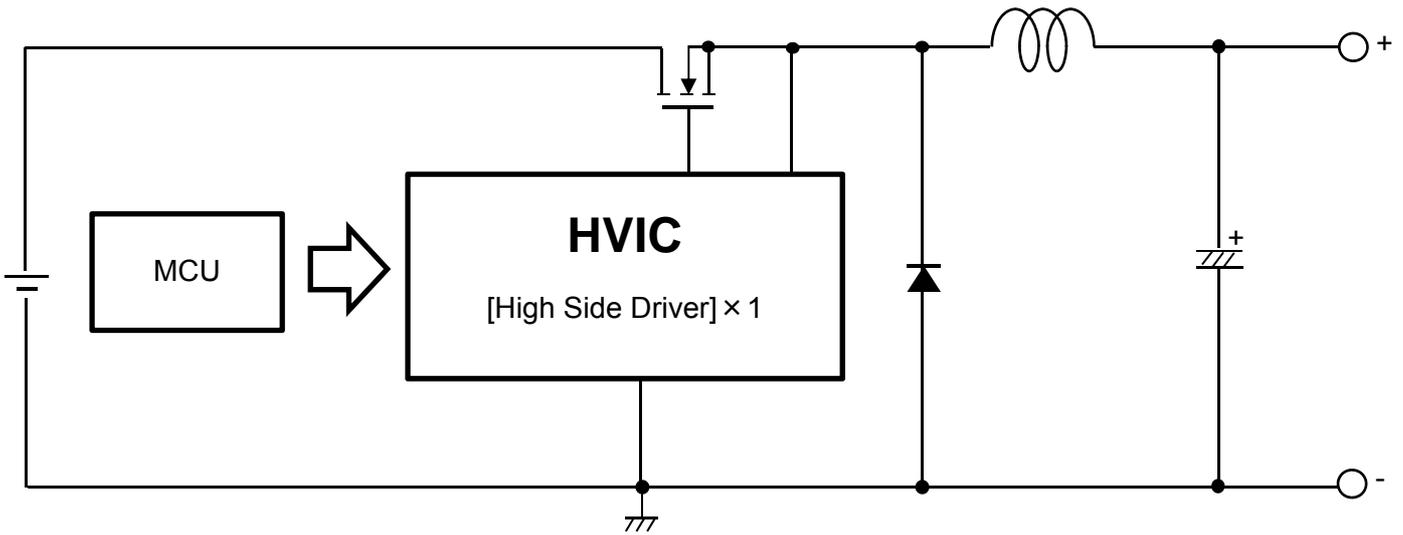


図3 DC-DCコンバーター用ゲートドライバー(ハイサイド)

(4)照明用ゲートドライバー(フルブリッジ)

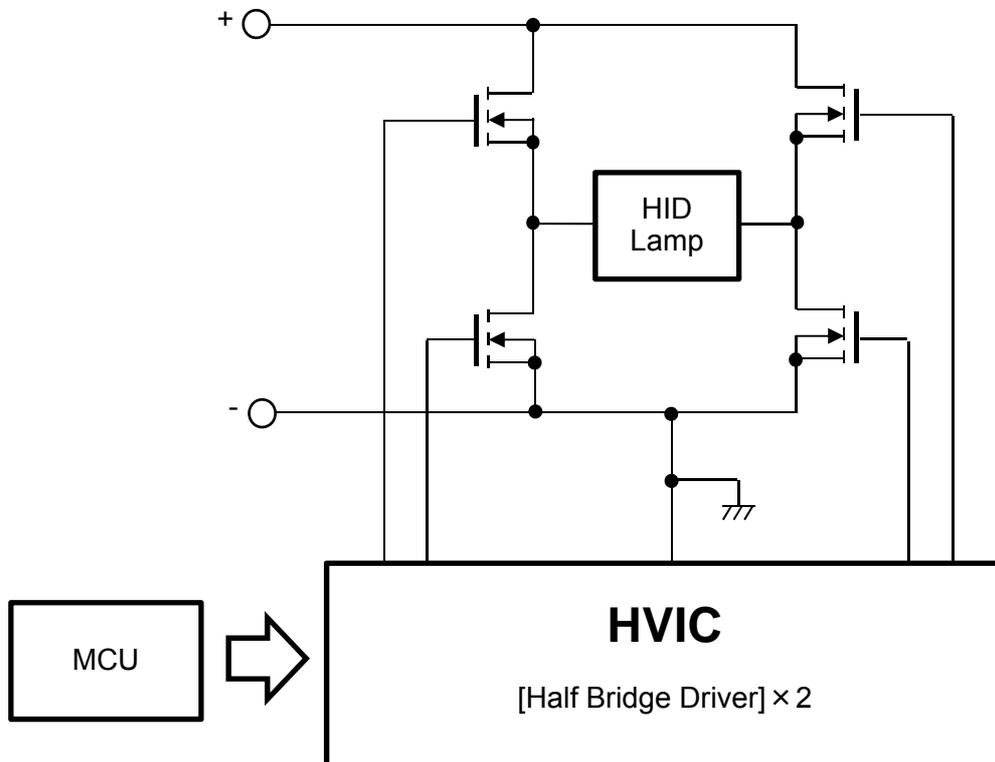


図4 照明用ゲートドライバー(フルブリッジ)

(5) IHクッキングヒーター用ゲートドライバー(ハーフブリッジ)

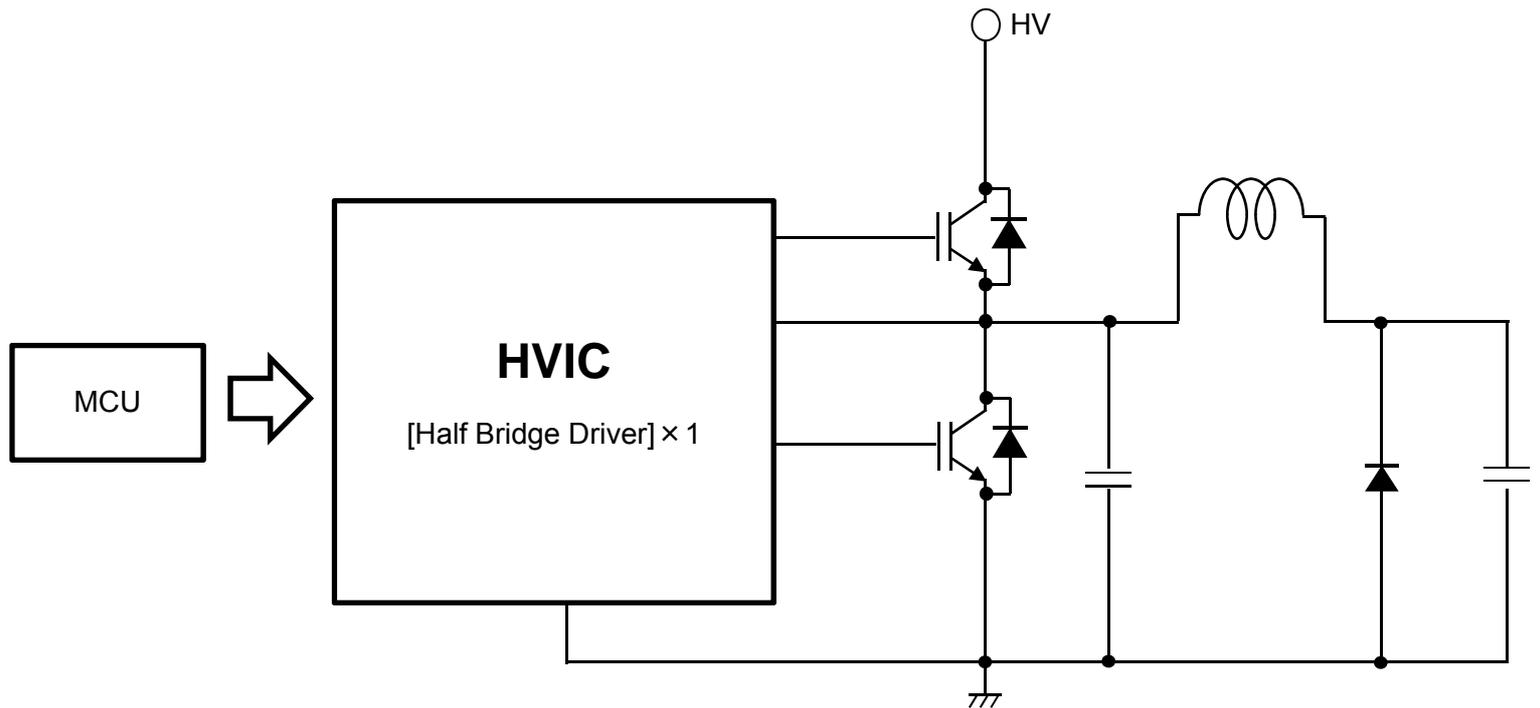


図5 IHクッキングヒーター用ゲートドライバー(ハーフブリッジ)

(6) PFCデュアル制御用ゲートドライバー(ローサイド)

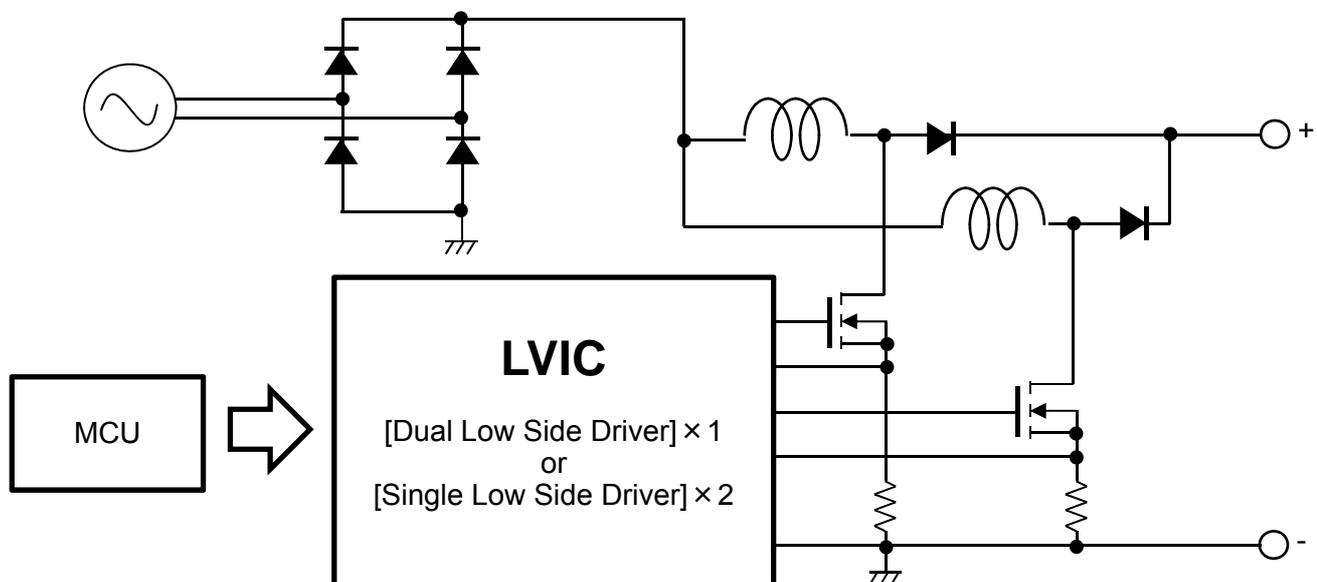


図6 PFCデュアル制御用ゲートドライバー(ローサイド)

(7)ブレーキ回路用ゲートドライバー(ローサイド)

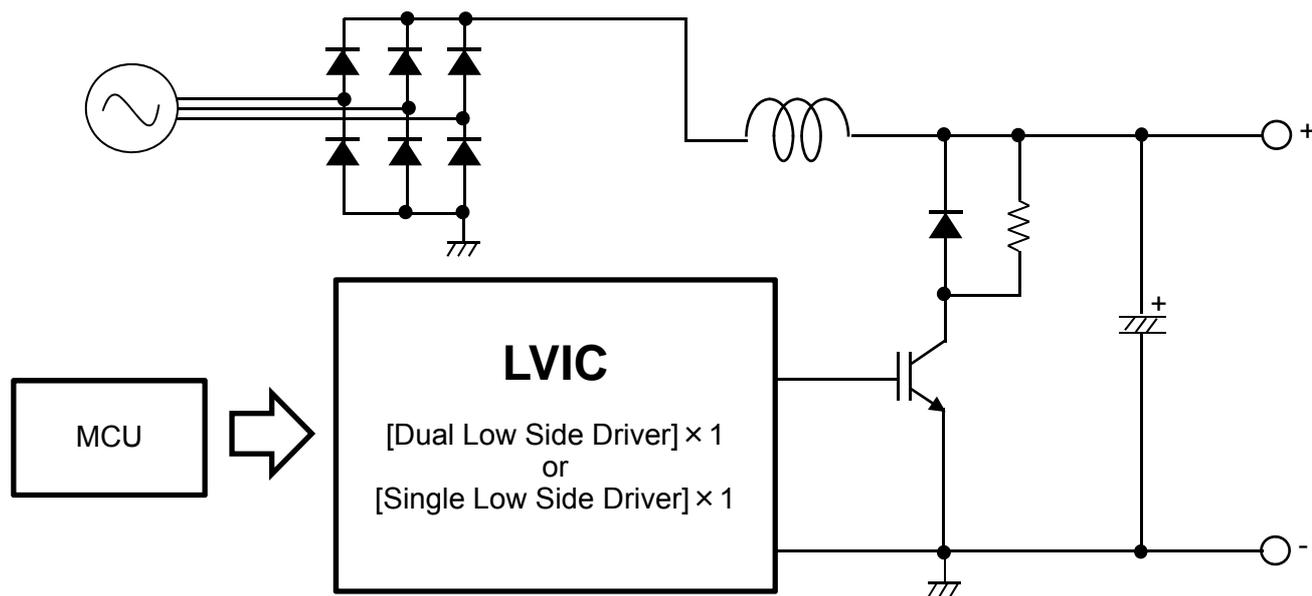


図7 ブレーキ回路用ゲートドライバー(ローサイド)

2. 使用上の注意点

2-1. ブートストラップ回路 (対象:HVIC)

①ブートストラップ回路方式と基本動作

ハイサイドIGBT/MOSFETにおいて、エミッタ/ソースの対GND電位は、アプリケーションの動作により0VからHV端子電圧に近い値まで変化します。そのため、ハイサイドIGBT / MOSFETを駆動するには、HVICのハイサイド駆動回路の電源は、ハイサイドIGBT/MOSFETのエミッタ/ソース電位よりVBSだけ高い電位となる必要があります。この電圧を印加するための方式としてフローティング電源方式があります。フローティング電源方式の接続例を図8に示します。

フローティング電源方式によるハイサイド駆動電源の代わりに、VCC電源からR1、D1を通してC1を充電し、その電圧でHVICのハイサイド駆動回路を動作させる方式をブートストラップ回路方式と呼びます。図9にブートストラップ基本回路図を示します。

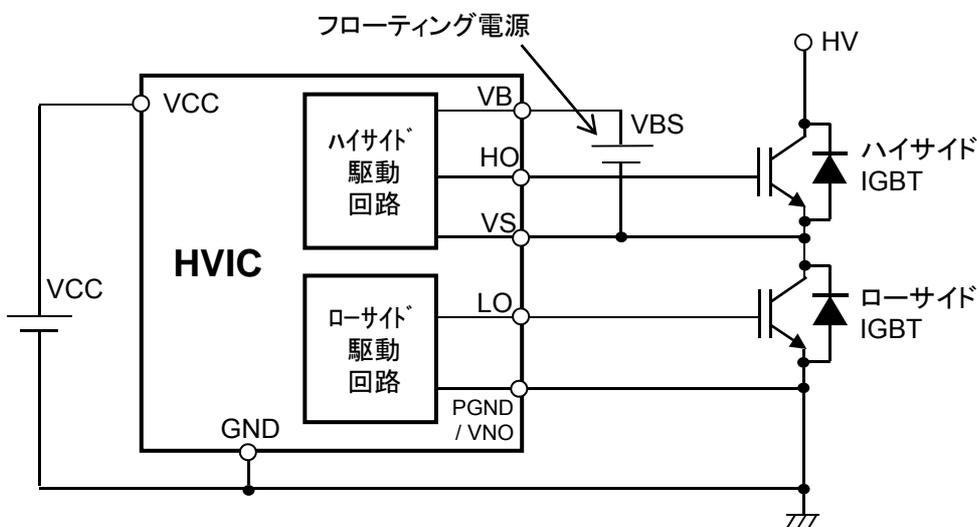


図8 ハイサイド駆動フローティング電源方式

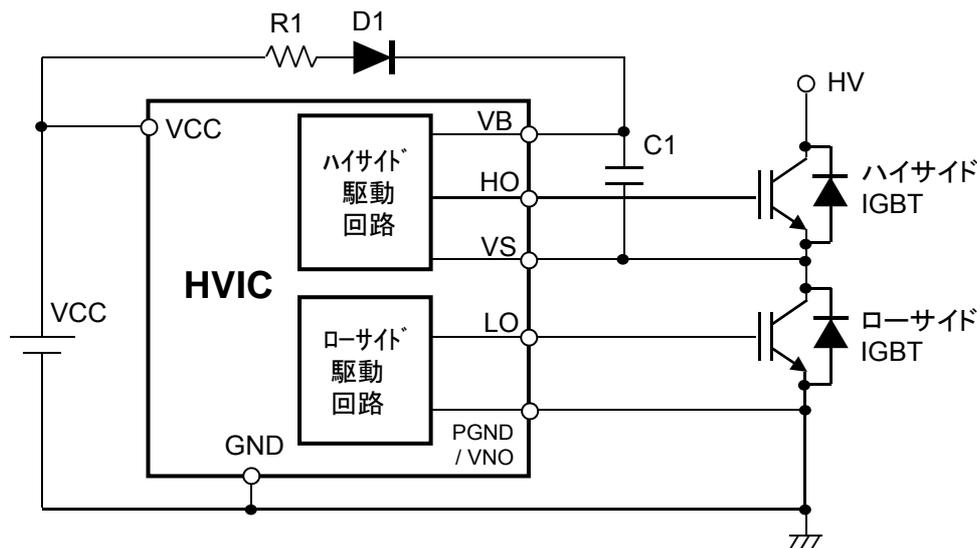


図9 ハイサイド駆動ブートストラップ回路方式

②HVIC動作時の充放電電流経路

図10にHVICのブートストラップ方式における定常動作時のC1への充放電電流経路を示します。

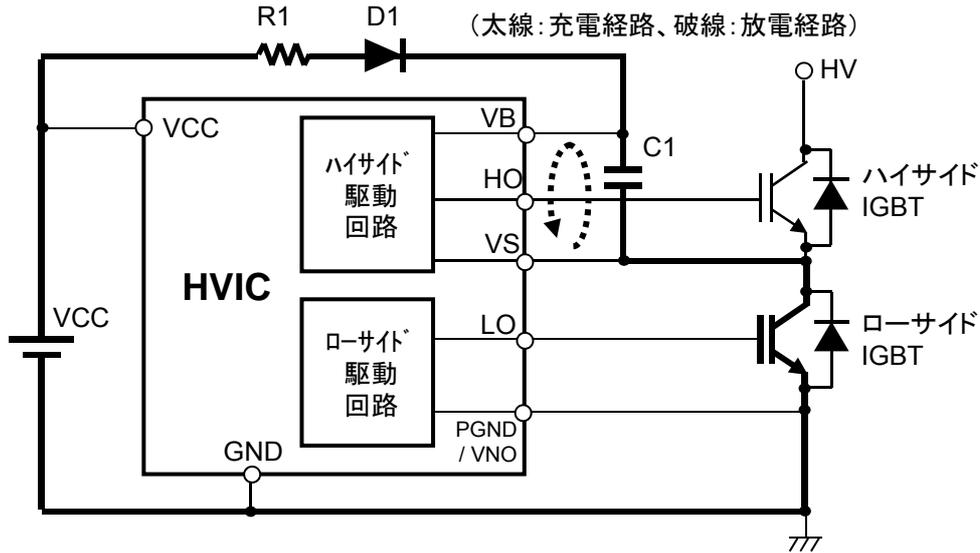


図10 ブートストラップ回路の充放電電流経路

③初期充電及びC1端子電圧について

ブートストラップ方式において、C1の端子間電圧によりHVICのハイサイド駆動回路が動作することを示しましたが、HVICへの電源投入後、ハイサイド駆動回路を動作させるためには、まずC1の電圧を十分に高い電圧(HVICのUVトリップ電圧+マージン以上)まで充電する必要があります。これをC1の初期充電と呼び、図10ではローサイドのIGBTをONさせる制御信号を入力して、C1の初期充電を行う必要があります。

また、HVICの定常動作時には図10のローサイドIGBTがOFFしている時間は、HVICのハイサイド駆動回路の消費電流とC1のリーク電流により、C1の電位が低下します。やはりこの時も、C1の端子電圧がHVICのUVトリップ電圧以下にならないように、ローサイドIGBTのオフ時間を設定する必要があります。図11にC1端子電圧及びHVICの入出力信号を示します。

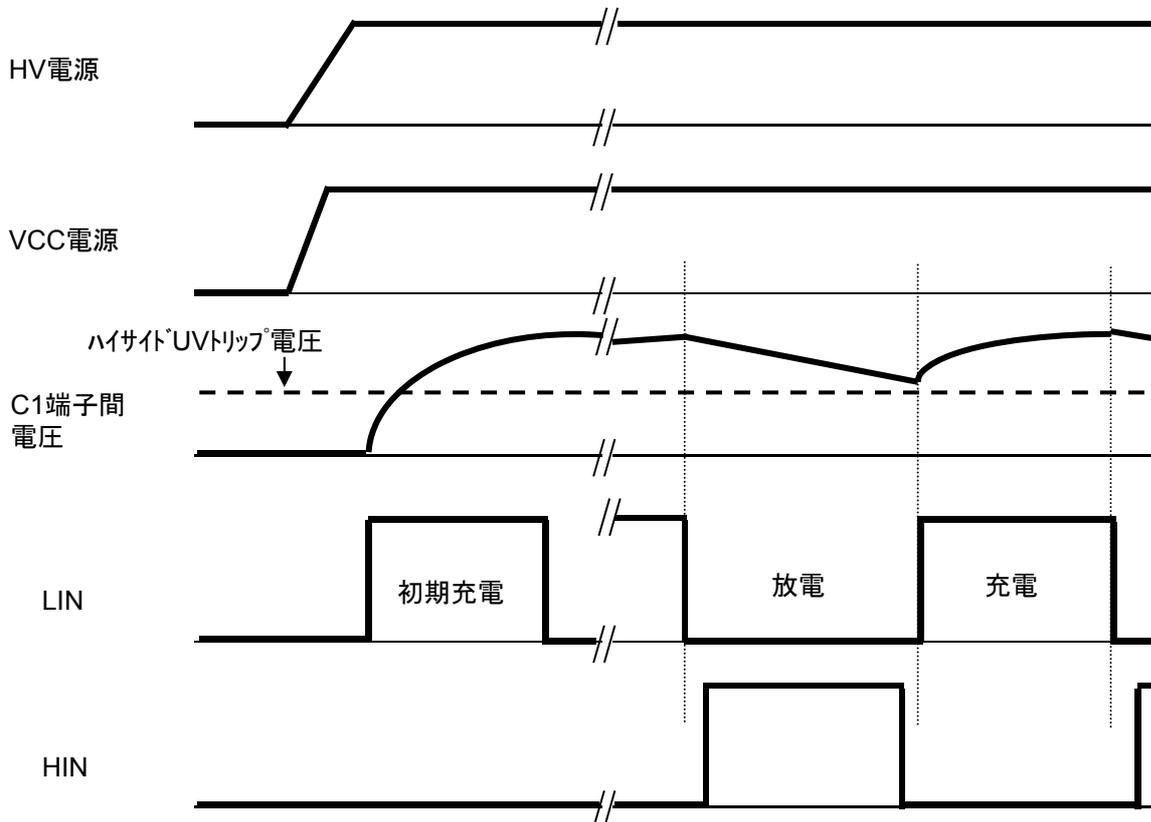


図11 初期充電と定常動作時の充放電タイミングチャート

④ブートストラップ回路の各定数(R1、C1、D1)設定について

・ブートストラップコンデンサ(C1)の設定

ハイサイドIGBTを駆動させるために、ローサイドIGBTをスイッチングさせてブートストラップコンデンサに電荷を充電させます。このときのブートストラップコンデンサC1の充電電圧VC1は、ダイオードD1のVFとローサイドIGBTのVceの電圧降下により

$$VC1 = VCC - VF - Vcd \cdots (1)$$

となります。

ハイサイドIGBTの最大オンパルス幅T1でのハイサイド駆動回路電流IBSによるC1の放電許容電圧ΔVから設定し、

$$C1 = IBS \times T1 / \Delta V + \text{マージン分} \cdots (2)$$

となります。IBSはIGBTのゲート容量、キャリア周波数によって変わりますので、セットにて評価願います。

(1)式、(2)式よりC1を設定することができますが、簡易計算式ですので、セットにて評価の上、C1を設定願います。

尚、コンデンサの種類につきましては、温度・周波数特性の優れたノイズ除去用としてのセラミックコンデンサと、温度・周波数特性の優れた電解コンデンサを並列に接続していただくことを推奨します。

・抵抗(R1)の設定

R1は初期充電時の突入電流制限のために必要です。C1を充電する時間はC1とR1によって決まります。よって、R1の値はローサイドIGBTの最小オン時間をT2としたときに、このT2にてC1をΔVだけ充電できるように設定します。

・ダイオード(D1)の選定

耐圧1200V／600V以上の高速リカバリーダイオードを推奨します。

2-2. インターロック回路 (対象: インターロック回路内蔵HVIC)

ハイサイド、ローサイド同時オン信号が入力された時に、ハイサイド、ローサイド出力が同時にHIGHの状態(アーム短絡)とならないように、インターロック回路が内蔵されています。インターロックの仕様としては以下に示す二つの方式があります。各HVICがどちらの方式かについては、データシートをご確認ください。

① 同時オン信号入力時、ハイサイド、ローサイド出力をどちらもLOWとする方式

・Active-Highの品種

HIN = LIN = “H”(オン)が入力されると、図12に示します論理回路にて、ハイサイド、ローサイド出力をどちらも“L”(オフ)とすることで、外部パワー素子(IGBT/MOSFET)のアーム短絡を防ぎます。

・Active-Lowの品種

HIN = LIN = “L”の時に出力“H”(オン)となりますので、図12の回路とは論理が逆となりますが、同様の考え方でインターロック回路を構成しています。

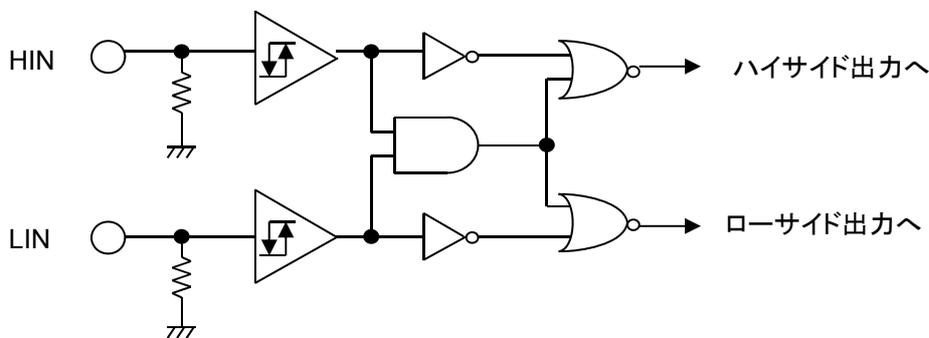


図12 インターロック回路(出力LOW方式)

② 同時オン信号入力時、ハイサイド、ローサイド出力状態を維持する方式

・Active-Highの品種

HIN = LIN = “H”(オン)が入力されると、図13に示します論理回路にて、ハイサイド、ローサイド出力が前の状態を維持することで、外部パワー素子(IGBT/MOSFET)のアーム短絡を防ぎます。

・Active-Lowの品種

HIN = LIN = “L”の時に出力“H”(オン)となりますので、図13の回路とは論理が逆となりますが、同様の考え方でインターロック回路を構成しています。

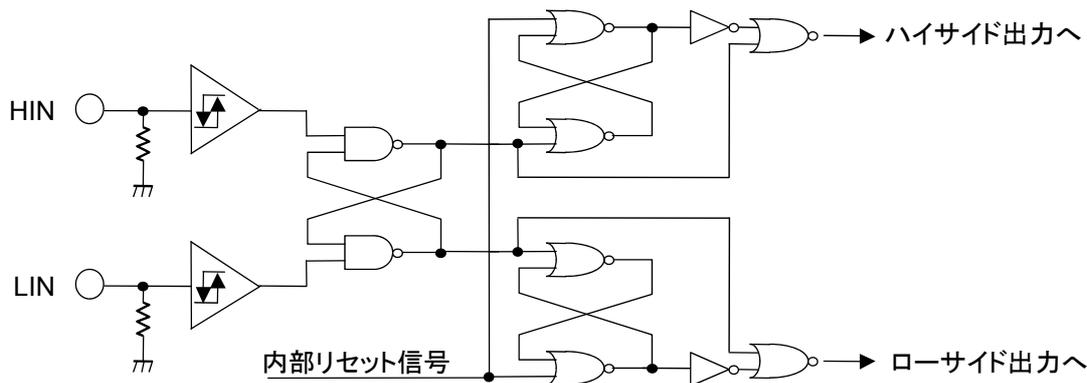


図13 インターロック回路(出力状態維持方式)

2-3. ミラー容量による誤動作 (対象:HVIC)

HVICを用いてパワー素子(IGBT/MOSFET)をオン/オフ動作させる時、HVICの特性やパワー素子中の寄生素子の影響、及び実装基板条件によって、パワー素子のゲート電位が変動して誤動作を起こす場合があります。このような誤動作のメカニズムと対策を以下に示します。図14に寄生容量による誤動作の関係を示します。(ブートストラップ回路は省略しております。)

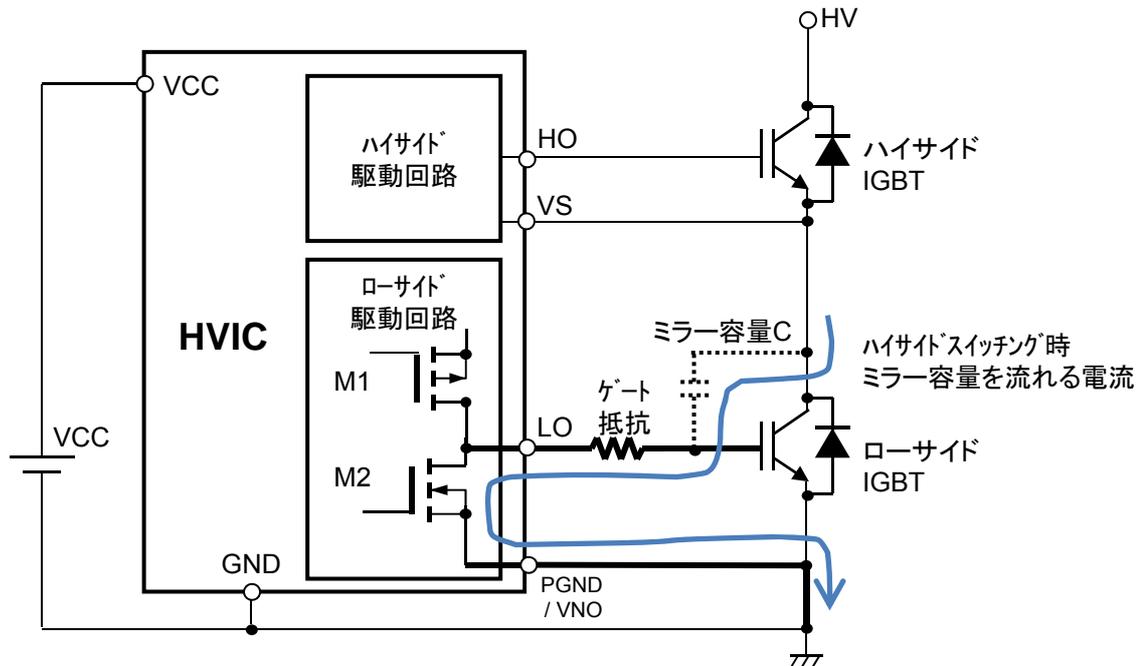


図14 外部パワー素子の寄生容量と誤動作の関係

・誤動作のメカニズム

ハイサイドIGBTがONすると、ハイサイドIGBTのエミッタの電位及び、ローサイドIGBTのコレクタ電位が上昇して、 dv/dt が印加されます。このとき、ローサイドIGBTのコレクターゲート間の寄生容量及びゲート抵抗を介して電流が流れ込むことにより、ローサイドIGBTのゲート電位が上昇します。ローサイドIGBTの閾値をこえるとハイサイド/ローサイドIGBTがアーム短絡します。

・対策

- ①ミラー容量が小さいパワー素子を選択する。
- ②ハイサイドパワー素子のゲート抵抗を大きくし、 dv/dt を小さくする。
- ③ローサイドパワー素子のゲート抵抗を小さくする。
- ④パワー素子とHVIC間の配線長を出来るだけ短く、かつ太い配線とし、配線インピーダンスを小さくする。
- ⑤ミラークランプ回路を内蔵したHVICを選択する。

ミラークランプ回路は、ミラー容量を流れる電流を、ローサイドIGBTのエミッタにバイパスし、ゲート電位の上昇を抑制する回路です。ミラークランプ回路を内蔵しているHVICについては、データシートをご確認願います。

2-4. VS負サージ (対象:HVIC)

HVICを用いてパワー素子(IGBT/MOSFET)をオン/オフ動作させる時、実装基板上の素子の配置、及び配線の影響により、HVICのVS端子電位が、GND電位に対して過渡的に負の電位となり、HVICが誤動作する場合があります。図15にVS負サージと誤動作の関係を示します。

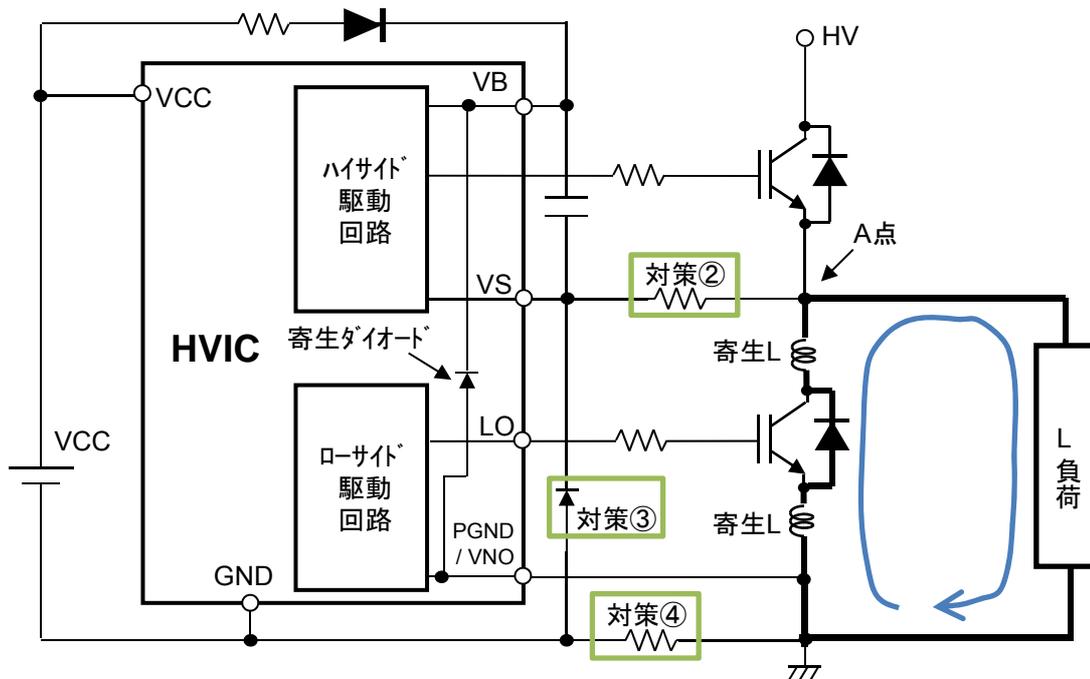


図15 L負荷接続時の誤動作

・誤動作のメカニズム

ハイサイドIGBTがOFFすると、ローサイド側がフリーホイールモードとなります。このとき、配線の寄生インピーダンスにより、A点電位はGNDより下がり、負電位となります。HVICのVS端子電位及びVB端子電位もA点電位と同様に負電位となります。VB端子電位が負電位となると、HVIC内の寄生ダイオードがオンするため、大電流が流れHVICが誤動作を起こす場合があります。

また、VS端子が負電位の期間において、ハイサイドIGBTをONさせようとする時、HVIC内でON信号を伝達することができず、HVIC内のハイサイド駆動回路の出力が出ない場合があります。VS端子電位について推奨動作条件を満足した状態で、ON信号を入力願います。各製品の推奨動作条件については、データシートをご参照願います。

・対策

- ①ハイサイドパワー素子のゲート抵抗を大きくし、寄生インピーダンスに流れる過渡電流を小さくする。
- ②A点とVS端子間に抵抗を挿入し、VS電位低下を抑制する。ただし、本抵抗は、ブートストラップコンデンサ充電経路に入りますので、ハイサイドパワー素子のゲートが開き、アーム短絡する可能性があります。適切な抵抗値を選定願います。
- ③GND-VS間に、クランプ用として高速リカバリダイオードを挿入する。
- ④GND-PGND/VNO間に抵抗を挿入し、対策③のダイオードに流れる電流を制限し、クランプ効果を高くする。
- ⑤図15の太線部の配線長を出来るだけ短く、かつ太い配線とし、配線インピーダンスを小さくする。

2-5. 最小伝達VCC電圧（対象:HVIC）

最小伝達VCC電圧の定義:

信号伝達が可能な最低電源電圧であり、伝達時間、出力能力など、推奨動作条件での特性を全て満足する電圧ではありませんのでご注意ください。

VB電源が正常に供給されている状態で、VCC電圧が低下した時に、HVICの入力はLOW(出力OFF)にも関わらず出力がOFFとならない現象について、下記に説明します。

図16にハイサイド入出力タイミングチャートの一例を示します。HIN入力端子にHIGHが印加されると、その立ち上がりエッジにおいてONパルス信号を生成します。ONパルス信号がラッチ回路のセットに入力され、ラッチ回路出力がHIGHとなり、HO出力がHIGHとなります。一方、HIN入力端子にLOWが印加されると、その立ち下りエッジにおいてOFFパルス信号を生成します。OFFパルス信号がラッチ回路のリセットに入力され、ラッチ回路出力がLOWとなり、HO出力がLOWとなります。

図16に示しますように、HOがHIGH出力のタイミングにおいて、VCC電圧が最小伝達VCC電圧より低下した場合、HINがHIGHからLOWに変化しても、オフ信号が伝達されずにHOがHIGHのままとなる場合があります。また、HOがHIGHの状態でもVCC電圧が最小伝達VCC電圧以上となる場合、HINの立ち下りエッジまで、HOはHIGHの状態を維持します。

尚、ハイサイド電源電圧VBが低下して、電源電圧低下保護回路が動作した場合、HINの入力状態に関わらずHOはLOWとなります。

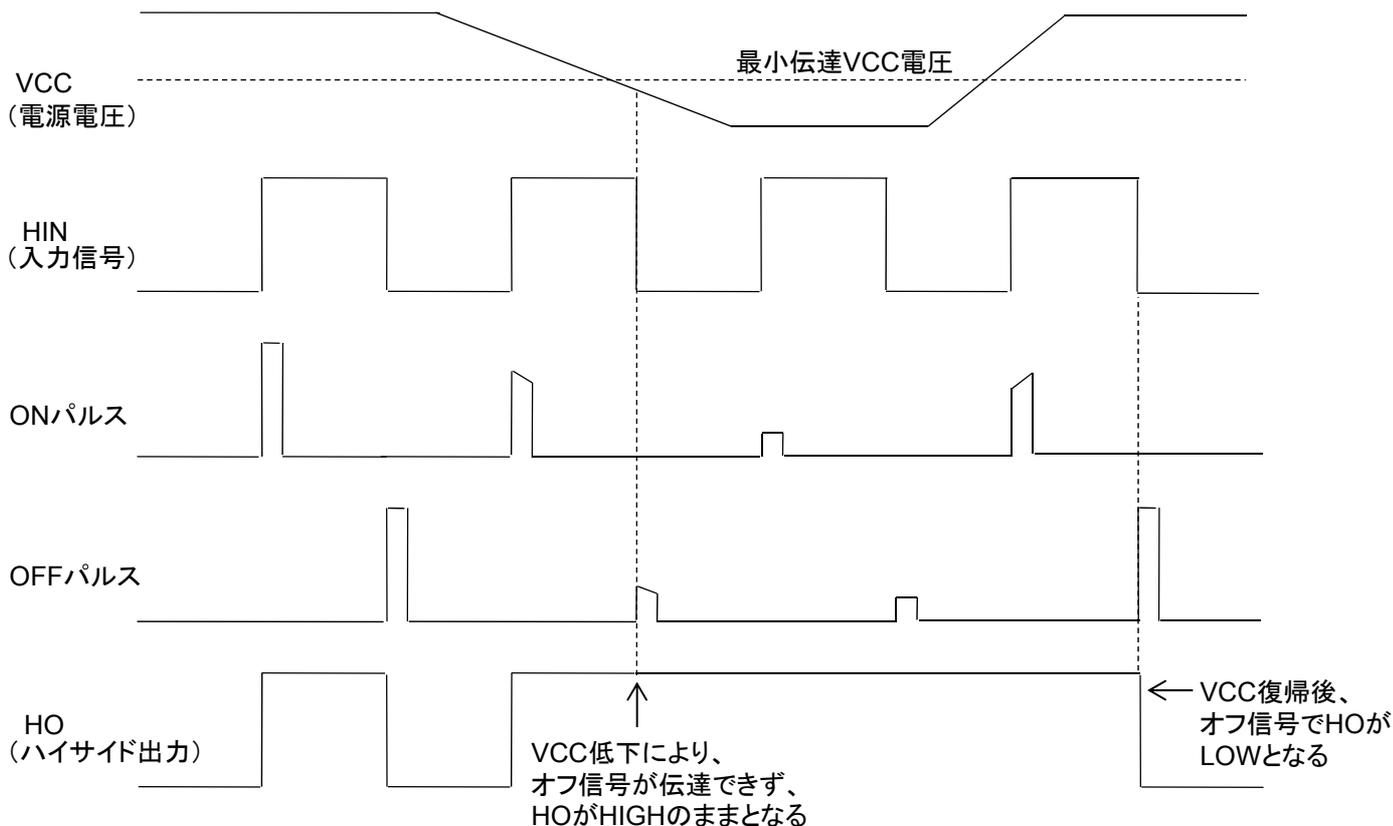


図16 ハイサイド入出力タイミングチャート

2-6. 狭パルス入力 (対象:HVIC)

ハイサイド回路において、極端に短いパルス信号 (狭幅パルス) が入力された時、ターンオフ入出力伝達遅延時間 (図17②) と、VS電位が急峻に上昇するdv/dt発生期間 (図17④) がオーバーラップする場合があります。このとき、dv/dtによる誤動作を防止するためのロジックフィルタ回路により、オフ信号が不伝達となる場合がありますので、十分に長い入力パルス幅に設定してください。

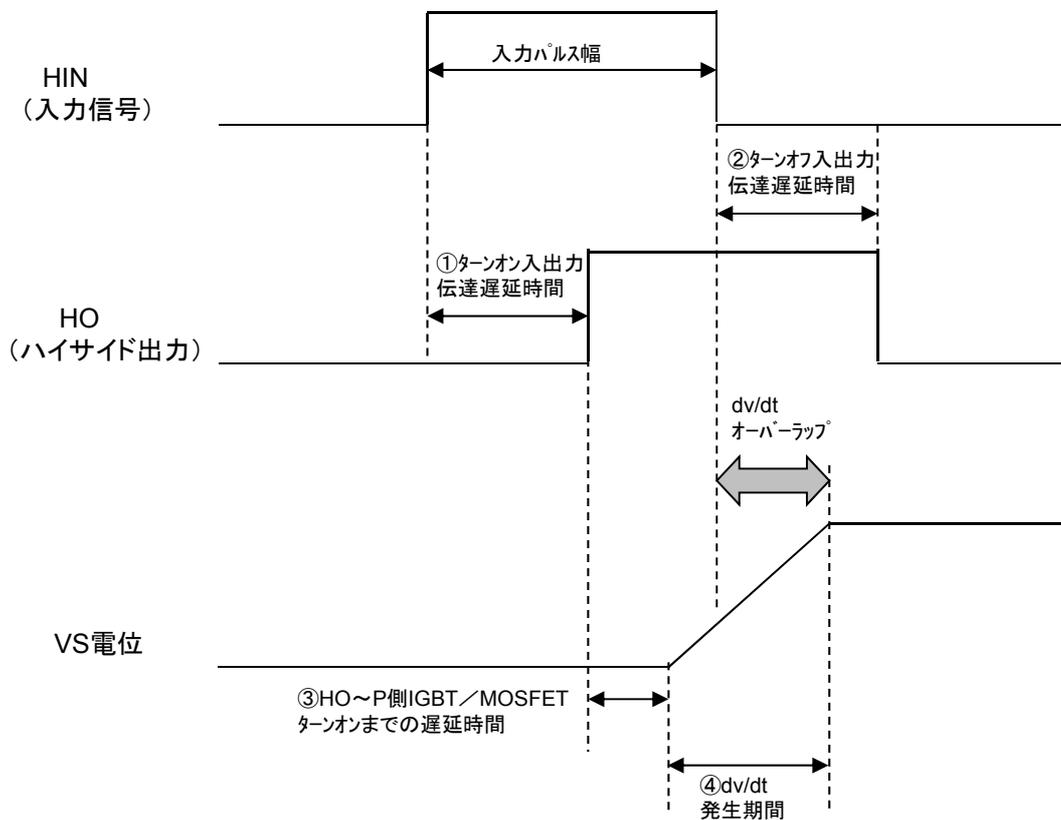


図17 狭パルス入力による誤動作タイミングチャート

2-7. 過電流保護（対象：過電流保護回路内蔵HVIC）

2-7-1. センス抵抗方式（対象：CIN過電流保護回路内蔵HVIC）

図18にセンス抵抗方式を用いた過電流保護の接続例を、図19にタイミングチャートを示します。
 外部にシャント抵抗（電流検出用抵抗）を接続し、シャント抵抗に電流が流れることによって発生する電圧をICのCIN端子にフィードバックさせることで、外部パワー素子の短絡保護が可能になります。CIN端子に設定されている閾値（CINトリップ電圧）で保護動作します。保護動作に入ると、外部パワー素子のゲートを遮断し、FO信号を出力します。スイッチング時のリカバリ電流、及びノイズによる保護回路の誤動作を防ぐため、CIN端子入力にRCフィルタを設置してください。
 シャント抵抗値は、CINトリップ電圧 $V_{SC(REF)}$ と遮断すべき電流設定値SCから次式で設定します。

$$\text{シャント抵抗値 } R_{SHUNT} = V_{SC(REF)} / SC$$

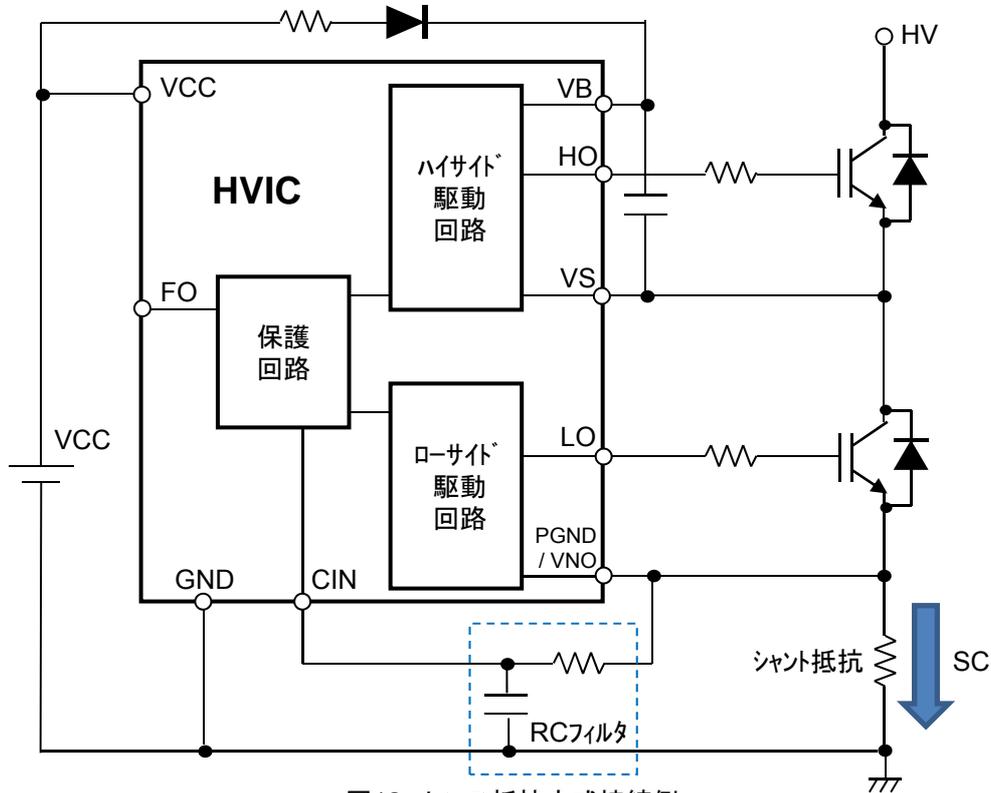


図18 センス抵抗方式接続例

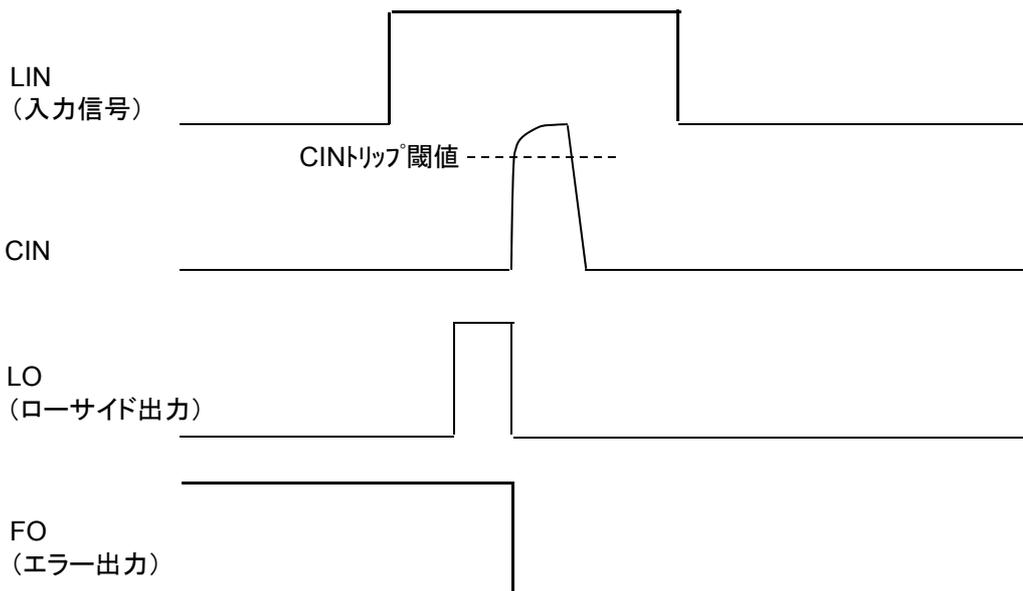


図19 センス抵抗方式タイミングチャート

2-7-2. デサット方式（対象:DESAT過電流保護回路内蔵HVIC）

図20にデサット方式を用いた過電流保護の接続例を、図21にタイミングチャートを示します。
 DESAT端子に高耐圧ダイオード及びブランキング容量を接続します。IC出力がHIGHのとき、即ち外部パワー素子がオンのとき、DESAT端子から電流が供給されます。パワー素子が飽和しているとき、パワー素子側へ電流が流れますが、不飽和のときはブランキング容量を充電します。DESAT端子の電位がIC側で設定した閾値を超えると、デサットを検出します。このとき、IC出力をソフト遮断し、FO信号を出力します。
 尚、ハイサイド/ローサイドどちらにおいても同様の動作シーケンスとなります。

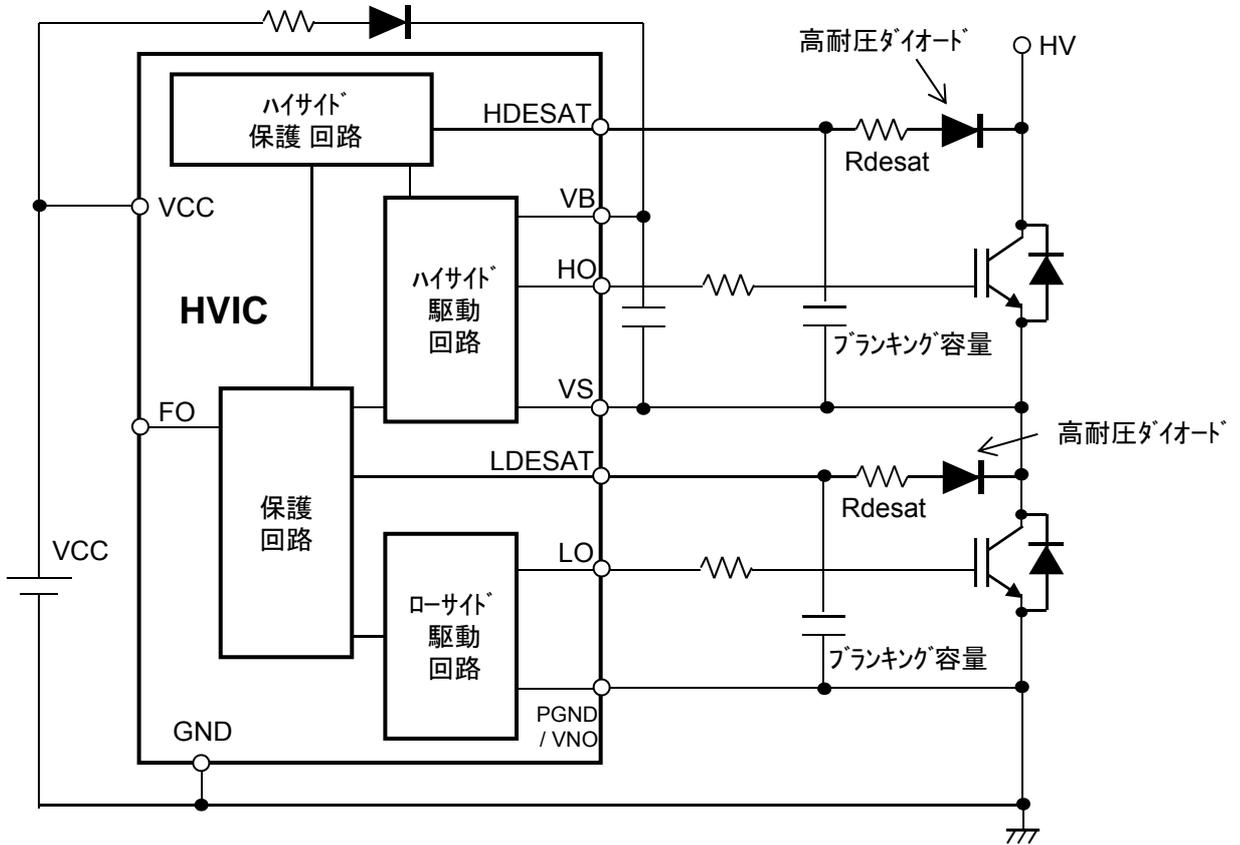


図20 デサット方式接続例

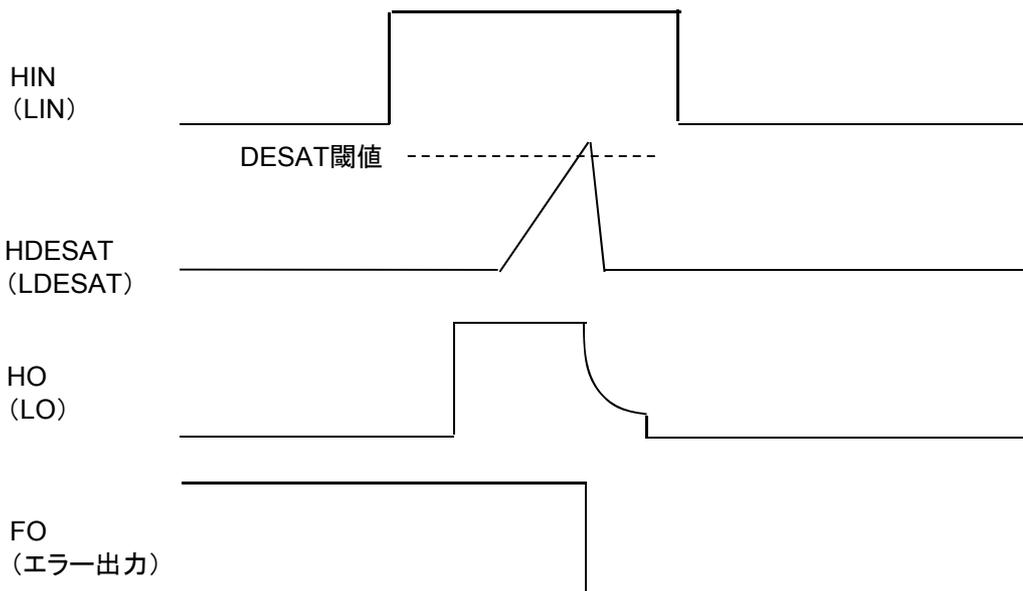


図21 デサット方式タイミングチャート

< High Voltage IC > HVIC アプリケーションノート

- ・デサット検出するVceについて
デサット端子でモニタされる電圧Vdesatは下記式で示されます。

$$V_{desat} = V_{ce} + I_{desat} \times R_{desat} \dots (1)$$

VceはIGBTのコレクター-エミッタ間電圧、I_{desat}はデサット端子から供給される電流、R_{desat}はデサット端子に接続される抵抗を示しています。

デサット検出閾値、I_{desat}はデータシートをご参照願います。また、VceはIGBTにより異なりますので、ご使用の外部パワー素子に合わせて、デサット検出したいVceを設定願います。次に(1)式より、R_{desat}値を設定願います。

- ・ブランキング時間について

デサットはIC出力がHIGHのときのみ検出されますが、誤検出を防止するため、IC出力 = HIGHからデサット検出までディレイ(ブランキング時間)を設定する必要があります。ブランキング時間は下記式で示されます。

$$t_{BLANK} = C_{blank} \times V_{desat} / I_{desat} + t_0 \dots (2)$$

C_{blank}は図20のブランキング容量を示しております。また、HVIC内でt₀のブランキング時間を設定していますので、C_{blank}=0(pF)のときであってもブランキング時間はt₀となります。デサット検出閾値、I_{desat}、t₀はデータシートをご参照願います。設定したいブランキング時間に合わせて、(2)式より、ブランキング容量値を設定願います。

2-8. ゲート抵抗 (対象:HVIC)

図22にHVICゲート駆動回路を示します。HVICのソース電流を I_{source} 、シンク電流を I_{sink} 、ソース用出力MOSのオン抵抗を R_{on} 、シンク用出力MOSのオフ抵抗を R_{off} とすると、ゲート抵抗 R_g は

$$R_g = VCC / I_{source} - R_{on}$$

$$R_g = VCC / I_{sink} - R_{off}$$

となります。また、要求されるオンスイッチング時間を t_{swon} 、オフスイッチング時間を t_{swoff} 、IGBTのゲート電荷量を Q_g とすると、

$$R_g = VCC \times t_{swon} / Q_g - R_{on}$$

$$R_g = VCC \times t_{swoff} / Q_g - R_{off}$$

となります。

上記は、簡易的なゲート抵抗値計算方法です。実際にゲート抵抗値を決定する際には、スイッチング時間、損失、サージ電圧等を考慮の上、セットでの評価にてご確認願います。

尚、図22はローサイド部を示しておりますが、ハイサイド部においても同様です。

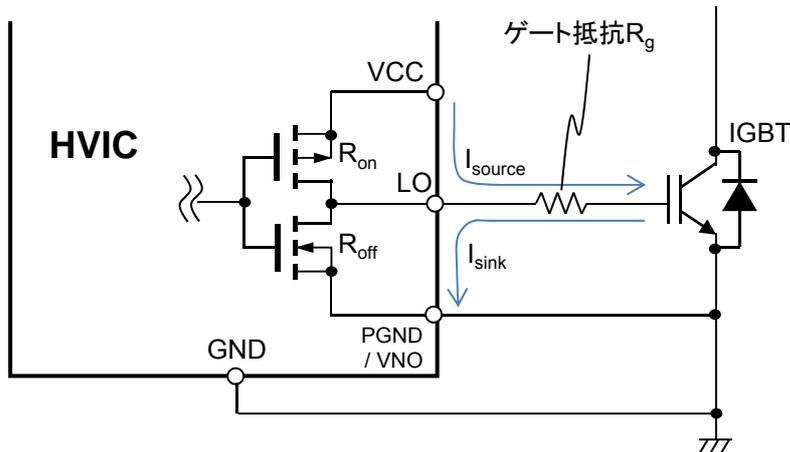


図22 HVICゲート駆動回路

3. 取扱上の注意点

■ HVICを安全に使用するために

HVIC素子(以下素子という)の開発、生産には品質、とりわけ信頼性には最大限の注意を払って生産活動をしております。しかし、素子の信頼性は、素子固有の要因だけでなく、ご使用条件によっても大きく影響されます。当社素子の取り扱いに当たりましては、次に示す注意事項をよくお読みのうえ正しくご使用下さい。



梱包・包装	当社から出荷される素子の梱包箱、内装材は一定の環境・条件に耐えられるようになっておりますが、外部からの衝撃、雨水、汚染等にさらされますと、梱包箱が壊れたり内装材が壊れ素子が露出する場合がありますので、取り扱いには十分注意して下さい。
運搬	<ul style="list-style-type: none"> ・運送中は梱包箱を正しい向きに置いて下さい。逆さにしたり、立てかけたりすると不自然な力が加わり壊れることがあります。(天地無用) ・投げたり落としたりすると素子が壊れることがあります。(ワレモノ注意) ・水に濡れないようにする必要があり、降雨、降雪時の運搬には濡らさないように注意して下さい。(水濡れ注意) ・以上の点の他、運搬時には出来るだけ機械的な振動や衝撃を少なくするよう留意して下さい。素子が壊れることがあります。
保管	<ul style="list-style-type: none"> ・素子を保管する場所の温度及び湿度は、目安として5~30℃で、40~60%程度の常温常湿が望ましく、あまりかけ離れた温湿度中は避けて下さい。また急激な温度変化のあるところでは、素子表面及びリード部に水分の結露が起こりますので、出来るだけ温度変化の少ない場所に保管して下さい。 ・腐食性ガスを発生する場所や有機溶剤や爆発性粉塵等のある場所での保管は避けて下さい。腐食、誤動作、破壊の原因となります。 ・梱包箱を高く積み上げて保管したり、梱包箱の上に重いものを乗せないで下さい。梱包箱が壊れ、荷崩れして危険です。
長期保管	長期保管が必要な場合には、未加工の状態での保管して下さい。また非常に悪い環境に置かれた場合や長期に保管した素子をご使用の際は、外観に傷、汚れ、錆び等がないことを確認の上、ご使用下さい。
定格・特性	絶対最大定格とは、弊社が保証する定格の最大値で、この定格以上で使用することは、信頼性を著しく下げたり、素子の劣化または破壊を起こします。これを未然に防ぎ、周辺機器における高信頼度を実現するために、また特性上及び経済性の面から最も有効に動作させるために、記載の定格値内及び規格内でご使用下さい。
周囲温度	温度定格には動作周囲温度と保存温度が定められており、使用の際はそれぞれに定められた温度範囲内でご使用下さい。動作周囲温度や保存温度の定格を超えて使用されますと素子の劣化または破壊に至ることがありますのでご注意下さい。
ノイズ	本素子はバイポーラ構造を含んでいます。このため外来ノイズ等により素子の入出力電位が-0.5V以下に下がると寄生素子が動作します。このため素子内部の隣接するTrの分離ができなくなり回路誤動作、出力耐圧の低下、デバイスの破壊等の原因ともなりますのでご注意下さい。
難燃性について	本素子のエポキシモールド樹脂材料には、UL規格の94-V0認定品を使用していますが、不燃性ではありません。
静電気対策	半導体素子では特に静電気に対する注意が必要です。作業環境の静電気レベルは100V以下に抑えることが望ましく、そのためには、乾燥期には加湿を行い低湿度状態を避け、帯電し易い絶縁物(特に化学繊維やプラスチック製品)はできるだけ避け導電性(導電性マット、静電作業着、導電靴)のものを使用する心がけが必要です。静電破壊の原因になります。

改定履歴

Rev.	発行日	改訂内容	
		ページ	ポイント
A	2009-03	-	新規作成
B	2015-07	-	目次の構成見直しを実施。それに伴い、内容を充実化。

安全設計に関するお願い

弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

- ・本資料は、お客様が用途に応じた適切な三菱半導体製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について三菱電機が所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
- ・本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、三菱電機は責任を負いません。
- ・本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、三菱電機は、予告なしに、本資料に記載した製品または仕様を変更することがあります。三菱半導体製品のご購入に当たりますは、事前に三菱電機または特約店へ最新の情報をご確認頂きますとともに、三菱電機半導体情報ホームページ(www.MitsubishiElectric.co.jp/semiconductors/)などを通じて公開される情報に常にご注意ください。
- ・本資料に記載した情報は、正確を期すため、慎重に制作したのですが万一本資料の記述誤りに起因する損害がお客様に生じた場合には、三菱電機はその責任を負いません。
- ・本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。三菱電機は、適用可否に対する責任を負いません。
- ・本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、三菱電機または特約店へご照会ください。
- ・本資料の転載、複製については、文書による三菱電機の事前の承諾が必要です。
- ・本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたら三菱電機または特約店までご照会ください。