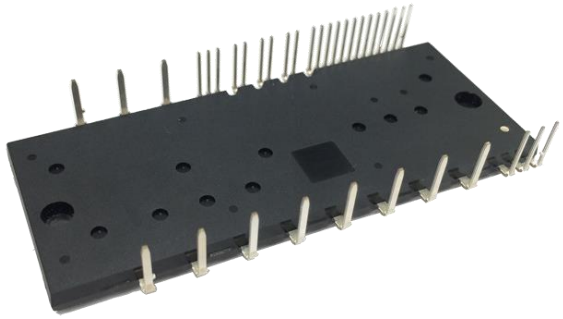
MITSUBISHI ELECTRIC

< DIPIPM >

PSS15MC1FT

トランスファーモールド形
絶縁形

[外形]



[主回路構成]

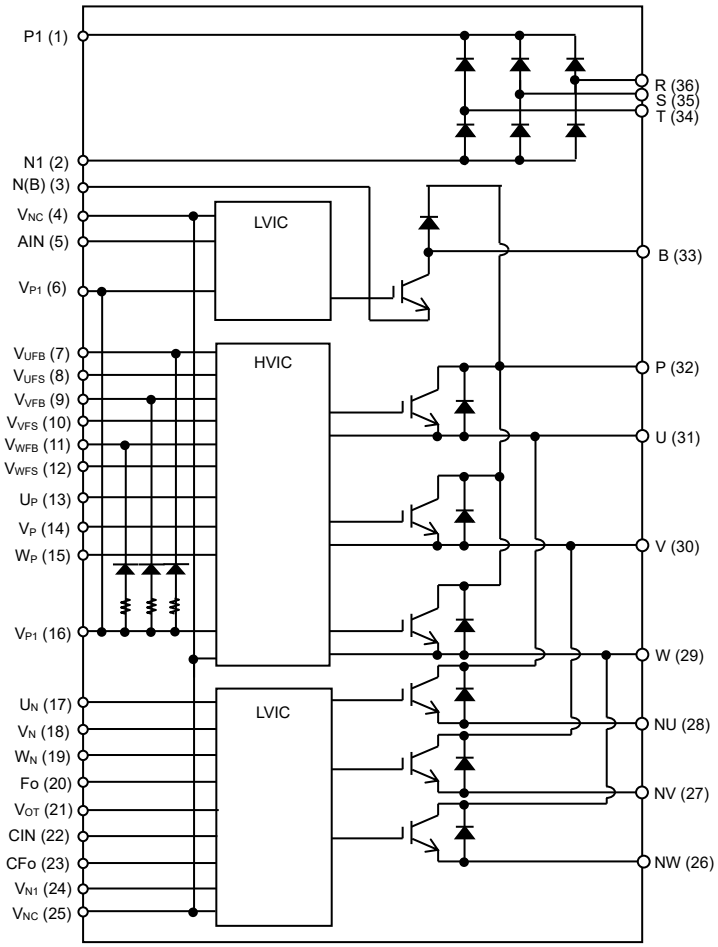
CIB(コンバータ+インバータ+ブレーキ)タイプ IPM
- DC 入力，三相 AC 出力 IGBT インバータ
- ブレーキ回路
- 三相 AC 入力，DC 出力コンバータ

[定格]
- インバータ部: 15A/1200V (CSTBT)

[用途]
- AC400V 系モータ制御用インバータ装置

[内蔵機能]
- P 側 IGBT 用　：駆動回路，高圧レベルシフト回路，制御電源電圧低下(UV)保護回路(エラー出力なし)，制限抵抗付きブートストラップダイオード内蔵
- N 側 IGBT 用　：駆動回路，制御電源電圧低下(UV)保護回路，短絡電流(SC)保護回路(外付けシャント抵抗による)
- エラー出力　：N 側 IGBT 短絡電流(SC)保護回路及び N 側制御電源 UV 保護回路動作時エラー(Fo)出力
- 温度出力　：N 側駆動用 IC 部の温度をアナログ信号で出力
- 入力インターフェース　：5V 対応(ハイアクティブ)
- ブレーキ用　：駆動回路，制御電源電圧低下(UV)保護回路(エラー出力なし)
- UL 認証済み　：UL1557　File E323585

[内部回路]



最大定格 (指定のない場合は、T_j = 25°C)

インバータ部

記 号	項 目	条 件	定 格 値	単位
V_{CC}	電源電圧	P-NU,NV,NW 端子間	900	V
$V_{CC(surge)}$	電源電圧(サージ)	P-NU,NV,NW 端子間	1000	V
V_{CES}	コレクタ・エミッタ間電圧		1200	V
$\pm I_C$	コレクタ電流	T_C= 25°C (注 1)	15	A
$\pm I_{CP}$	コレクタ電流(ピーク)	T_C= 25°C, 1ms 以下	30	A
T_j	接合温度		-30~+150	°C

ブレーキ部

記 号	項 目	条 件	定 格 値	単位
V_{CC}	電源電圧	P-N(B)端子間	900	V
$V_{CC(surge)}$	電源電圧(サージ)	P-N(B)端子間	1000	V
V_{CES}	コレクタ・エミッタ間電圧		1200	V
I_C	コレクタ電流	T_C= 25°C (注 1)	10	A
I_{CP}	コレクタ電流(ピーク)	T_C= 25°C, 1ms 以下	20	A
V_{RRM}	ピーク繰り返し逆電圧		1200	V
I_F	順電流	T_C= 25°C	10	A
I_{FP}	順電流(ピーク)		20	A
T_j	接合温度		-30~+150	°C

コンバータ部

記 号	項 目	条 件	定 格 値	単位
V_{RRM}	ピーク繰り返し逆電圧		1600	V
Io	出力電流	3 相全波整流	15	A
I_{FSM}	サージ順電流	60Hz, 正弦半波 1 サイクル波高値, 非繰り返し	245	A
I^2t	電流二乗時間積	1 サイクルサージ順電流に対する値	252	A^2s
T_j	接合温度		-30~+150	°C

制御(保護)部

記 号	項 目	条 件	定 格 値	単位
V_D	制御電源電圧	V_{P1}-V_{NC}, V_{N1}-V_{NC} 端子間	20	V
V_{DB}	制御電源電圧	V_{UFB}-V_{UFS}, V_{VFB}-V_{VFS}, V_{WFB}-V_{WFS} 端子間	20	V
V_{IN}	入力電圧	U_P,V_P,W_P,U_N, V_N, W_N, AIN-V_{NC} 端子間	-0.5~V_D+0.5	V
V_{FO}	エラー出力印加電圧	F_O-V_{NC} 端子間	-0.5~V_D+0.5	V
I_{FO}	エラー出力電流	F_O 端子のシンク電流値	5	mA
V_{SC}	電流検出入力電圧	CIN-V_{NC} 端子間	-0.5~V_D+0.5	V

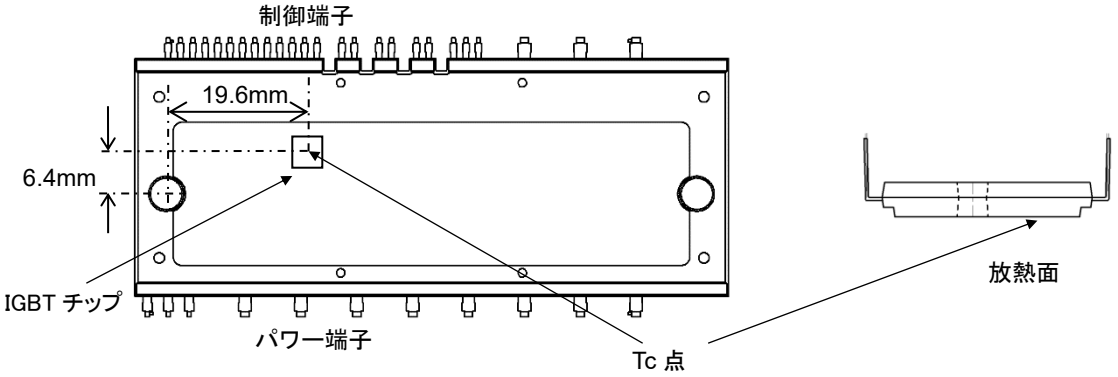
注 1. パルス幅及び周期は、接合温度で制限されます。

全システム

記 号	項　　目	条　　件	定 格 値	単位
$V_{CC(PROT)}$	電源電圧自己保護範囲（短絡）	V_D＝13.5～16.5V，インバータ部 Tj＝125℃スタート，2μs 以内，非繰り返し	800	V
T_C	動作モジュール温度	(注 2)	-30~+110	°C
T_{stg}	保存温度		-40~+125	°C
V_{iso}	絶縁耐圧	正弦波 60Hz, AC 1 分間，全端子共通－ヒートシンク間	2500	V_{rms}

注 2. Tc：測定点は図 1 に規定

図 1. ケース温度 Tc 測定点



熱抵抗

記 号	項　　目	条　　件	規 格 値			単位
			最小	標準	最大	
$R_{th(j-c)Q}$	接合・ケース間熱抵抗(注 3)	インバータ IGBT (1/6 モジュール)	-	-	1.45	K/W
$R_{th(j-c)F}$		インバータ FWDi (1/6 モジュール)	-	-	1.90	
$R_{th(j-c)Q}$		ブレーキ IGBT (1 モジュール)	-	-	1.70	
$R_{th(j-c)F}$		ブレーキ Di (1 モジュール)	-	-	1.90	
$R_{th(j-c)R}$		コンバータ Di (1/6 モジュール)	-	-	1.30	

注 3.　DIPIPM と放熱ヒートシンクとの接触面には、熱伝導のよいグリースを 100～200μm 程度、均一になるように塗布の上、規定の締付けトルクにて締め付けることを規定します。（またグリースは使用動作温度範囲内で変質せず、経年変化のないものとします。）
ただし、製品放熱面－ヒートシンク間の熱抵抗は、締め付けた状態におけるグリースの厚さ、グリースの熱伝導率等により異なります。目安として、グリース厚 20μm、グリースの熱伝導率が 1.0W/m・K の場合の製品放熱面－ヒートシンク間熱抵抗値（1 チップ）は 0.25℃/W となります

電気的特性 (指定のない場合は、T_j = 25°C)

インバータ部

記 号	項 目	測 定 条 件		規 格 値			単位
				最小	標準	最大	
$V_{CE(sat)}$	コレクタ・エミッタ間飽和電圧	V_D=V_{DB} = 15V, V_{IN}= 5V	I_C= 15A, T_j= 25°C	-	1.50	2.20	V
			I_C= 15A, T_j= 125°C	-	1.80	2.45	
V_{EC}	FWDi 順電圧降下	V_{IN}= 0V, -I_C= 15A		-	2.40	3.10	V
t_{on}	スイッチング時間	V_{CC}= 600V, V_D= V_{DB}= 15V I_C= 15A, T_j= 125°C, V_{IN}= 0↔5V 誘導負荷（上-下アーム）		1.10	1.90	2.60	μs
$t_{C(on)}$				-	0.60	0.90	μs
t_{off}				-	2.80	3.80	μs
$t_{C(off)}$				-	0.50	1.00	μs
t_{rr}				-	0.60	-	μs
I_{CES}	コレクタ・エミッタ間遮断電流	V_{CE}=V_{CES}	T_j= 25°C	-	-	1	mA
			T_j= 125°C	-	-	10	

ブレーキ部

記 号	項 目	測 定 条 件		規 格 値			単位
				最小	標準	最大	
$V_{CE(sat)}$	コレクタ・エミッタ間飽和電圧	V_D=V_{DB} = 15V, V_{IN}= 5V	I_C= 10A, T_j= 25°C	-	1.50	2.20	V
			I_C= 10A, T_j= 125°C	-	1.80	2.45	
V_F	Di 順電圧降下	V_{IN}= 0V, I_F= 10A		-	2.20	2.80	V
t_{on}	スイッチング時間	V_{CC}= 600V, V_D= V_{DB}= 15V I_C= 10A, T_j= 125°C, V_{IN}= 0↔5V 誘導負荷		1.10	1.90	2.60	μs
$t_{C(on)}$				-	0.65	1.10	μs
t_{off}				-	2.60	3.60	μs
$t_{C(off)}$				-	0.40	0.95	μs
t_{rr}				-	0.65	-	μs
I_{CES}	コレクタ・エミッタ間遮断電流	V_{CE}=V_{CES}	T_j= 25°C	-	-	1	mA
			T_j= 125°C	-	-	10	

コンバータ部

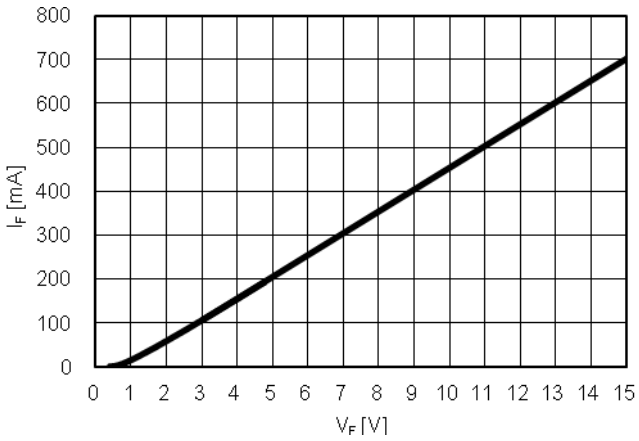
記 号	項 目	測 定 条 件	規 格 値			単位
			最小	標準	最大	
I_{RRM}	逆電流	V_R=V_{RRM}, Tj=125°C	-	-	7.0	mA
V_F	順電圧降下	I_F=15A	-	1.1	1.4	V

制御(保護)部

記 号	項 目	測 定 条 件		規 格 値 最小	標準	最大	単位
I_D	回路電流	V_{P1}-V_{NC}, V_{N1}-V_{NC} の総和	V_D=15V, V_{IN}=0V	-	-	5.70	mA
			V_D=15V, V_{IN}=5V	-	-	5.70	
I_{DB}		V_{UFB}-V_{UFS}, V_{VFB}-V_{VFS}, V_{WFB}-V_{WFS}	V_D=V_{DB}=15V, V_{IN}=0V	-	-	0.55	
			V_D=V_{DB}=15V, V_{IN}=5V	-	-	0.55	
$V_{SC(ref)}$	短絡保護トリップレベル	V_D = 15V (注 4)		0.455	0.480	0.505	V
UV_{DBt}	P 側制御電源電圧低下保護		トリップレベル	10.0	-	12.0	V
UV_{DBr}			リセットレベル	10.5	-	12.5	V
UV_{Dt}	N 側及びブレーキ部 制御電源電圧低下保護		トリップレベル	10.3	-	12.5	V
UV_{Dr}			リセットレベル	10.8	-	13.0	V
V_{OT}	アナログ温度出力	プルダウン抵抗 R=5.1kΩ, LVIC 温度=100°C (注 5)		2.89	3.02	3.14	V
V_{FOH}	エラー出力電圧	V_{SC} = 0V, F_O =10kΩ, 5V プルアップ		4.9	-	-	V
V_{FOL}		V_{SC} = 1V, I_{FO} = 1mA		-	-	0.95	V
t_{FO}	エラー出力パルス幅	C_{Fo}=22nF (注 6,7)		1.6	2.4	—	ms
I_{IN}	入力電流	V_{IN} = 5V		0.70	1.00	1.50	mA
$V_{th(on)}$	入力オンしきい電圧	U_P,V_P,W_P,U_N, V_N, W_N, AIN-V_{NC} 端子間		—	—	3.5	V
$V_{th(off)}$	入力オフしきい電圧			0.8	—	—	
V_F	ブートストラップ Di 順電圧降下	I_F=10mA, 制限抵抗の電圧降下含む (注 8)		-	0.9	1.3	V
R	制限抵抗値	ブートストラップ Di に内蔵		16	20	24	Ω

注 4. 短絡保護は下アームのみ動作します。また、保護電流値は定格の 1.7 倍以下になるように外部抵抗を選定してください。
5. 温度出力機能は、自身で温度保護動作はいたしません。V_{OT} 出力が、設定した温度保護レベルに達した時は、システム側でスイッチング動作をただちに停止してください。LVIC 温度-V_{OT} 出力特性を図 3 に示します。
6. エラー出力は、インバータ部 N 側の短絡保護・制御電源電圧低下保護時に出力します。Fo 出力時間は、C_{FO}(=9.1 x 10^{-6} x t_{FO} [F])で規定した値となります。
7. インバータ部 P 側及びブレーキ部でも制御電源電圧低下保護は動作しますが、エラー出力はいたしません。
8. ブートストラップ Di の特性を図 2 に示します。

図 2. ブートストラップ Di V_F-I_F 特性(制限抵抗による電圧降下含む) (右図は拡大図)



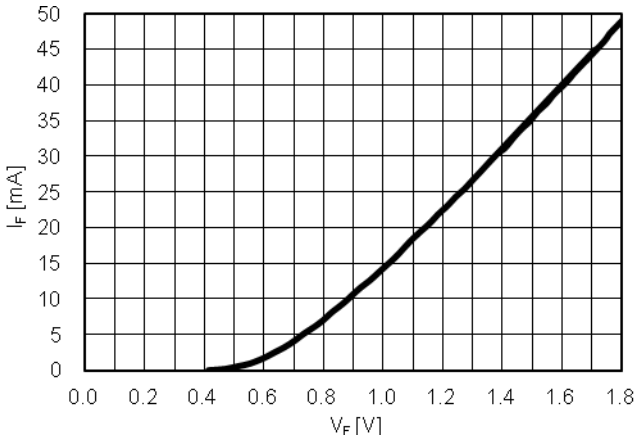


図 3. LVIC 温度-V_{OT} 出力特性

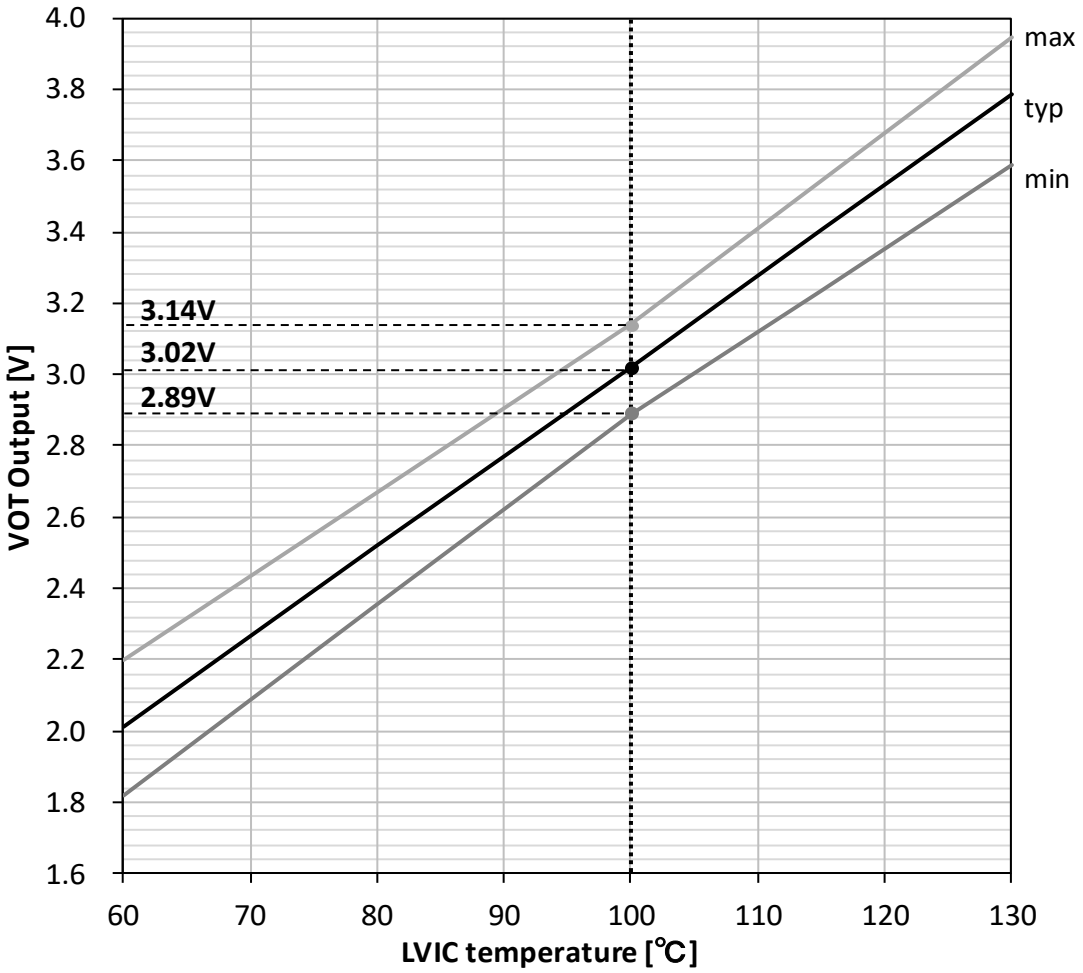
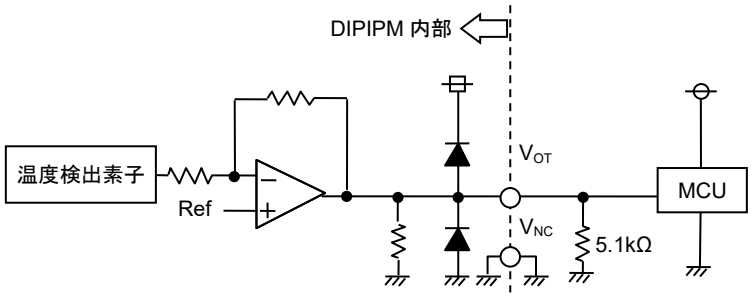


図 4. V_{OT} 出力回路



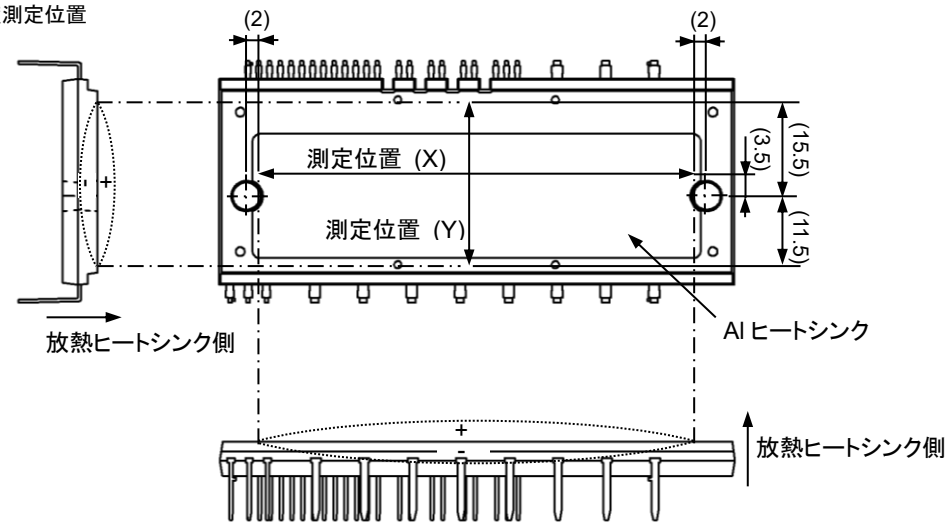
(1) N 側駆動用 IC 部の温度をアナログ信号で出力いたします。
(2) 室温より低い温度時において、出力の線形性が必要な場合、V_{OT}-V_{NC}(=コントローラ GND)間に 5.1kΩ のプルダウン抵抗の設置を推奨いたします。プルダウン抵抗を設置される場合は、V_{OT} 出力電圧÷抵抗値程度の電流が、LVIC の消費電流として常時余分に流れることになります。過熱保護のためだけに本出力を使用し、室温以下の出力が不要な場合、プルダウン抵抗は接続不要です。
(3) V_{OT} 出力を未使用の場合は、本出力端子は、NC(ノーコネクション)としてください。

V_{OT} 出力の使用方法につきましては、DIPIPM+シリーズのアプリケーションノートもご参照ください。

機械的定格及び特性

項　　目	条　　件	参考規格	規 格 値			単位
			最小	標準	最大	
締付けトルク強度	取付ネジ(M4)　(注 9)　　推奨値 1.18N·m	-	0.98	1.18	1.47	N·m
端子引張り強度	荷重 20N	JEITA-ED-4701	10	-	-	s
端子曲げ強度	荷重 10N にて 90 度曲げ	JEITA-ED-4701	2	-	-	回
質　量		-	-	40	-	g
放熱面平面度	(注 10)	-	-50	-	+100	μm

注 9. 取付ネジには平座金(推奨; JIS B1256)を使用してください。
10. 放熱面平面度測定位置



推奨使用条件

記 号	項　　目	条　　件		規 格 値			単位
				最小	標準	最大	
V_{CC}	電源電圧	P-NU,NV,NW 端子間		0	600	800	V
V_D	制御電源電圧	V_{P1}-V_{NC},V_{N1}-V_{NC} 端子間		13.5	15.0	16.5	V
V_{DB}	制御電源電圧	V_{UFB}-V_{UFS},V_{VFB}-V_{VFS},V_{WFB}-V_{WFS} 端子間		13.0	15.0	18.5	V
ΔV_D, ΔV_{DB}	制御電源電圧変動率			-1	-	1	V/μs
t_{dead}	上下アーム休止時間	各アーム段入力に対応		3.0	-	-	μs
f_{PWM}	PWM 制御入力信号	T_C≤100°C, T_j≤125°C		-	-	20	kHz
PWIN(on)	許容最小入力パルス幅	定格電流 1.7 倍以下　(注 11)		1.5	-	-	μs
PWIN(off)		0≤V_{CC}≤800V, 13.5≤V_D≤16.5V, 13.0≤V_{DB}≤18.5V, -20≤T_C≤100°C, N ライン配線インダクタンス 10nH 以下　(注 12)	定格電流以下	3.0	-	-	
			定格電流～定格電流 1.7 倍	3.5	-	-	
V_{NC}	V_{NC} 端子変動	V_{NC}- NU、NV、NW 端子間の電位差 (サージ電圧含む)		-5.0	-	+5.0	V
T_j	接合温度			-20	-	125	°C

注 11. PWIN(on)以下のパルス幅の入力信号には出力が応答しないことがあります。
12: PWIN(off)以下のパルス幅の入力オフ信号には、出力が応答しない、または P 側のみターンオン時間が大きくなる場合があります。詳細は下図のタイミング図を参照ください。

許容最小入力パルス幅 PWIN(off)以下の信号を印加した場合の出力動作（P 側のみ）

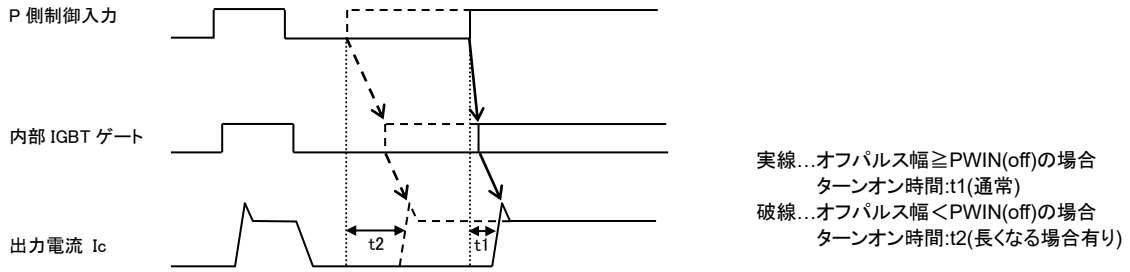
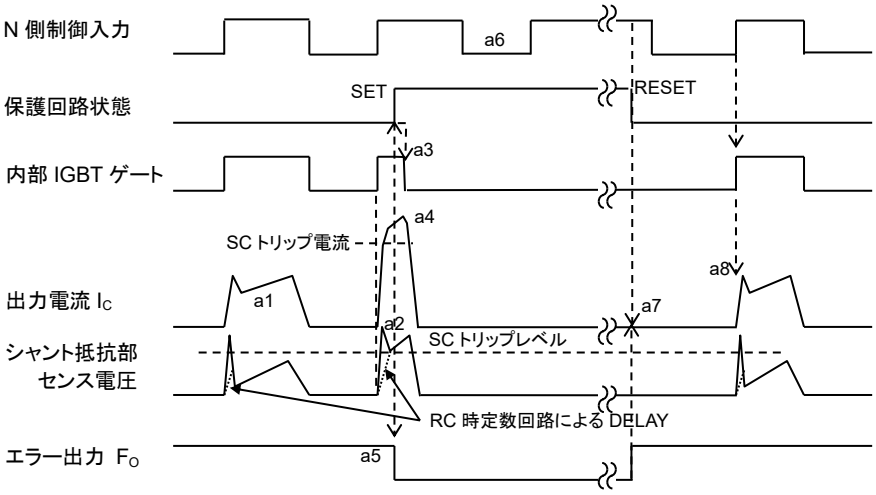


図 5. 保護動作シーケンス

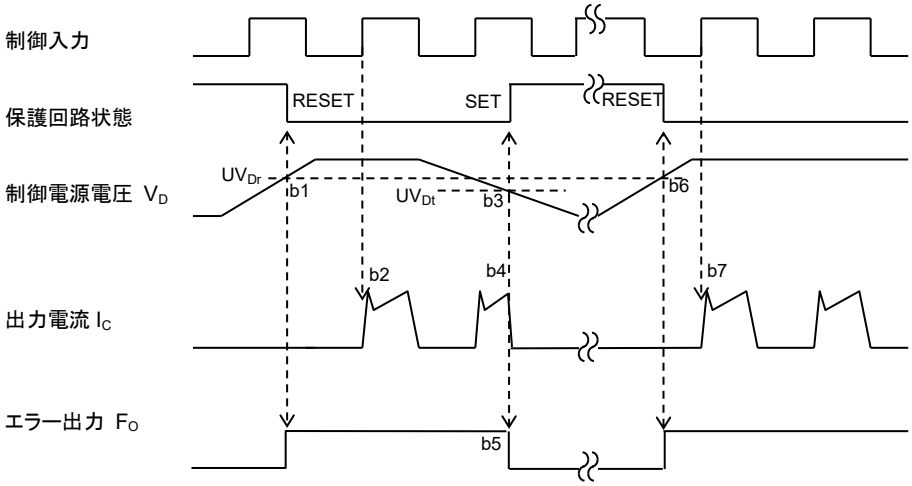
A. SC 動作シーケンス（N 側のみ）‥‥外付けシャント抵抗、RC 時定数による保護

a1. 正常動作=IGBT オン=出力電流有り
a2. 過電流検出（SC トリガ）‥‥RC 時定数は、2μs 以内に遮断するように最適遮断時間を設定（1.5～2.0μs 以下推奨）
a3. N側全相の IGBT ゲートをハード遮断
a4. N側全相の IGBT がオフ
a5. Fo 出力‥‥Fo 出力時間は、外付けコンデンサ C_{FO} で設定
a6. 入力 “L”=オフ
a7. Fo 出力終了。入力 “H”途中でも次のオン信号(L→H)が入力されるまで、IGBT はオフ状態。
（各相への入力で相ごとに通常状態に復帰します）
a8. 正常動作=IGBT オン=出力電流有り

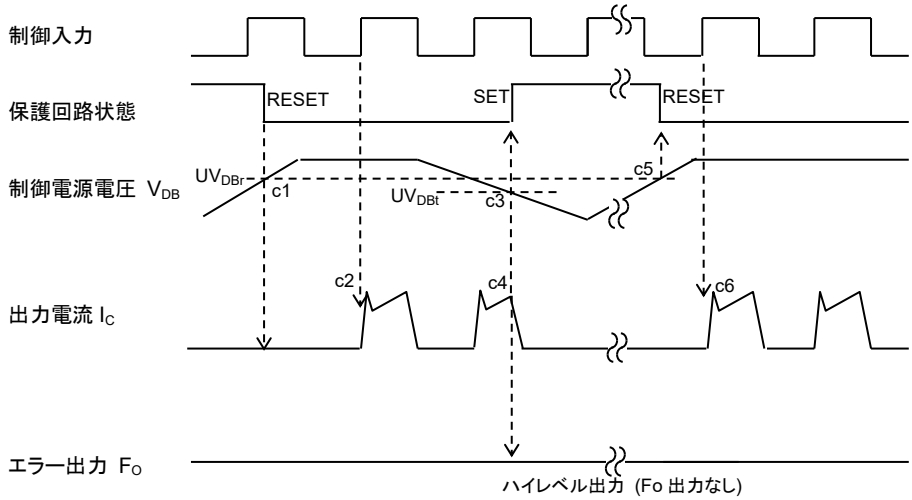


B. 制御電源電圧低下保護動作シーケンス（N 側、UV_D）

b1. 制御電源電圧立上り‥‥UV_{Dr} にて次のオン信号(L→H)入力より動作開始 （各相への入力で相ごとに通常状態に復帰します）
b2. 正常動作=IGBT オン=出力電流有り
b3. 制御電源電圧低下（UV_{Dt}）
b4. N側全相の IGBT オフ‥‥制御入力の状態に関らずオフ
b5. Fo 動作開始(C_{FO} で設定された Fo パルス幅以上、制御電源電圧が復帰するまでの間 Fo 出力)
b6. 制御電源電圧復帰（UV_{Dr}）
b7. 正常動作=IGBT オン=出力電流有り



C. 制御電源電圧低下保護動作シーケンス（P 側、UV_{DB}）
c1. 制御電源電圧立上り‥‥UV_{DBr} にて次のオン信号(L→H)入力より動作開始
c2. 正常動作=IGBT オン=出力電流有り
c3. 制御電源電圧低下（UV_{DBt}）
c4. 該当相の IGBT のみオフ‥‥制御入力に関らずオフ、Fo 出力はなし
c5. 制御電源電圧復帰（UV_{DBr}）
c6. 正常動作=IGBT オン=出力電流有り



D. 制御電源電圧低下保護動作シーケンス（ブレーキ側、UV_D）
d1. 制御電源電圧立上り‥‥UV_{Dr} にて次のオン信号(L→H)入力より動作開始
d2. 正常動作=IGBT オン=出力電流有り
d3. 制御電源電圧低下（UV_{Dt}）
d4. 該当相の IGBT のみオフ‥‥制御入力に関らずオフ、Fo 出力はなし
d5. 制御電源電圧復帰（UV_{Dr}）
d6. 正常動作=IGBT オン=出力電流有り

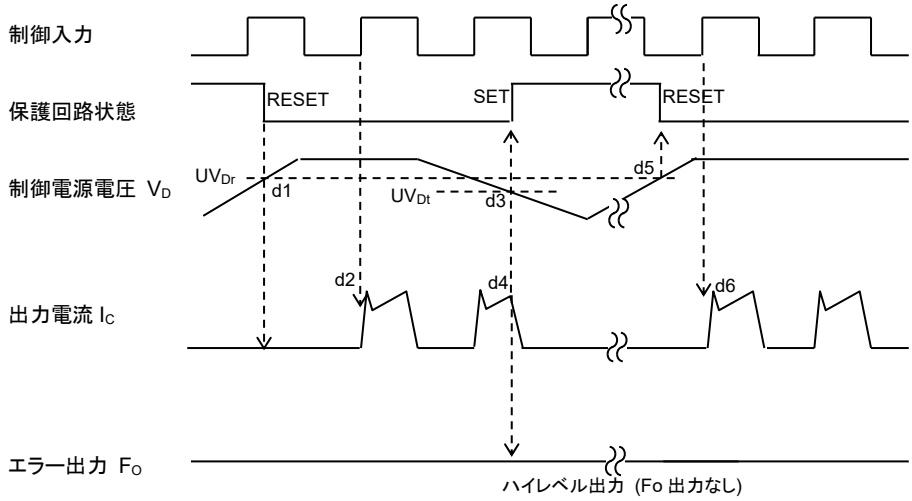
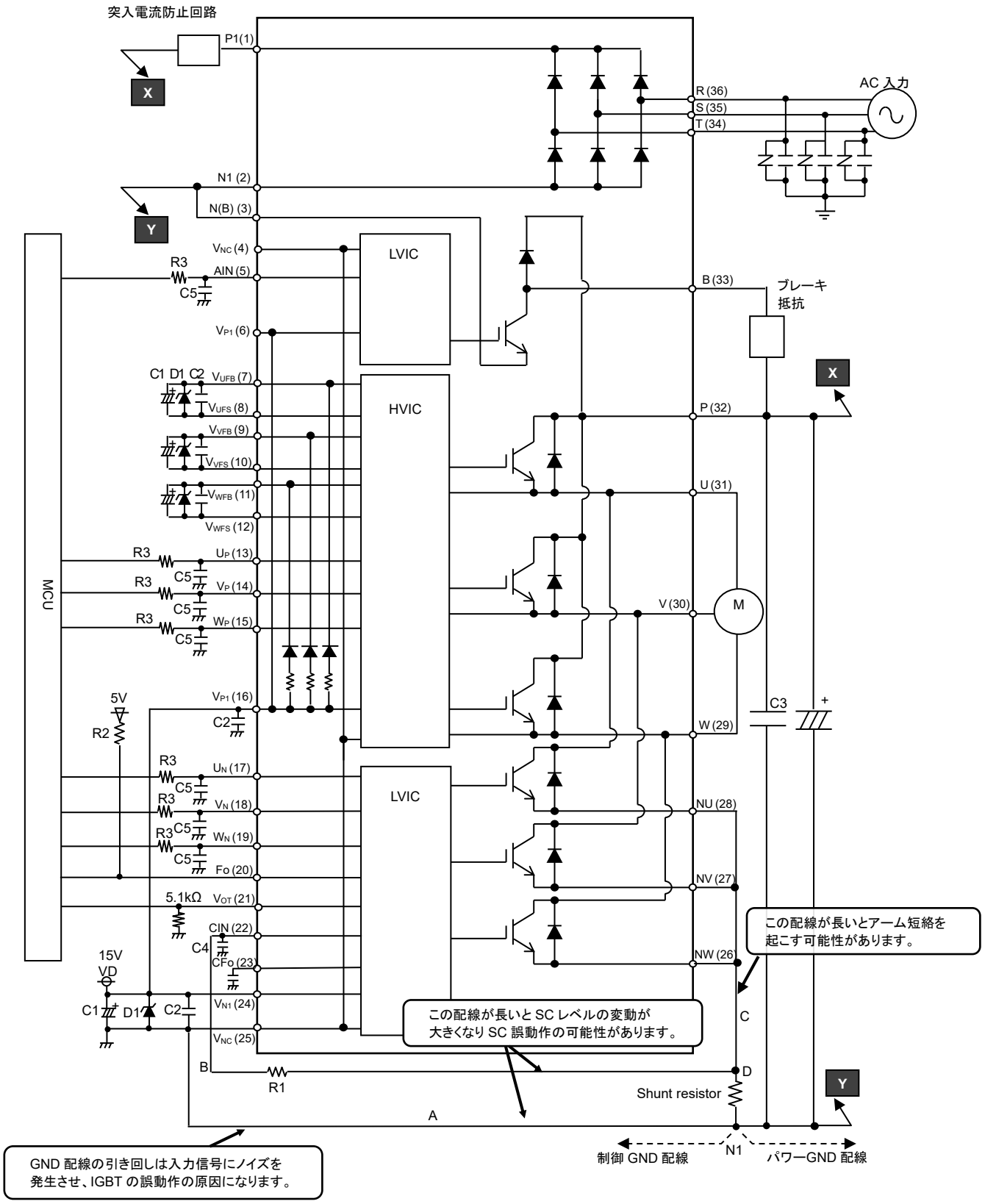


図 6. 外部応用回路例


突入電流防止回路
P1(1)
X
R (36)
S (35)
T (34)
AC 入力
N1 (2)
N(B) (3)
Y
VNC (4)
AIN (5)
R3
C5
LVIC
B (33)
ブレーキ抵抗
VP1 (6)
C1 D1 C2
VUFB (7)
VUFS (8)
HVIC
P (32)
VVFB (9)
VVFS (10)
VWFB (11)
VWFS (12)
U (31)
UP (13)
VP (14)
WP (15)
MCU
V (30)
M
VP1 (16)
5V
R2
C2
C3
W (29)
UN (17)
VN (18)
WN (19)
Fo (20)
NU (28)
NV (27)
5.1kΩ
VOT (21)
CIN (22)
C4
CFo (23)
NW (26)
15V
VD
VN1 (24)
VNC (25)
この配線が長いとアーム短絡を起こす可能性があります。
この配線が長いと SC レベルの変動が大きくなり SC 誤動作の可能性があります。
B
R1
C
D
Shunt resistor
A
GND 配線の引き回しは入力信号にノイズを発生させ、IGBT の誤動作の原因になります。
制御 GND 配線
N1
パワーGND 配線

前ページ外部応用回路例について

(1) 制御側電源GNDとパワー側GNDの配線を共通のベタ配線で配線すると大電流が流れるパワーGNDの変動の影響を受け誤動作の可能性がありますので制御側電源GNDとパワー側GNDの配線は分けて配線し，N1点（NU,NV,NWを接続した点）にて一点接続としてください。

(2) 制御電源へのサージ電圧吸収用にツェナダイオードD1（ツェナ電圧24V,許容損失1W程度）を制御電源端子間近傍への接続を推奨します。

(3) サージ電圧による耐圧破壊を防止するために，平滑コンデンサとP,N1端子間の配線はできるだけ短くしてください。またP-N1端子間に0.1μ~0.22μF程度のスナバコンデンサC3を挿入してください。

(4) 短絡保護機能の誤動作防止用RCフィルタ(R1C4)の時定数は，短絡時に2μs以下で遮断できるように設定してください。(1.5~2μs推奨) R1,C4は温度補償用などバラツキの小さいものを推奨します。遮断時間は，配線パターンによって変わりますので実システムにて十分評価してください。

(5) A，B，Cの配線はIGBTの動作に大きな悪影響をもたらすため，配線はできるだけ短く配線してください。

(6) 短絡保護の誤動作防止のため、CIN端子への配線はシャント抵抗端子部直近のD点で分岐しできるだけ短く配線してください。NU,NV,NW端子相互の接続は端子近傍で実施してください。シャント抵抗には温度特性含めばらつき±1%以内で表面実装型など低インダクタンス品を推奨します。

(7) 各コンデンサはDIPIPMの端子近傍に設置してください。C1は，温度特性，周波数特性の優れた電解コンデンサ，C2は0.01μ-2μFでノイズ除去用の温度，周波数，DCバイアス特性に優れたセラミックコンデンサを推奨します。

(8) 入力信号はハイアクティブです。IC内部で3.3kΩ(min)の抵抗でプルダウンしています。誤動作防止のため，入力信号配線はできるだけ短く配線し，ノイズによる誤動作防止のためRCフィルタ(時定数100ns以上(例R3=100Ω, C5=1000pF))の挿入を推奨いたします。挿入する場合は，入力しきい値電圧を満足するように設定してください。専用HVICを採用しているため，MCUに直接接続することができます。

(9) Fo端子はオープンドレインです。Fo出力は、I_{Fo}=1mA時にmax0.95V(@25℃)となりますので、I_{Fo}=1mA以下となるような制限抵抗値で制御電源(5V, 15V)にプルアップしてください。(5Vにプルアップする場合、10kΩを推奨します。) フォトカプラによるFo出力につきましては、DIPIPM+のアプリケーションノートをご確認願います。

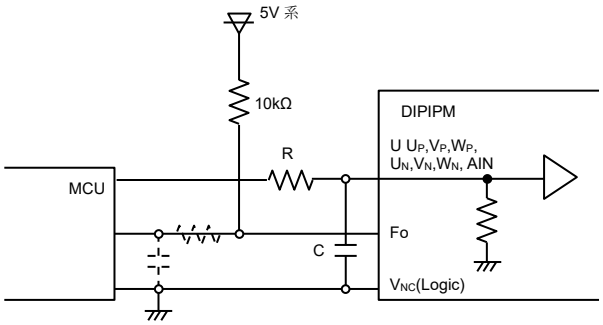
(10) Fo出力のパルス幅t_{FO}は，C_{FO}端子に接続するコンデンサで設定可能です。所望のt_{FO}時のC_{FO}の計算式を示します。($C_{FO} = t_{FO} \times 9.1 \times 10^{-6}$ [F])

(11) 制御ICの電源ラインに高周波の急峻なノイズが重畳されると，ICの誤動作が起きてFoを出力し停止する可能性があります。制御電源ラインのノイズは，dV/dt≤1V/μs, Vripple≤2Vp-pとなるように電源回路を設計してください。

(12) DIPIPMでは，各相あるいは，個体間で並列接続して同一負荷を駆動するような使用方法は，推奨いたしません。

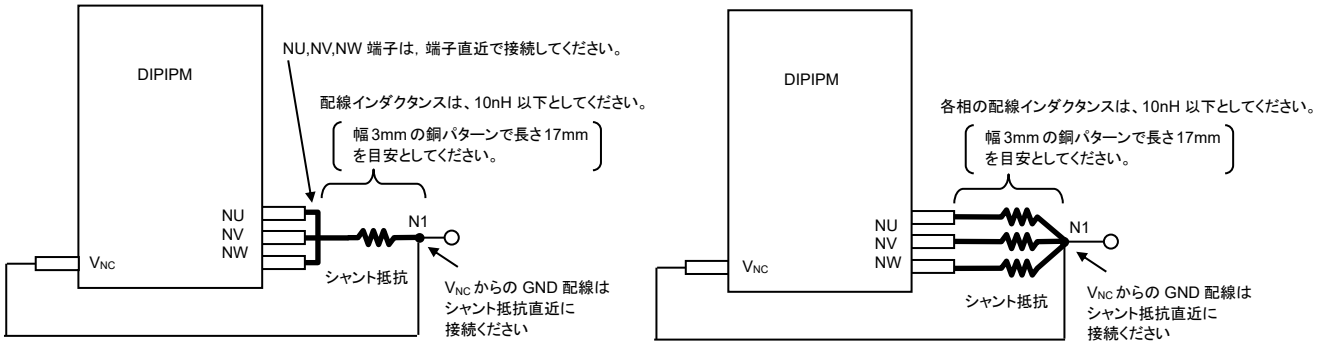
(13) 4，25ピンのV_{NC}端子(制御GND端子)、および、6，16ピンのV_{P1}端子はそれぞれDIPIPM+内部で接続されていますので、制御GNDには4，25ピンの端子のどちらか一方を，入力には6，16ピンの端子のどちらか一方をそれぞれ使用して、他方はNC(ノーコネクション)としてください。

図 7. 制御端子接続例



注：
入力の RC カップリングは，応用システムに使われる PWM 制御入力方式，入力配線パターンにより変わりますが，1200V 品の使用環境ではノイズが発生しやすいため，時定数 100ns (R=100Ω/C＝1000pF)以上の RC フィルタの接続を強く推奨します。
DIPIPM 入力信号部は IC 内部で 3.3kΩ(min)の抵抗プルダウンを行っています。入力信号ラインに抵抗を挿入される場合は，DIPIPM の入力しきい値を満足する設定として下さい。
Fo 端子はオープンドレインです。MCU に Fo 信号を直接入力する場合は、制御電源(5V,15V)に I_{Fo}=1mA 以下となるような抵抗でプルアップしてご使用ください。(5V にプルアップする場合，5.1kΩ 以上。10kΩ を推奨します)

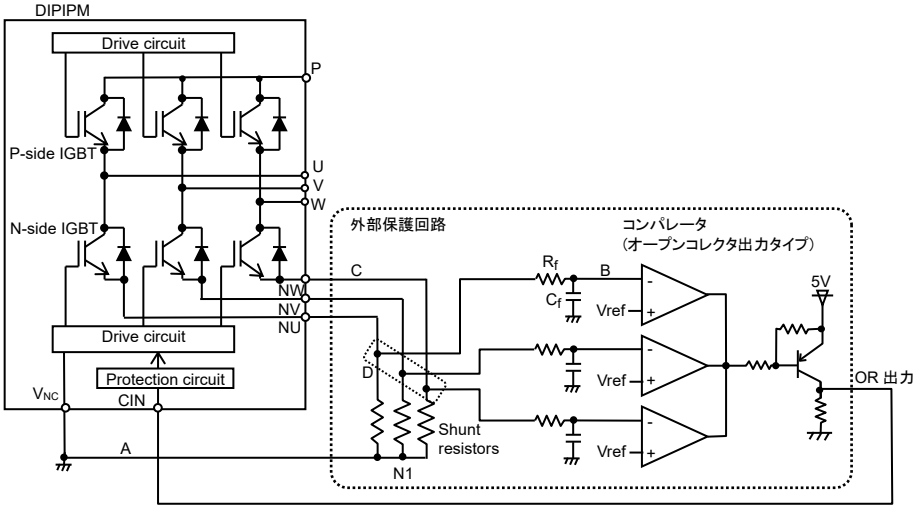
図 8. 外付けシャント抵抗周辺配線



シャント抵抗には表面実装タイプなど低インダクタンスタイプを推奨します。

図 9. N 側オープンエミッタ(3 シャント)時外部 SC 保護回路例

3 シャント使用時には、短絡保護のために 3 相のシャント抵抗の電圧をそのまま CIN 端子に入力できないため、下図のような外部回路が必要です。



(1) 短絡保護の誤動作防止用RCフィルタ(R_fC_f)の時定数は、短絡時に2μs以下で遮断できるように設定してください。(1.5~2μs推奨)
遮断時間は、配線パターン、コンパレータの反応速度などにも依存します。
(2) しきい値電圧Vrefは、DIPIPMの短絡トリップ電圧Vsc(ref)の規格値と同じにすることを推奨します。(typ.0.48V)
(3) シャント抵抗値は、短絡保護トリップ電流値が規定の値(定格の1.7倍)以下となるように設定してください。
(4) 誤動作防止のため、A、B、Cの配線は、可能な限り短くしてください。
(5) コンパレータへの入力の配線は、シャント抵抗の端子部直近(D 点)で分岐してください。
(6) OR 出力の High レベル（保護時出力）は、CIN 端子の短絡トリップ電圧の最大値である 0.505V 以上となるように設定してください。
(7) コンパレータ、Vref 生成回路の GND および Cf は、パワーGND 配線ではなく制御 GND 配線に接続してください。

図 10. (参考図) PCB スルーホールパターン
PSS15MC1FT の推奨スルーホール位置と径のレイアウトを示します。 [単位：mm]

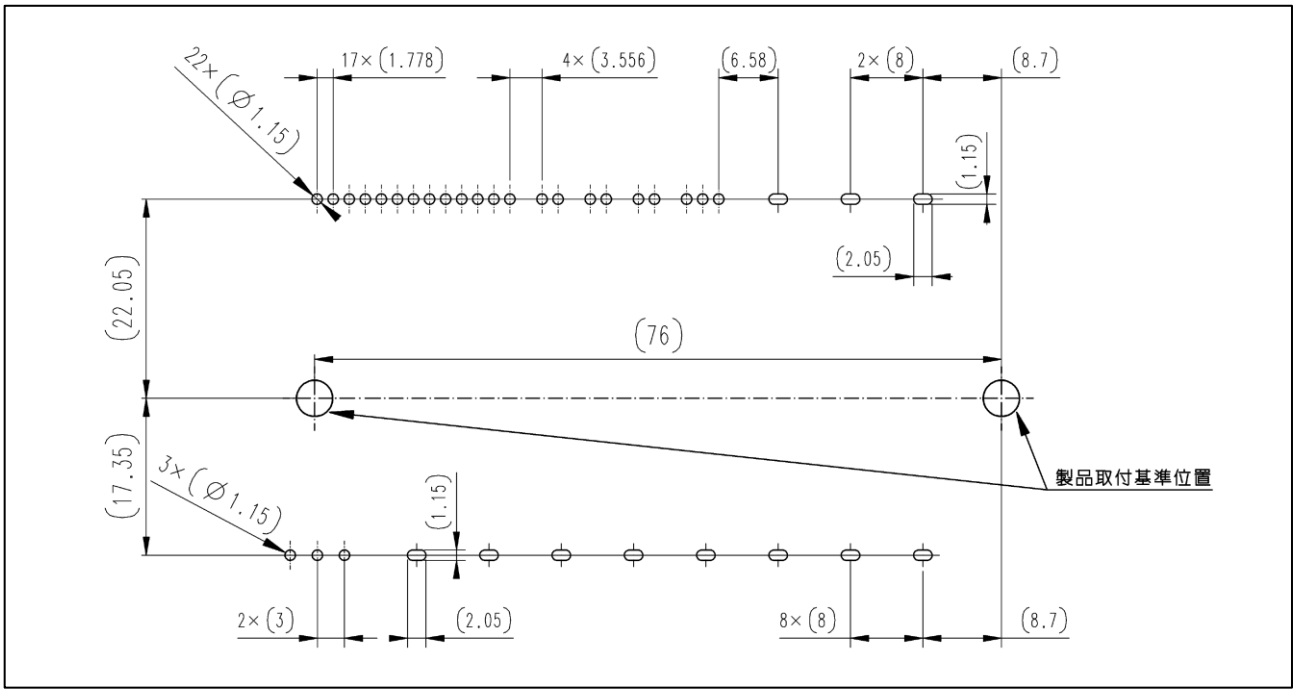
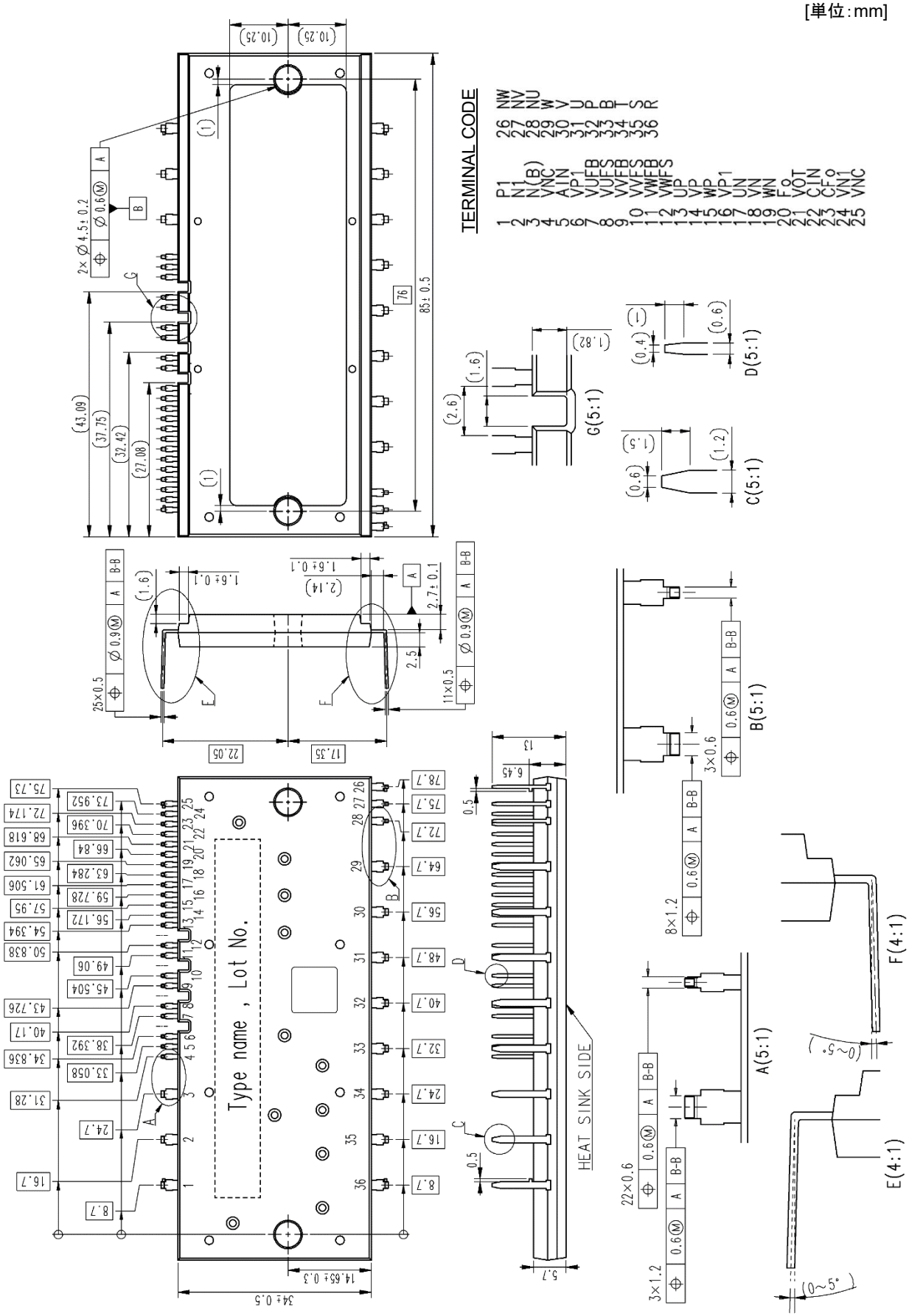


図 11. 外形図

[単位:mm]


TERMINAL CODE
1 P1
2 N1
3 N(B)
4 VNC
5 AIN
6 VP1
7 VUFB
8 VUFS
9 VVFB
10 VVFS
11 VWFB
12 VWFS
13 UP
14 VP
15 WP
16 VP1
17 UN
18 VN
19 WN
20 FO
21 VOT
22 CIN
23 CFO
24 VN1
25 VNC
26 NW
27 NV
28 NU
29 W
30 V
31 U
32 P
33 B
34 H
35 S
36 R
Type name , Lot No.
HEAT SINK SIDE
A(5:1)
B(5:1)
C(5:1)
D(5:1)
E(4:1)
F(4:1)
G(5:1)
2× Ø 4.5± 0.2
Ø 0.6Ⓜ A B
85± 0.5
34± 0.5
14.65± 0.3
22.05
17.35
25×0.5
Ø 0.9Ⓜ A B-B
11×0.5
8×1.2
3×0.6
22×0.6
3×1.2
(43.09)
(37.75)
(32.42)
(27.08)
(10.25)
(10.25)
(2.6)
(1.6)
(1.82)
(0.4)
(0.6)
(1.5)
(1.2)
(2.14)
1.6± 0.1
2.7± 0.1
2.5
6.45
13
5.7
0.5
(0~5°)

特記事項

本資料に記載されている情報は、いかなる場合でも、条件、特性及び品質を保証するものではありません。弊社半導体製品は必ず本資料に記載された最大定格の範囲内でご使用いただき、また、適用される法令による要求、規範及び基準をお客様が遵守することを前提としております。
なお、弊社の権限を有する者が署名した書面による明示の承諾がある場合を除き、人身事故を招くおそれのある用途に弊社半導体製品を使用することはできません。

パワー半導体製品は、長期の信頼性（パワーサイクルやサーマルサイクル等）について寿命を有していることや、特殊環境下（結露、高湿度、高粉塵、高塩分、高地、有機物・腐食性ガス・爆発性ガスが多い環境、端子部等への過度な応力等）での使用により、故障が発生したり、誤動作したりする場合がありますので、十分ご注意ください。また、技術的要件によっては弊社半導体製品に環境規制物質等が含まれる可能性があります。詳細確認を要する場合には、最寄りの弊社営業所、あるいは代理店までお問い合わせください。

本資料の内容・データは，専門技術・教育を受けられた技術者を対象としています。弊社半導体製品のお客様用途への適合性及び適合性に関する弊社製品データの完全性については、お客様の技術部門の責任にて評価・判断してください。なお、貴社製品への適用検討にあたって、弊社半導体製品単体で評価するだけでなく、システム全体で十分に評価し、適用可否をご判断ください。必要に応じ、電源と半導体製品の間に適切な容量のヒューズまたはブレーカーを取り付けて二次破壊を防ぐなど、安全設計に十分ご留意ください。関連するアプリケーションノート・技術資料も合わせてご参照ください。

安全設計に関するお願い

弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

■本資料は、お客様が用途に応じた適切な三菱半導体製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について三菱電機または、第三者に帰属する知的財産権その他の権利の実施、使用を許諾するものではありません。

■本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、三菱電機は責任を負いません。

■本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、三菱電機は、予告なしに、本資料に記載した製品または仕様を変更することがあります。三菱半導体製品のご購入にあたりましては、事前に三菱電機または代理店へ最新の情報をご確認頂きますとともに、三菱電機半導体情報ホームページ（www.MitsubishiElectric.co.jp/semiconductors/）などを通じて公開される情報に常にご注意ください。

■本資料に記載した情報は、正確を期すため、慎重に制作したものですが万一本資料の記述誤りに起因する損害がお客様に生じた場合には、三菱電機はその責任を負いません。

■本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。三菱電機は、適用可否に対する責任は負いません。

■本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、三菱電機または代理店へご照会ください。

■半導体・デバイスサイトに含まれる製品や技術をお客様が他の国へ提供する場合は、日本およびその他の国の輸出管理規制等を遵守する必要があります。また、日本、その他の仕向け地における輸出管理規則に抵触する迂回行為や再輸出は禁止します。

■本資料の一部または全部の転載、複製については、文書による三菱電機の事前の承諾が必要です。

■本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたら三菱電機または代理店までご照会ください。

© MITSUBISHI ELECTRIC CORPORATION. ALL RIGHTS RESERVED.
DIPIPM, CSTBT は三菱電機株式会社の商標です。