

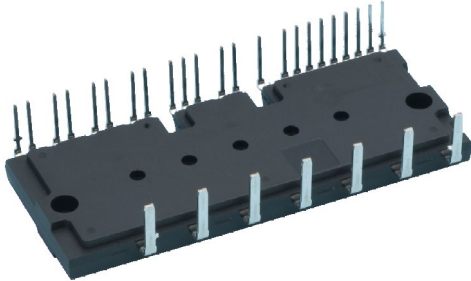
< DIIPM >

PSS50SA2F6

トランスファーモールド形

絶縁形

[外形]



[主な特長及び定格]

- DC入力, 三相AC出力IGBTインバータ
- 600V, 50A
- LPT-CSTBT(第7世代IGBT)内蔵
- 制限抵抗付きブートストラップダイオード内蔵
- 絶縁型トランスファーモールドパッケージ
- N側IGBTオープンエミッタ

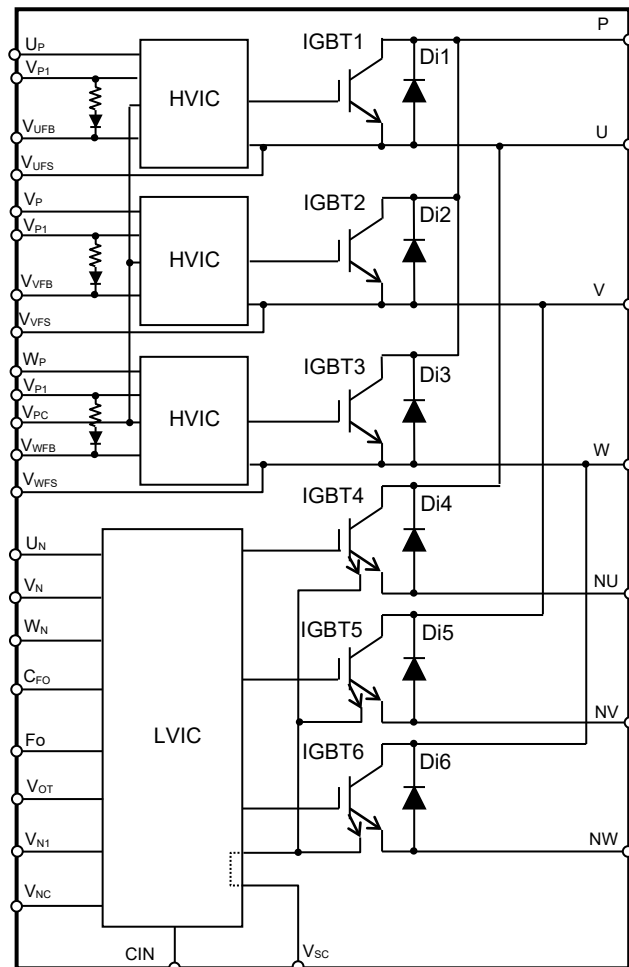
[用途]

AC100~240Vrms(DC400V以下)系 モータ制御用インバータ装置

[内蔵機能]

- P側IGBT用 : 駆動回路, 高圧レベルシフト回路, 制御電源電圧低下(UV)保護回路(エラー出力なし)
- N側IGBT用 : 駆動回路, 制御電源電圧低下(UV)保護回路, 短絡電流保護(カレントセンス方式による)
- エラー出力 : N側IGBT用短絡電流(SC)保護回路動作時とUV保護回路動作時エラー(Fo)出力
- 温度保護用アナログ出力: N側駆動用IC部の温度をアナログ信号出力
- 入力インタフェース: 3V, 5V系対応(ハイアクティブ)
- UL認証済み : UL1557 File 80276

[内部回路]



最大定格(指定のない場合は, $T_j=25^\circ\text{C}$)

インバータ部

記号	項目	条件	定格値	単位
V_{CC}	電源電圧	P-NU, NV, NW端子間	450	V
$V_{CC(surge)}$	電源電圧(サージ)	P-NU, NV, NW端子間	500	V
V_{CES}	コレクタ・エミッタ間電圧		600	V
$\pm I_C$	コレクタ電流	$T_C=25^\circ\text{C}$ (注1)	50	A
$\pm I_{CP}$	コレクタ電流(ピーク)	$T_C=25^\circ\text{C}$, 1ms以下	100	A
T_j	接合温度		-30~+150	$^\circ\text{C}$

注1. パルス幅と周期は接合温度により制限されます。

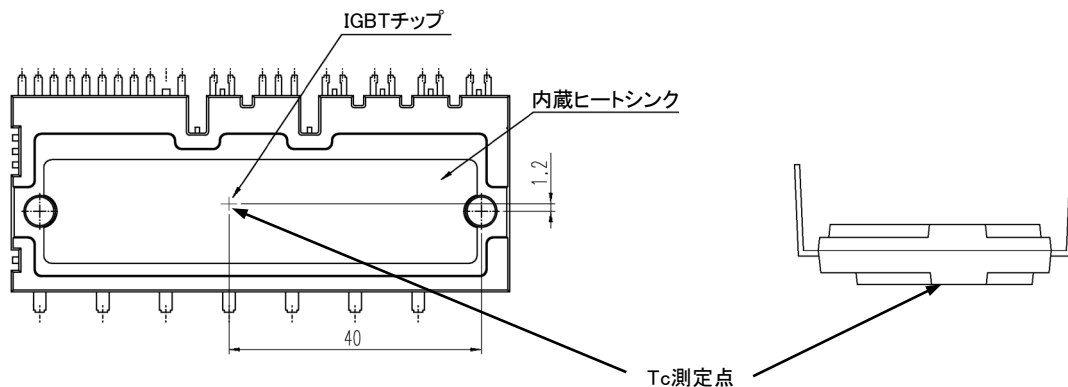
制御(保護)部

記号	項目	条件	定格値	単位
V_D	制御電源電圧	$V_{P1}-V_{PC}$, $V_{N1}-V_{NC}$ 端子間	20	V
V_{DB}	制御電源電圧	$V_{UFB}-V_{UFS}$, $V_{VFB}-V_{VFS}$, $V_{WFB}-V_{WFS}$ 端子間	20	V
V_{IN}	入力電圧	U_P , V_P , W_P-V_{PC} , U_N , V_N , W_N-V_{NC} 端子間	-0.5~ $V_D+0.5$	V
V_{FO}	エラー出力印加電圧	F_O-V_{NC} 端子間	-0.5~ $V_D+0.5$	V
I_{FO}	エラー出力電流	F_O 端子のシンク電流値	5	mA
V_{SC}	電流検出入力電圧	$CIN-V_{NC}$ 端子間	-0.5~ $V_D+0.5$	V

全システム

記号	項目	条件	定格値	単位
$V_{CC(prot)}$	電源電圧自己保護範囲(短絡)	$V_D=13.5\sim 16.5\text{V}$, インバータ部 $T_j=150^\circ\text{C}$ スタート, 2 μs 以内, 非繰り返し	400	V
T_C	動作モジュール温度	ケース温度 T_C の測定点は、図1参照	-30~+125	$^\circ\text{C}$
T_{stg}	保存温度		-40~+125	$^\circ\text{C}$
V_{iso}	絶縁耐圧	正弦波 60Hz, AC 1分間, 全端子共通-ヒートシンク間	2500	Vrms

図1. ケース温度 T_C 測定点



熱抵抗

記号	項目	条件	規格値			単位
			最小	標準	最大	
$R_{th(j-c)Q}$	接合・ケース間熱抵抗(注2)	インバータIGBT (1/6 モジュール)	-	-	0.88	$^\circ\text{C}/\text{W}$
$R_{th(j-c)F}$		インバータFWDi (1/6 モジュール)	-	-	1.78	$^\circ\text{C}/\text{W}$

注2. DIIPMと放熱ヒートシンクとの接触面には、熱伝導のよいグリースを100~200 μm 程度、均一になるように塗布の上、規定の締め付けトルクにて締め付けることを規定します。(またグリースは使用動作温度範囲内で変質せず、経年変化のないものとします。)

ただし、製品放熱面-ヒートシンク間の熱抵抗は、締め付けた状態におけるグリースの厚さ、グリースの熱伝導率等により異なります。目安として、グリース厚20 μm 、グリースの熱伝導率が1.0W/m \cdot Kの場合の製品放熱面-ヒートシンク間熱抵抗値(1/6モジュール)は0.2 $^\circ\text{C}/\text{W}$ となります。

< DIIPM >
PSS50SA2F6
 トランスファーモールド形
 絶縁形

電気的特性(指定のない場合は, $T_j = 25^\circ\text{C}$)
 インバータ部

記号	項目	測定条件		規格値			単位
				最小	標準	最大	
$V_{CE(sat)}$	コレクタ・エミッタ間飽和電圧	$V_D = V_{DB} = 15\text{V}$ $V_{IN} = 5\text{V}$	$I_C = 50\text{A}, T_j = 25^\circ\text{C}$	-	1.30	1.60	V
			$I_C = 50\text{A}, T_j = 125^\circ\text{C}$	-	1.40	1.70	
V_{EC}	FWDi順電圧降下	$-I_C = 50\text{A}, V_{IN} = 0\text{V}$		-	1.70	2.20	V
t_{on}	スイッチング時間	$V_{CC} = 300\text{V}, V_D = V_{DB} = 15\text{V}$ $I_C = 50\text{A}, T_j = 125^\circ\text{C}, V_{IN} = 0 \leftrightarrow 5\text{V}$ 誘導負荷(上一下アーム)		1.20	1.80	2.40	μs
$t_{c(on)}$				-	0.40	0.65	μs
t_{off}				-	2.80	3.60	μs
$t_{c(off)}$				-	0.30	0.60	μs
t_{fr}				-	0.30	-	μs
I_{CES}	コレクタ・エミッタ間遮断電流	$V_{CE} = V_{CES}$	$T_j = 25^\circ\text{C}$	-	-	1	mA
			$T_j = 125^\circ\text{C}$	-	-	10	

制御(保護)部

記号	項目	測定条件		規格値			単位
				最小	標準	最大	
I_D	回路電流	$V_{P1}-V_{PC}, V_{N1}-V_{NC}$ の総和	$V_D = 15\text{V}, V_{IN} = 0\text{V}$	-	-	5.50	mA
			$V_D = 15\text{V}, V_{IN} = 5\text{V}$	-	-	5.50	
I_{DB}	回路電流	$V_{UFB}-V_{UFS}, V_{VFB}-V_{VFS},$ $V_{WFB}-V_{WFS}$	$V_{DB} = 15\text{V}, V_{IN} = 0\text{V}$	-	-	0.55	mA
			$V_{DB} = 15\text{V}, V_{IN} = 5\text{V}$	-	-	0.55	
I_{SC}	短絡保護トリップレベル	$R_s = 31.6\Omega$ (精度 $\pm 1\%$ 以内) NU, NV, NW-N1間シャント抵抗無し時 (注3)		85	-	-	A
UV_{DBt}	P側制御電源電圧		トリップレベル	10.0	-	12.0	V
UV_{DBr}	低下保護		リセットレベル	10.5	-	12.5	V
UV_{Dt}	N側制御電源電圧		トリップレベル	10.3	-	12.5	V
UV_{Dr}	低下保護		リセットレベル	10.8	-	13.0	V
V_{FOH}	エラー出力電圧	$V_{SC} = 0\text{V}, F_O = 10\text{k}\Omega, 5\text{V}$ プルアップ		4.9	-	-	V
V_{FOL}		$V_{SC} = 1\text{V}, I_{FO} = 1\text{mA}$		-	-	0.95	V
t_{FO}	エラー出力パルス幅	$C_{FO} = 22\text{nF}$ (注4)		1.6	2.4	-	ms
I_{IN}	入力電流	$V_{IN} = 5\text{V}$		0.7	1.0	1.5	mA
$V_{th(on)}$	入力オンしきい電圧	$U_P, V_P, W_P-V_{PC}, U_N, V_N, W_N-V_{NC}$ 端子間		-	2.1	2.6	V
$V_{th(off)}$	入力オフしきい電圧			0.8	-	-	V
V_{OT}	アナログ温度出力	LVIC温度 $=75^\circ\text{C}$, プルダウン抵抗 $R=5.1\text{k}\Omega$ (注5)		2.26	2.38	2.51	V
V_F	ブートストラップDi順電圧降下	$I_F = 10\text{mA}$, 制限抵抗の電圧降下を含む (注6)		0.5	0.9	1.3	V
R	制限抵抗値	ブートストラップDiに内蔵		16	20	24	Ω

注3. 本短絡保護はN側IGBT部にて分流したセンス電流を検出しており, 下アームのみ動作します。外部シャント抵抗を主電流の経路に接続した場合, 保護レベルは変化いたします。詳細につきましては, 本製品のアプリケーションノートを参照願います。

4. エラー出力は, 短絡保護・N側(V_D)制御電源電圧低下保護時にのみ出力します。所望の t_{FO} 時の C_{FO} の計算式を示します。($C_{FO} = t_{FO} \times 9.1 \times 10^{-6} [F]$)

5. 自己温度保護動作, エラー(F_O)出力はいたしません。本出力が, 設定の温度保護レベルに達した時は, システム側で直ちにスイッチング動作を停止してください。LVIC温度-VOT特性を図3に示します。なおLVIC温度 $=75^\circ\text{C}$ 以外のmin.およびmax.特性は設計値です。

6. ブートストラップDiの特性を図2に示します。

図2. ブートストラップDi V_F - I_F 特性(制限抵抗による電圧降下含む)(右図は拡大図)

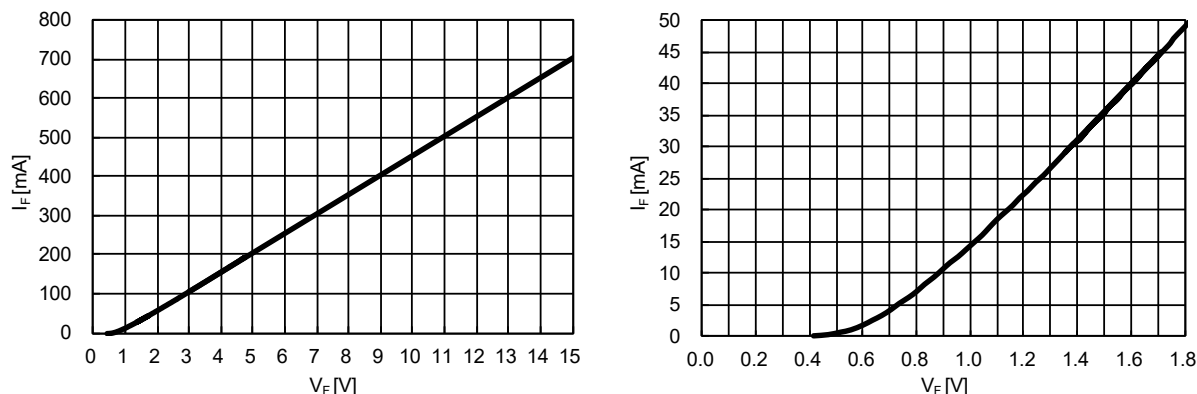


図3. LVIC温度-V_{OT}出力特性

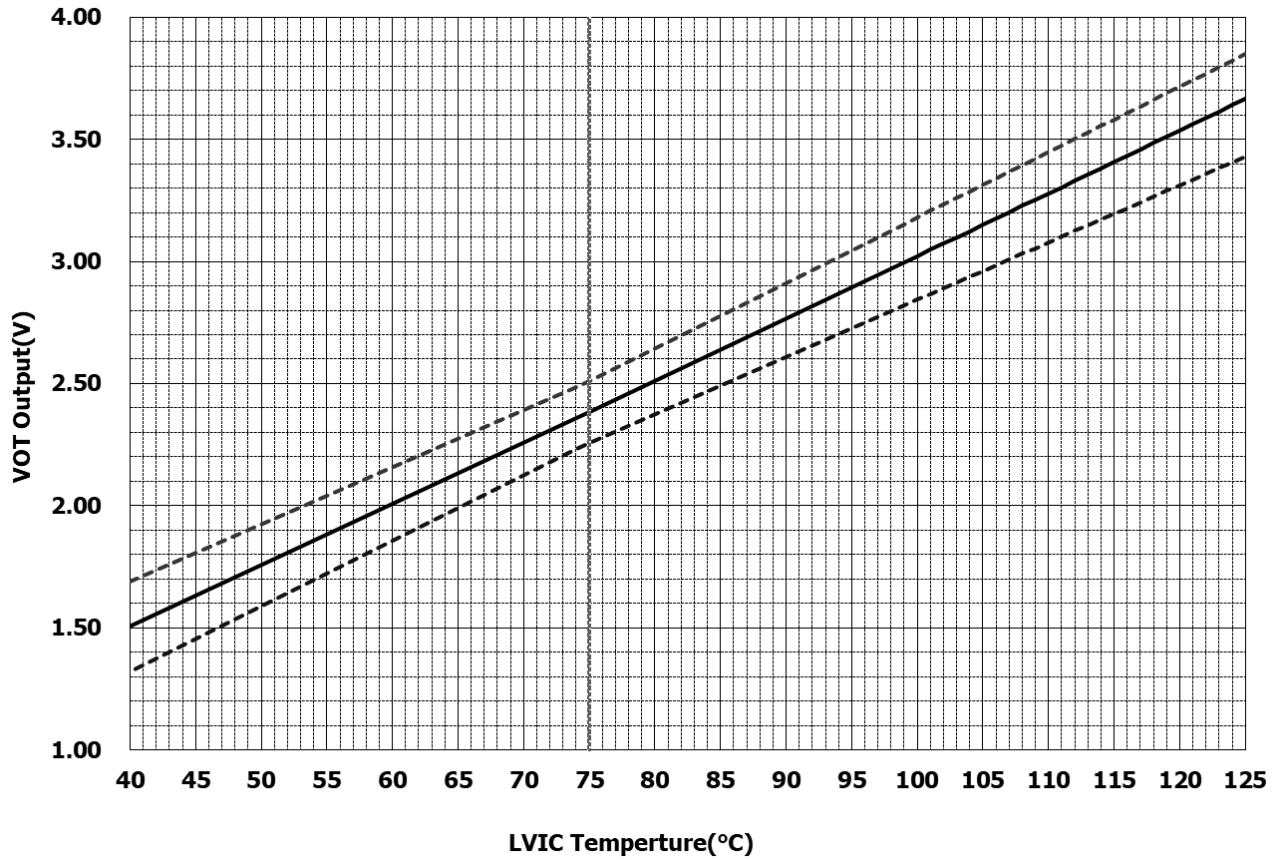
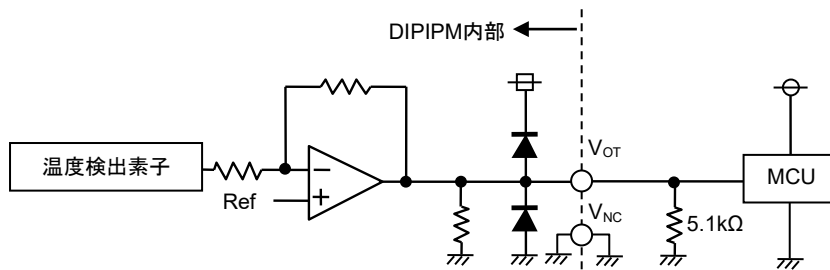


図4. V_{OT}出力回路



- (1) 室温より低い温度時において、出力の線形性が必要な場合、V_{OT}-V_{NC}(=コントローラGND)間に5.1kΩのプルダウン抵抗の設置してください。プルダウン抵抗を設置される場合は、V_{OT}出力電圧÷抵抗値程度の電流が、LVICの消費電流として常時余分に流れることとなります。過熱保護のためだけに本出力を使用し、室温以下の出力が不要な場合、プルダウン抵抗は接続不要です。
- (2) V_{OT}出力を未使用の場合は、本出力端子は、NC(ノーコネクション)としてください。

V_{OT}出力の使用方法につきましては、本製品のアプリケーションノートもご参照ください。

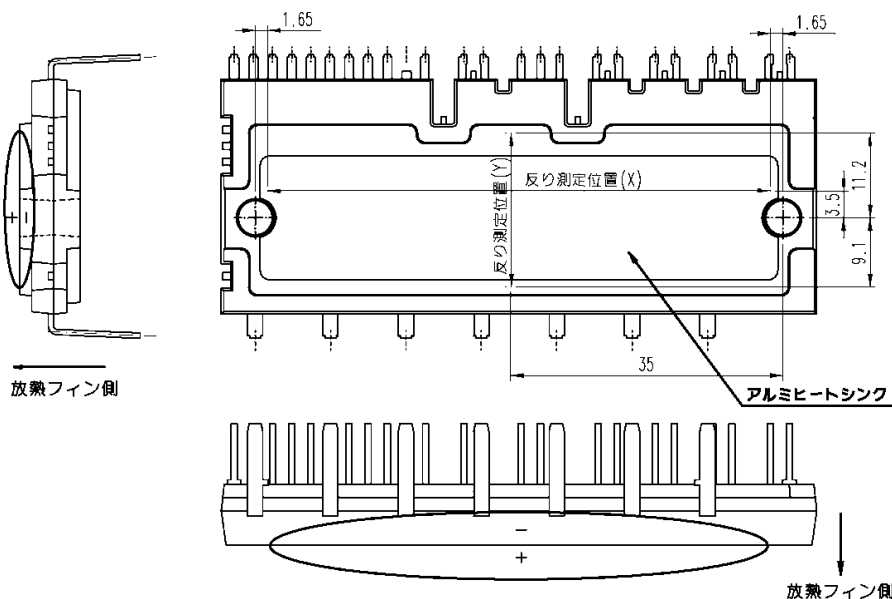
< DIPIPM >
PSS50SA2F6
 トランスファーモールド形
 絶縁形

機械的定格及び特性

記号	項目	測定条件	参考規格	規格値			単位
				最小	標準	最大	
—	締付けトルク	取付けネジM4 (注7)	JEITA-ED-4701 402方法Ⅱ	0.98	1.18	1.47	N·m
—	端子強度引張り	荷重 20N	JEITA-ED-4701 402方法Ⅰ	10	-	-	s
—	端子強度曲げ	荷重 10Nにて 90度 曲げ	JEITA-ED-4701 402方法Ⅲ	2	-	-	回
—	質量		-	-	46	-	g
—	放熱面平面度	(注8)	-	-50	-	100	μm

注7. 取付けネジには、平座金(推奨,JIS B1256) を使用してください。

注8. 放熱面平面度測定位置



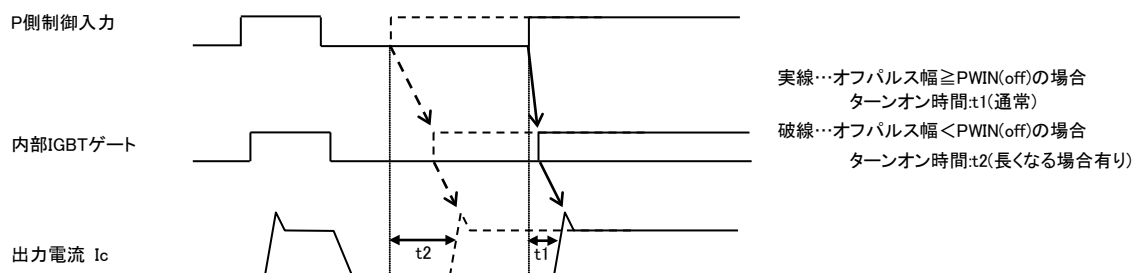
推奨使用条件

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
V_{CC}	電源電圧	P-NU, NV, NW 端子間	0	300	400	V
V_D	制御電源電圧	$V_{P1}-V_{PC}, V_{N1}-V_{NC}$ 端子間	13.5	15.0	16.5	V
V_{DB}	制御電源電圧	$V_{UFB}-V_{UFS}, V_{VFB}-V_{VFS}, V_{WFB}-V_{WFS}$ 端子間	13.0	15.0	18.5	V
$\Delta V_D, \Delta V_{DB}$	制御電源電圧変動率		-1	-	+1	V/μs
t_{dead}	上下アーム休止時間	各アーム段入力に対応	2.2	-	-	μs
f_{PWM}	PWM制御入力信号	$T_C \leq 125^\circ C, T_J \leq 150^\circ C$	-	-	20	kHz
PWIN(on)	許容最小入力パルス幅	(注9) (注10)	1.5	-	-	μs
PWIN(off)			3.0	-	-	
V_{NC}	V_{NC} 端子変動	$V_{NC}-NU, NV, NW$ 端子間の電位差, サージ電圧含む	-5.0	-	+5.0	V

注 9. PWIN(on)未満のパルス幅の入力オン信号には出力が応答しないことがあります。

注10. PWIN(off)未満のパルス幅の入力オフ信号には出力が応答しない、またはP側のみターンオン時間が大きくなる場合があります。PWIN(off)以上のパルス幅の入力オフ信号の場合でも、定格電流以上においては、P側のみターンオン時間が大きくなる場合があります。

許容最小入力パルス幅PWIN(off)以下の信号を印加した場合の出力動作(P側のみ)

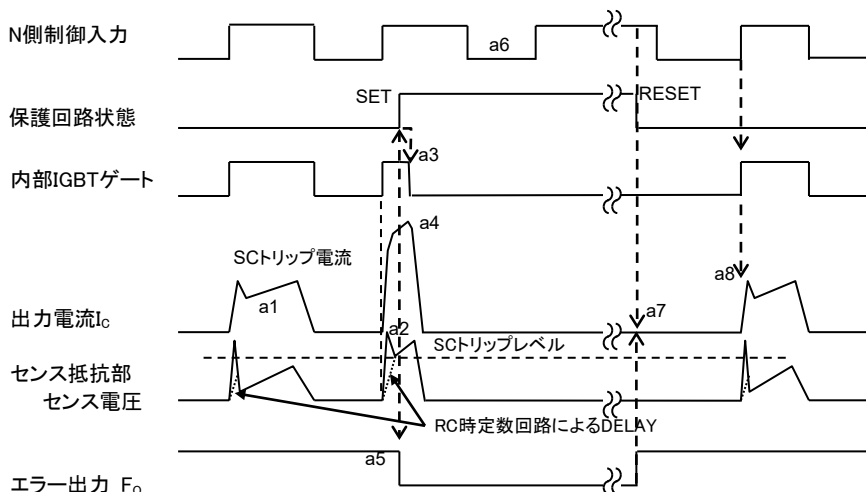


< DIIPM >
PSS50SA2F6
 トランスファーモールド形
 絶縁形

図5. 保護動作シーケンス

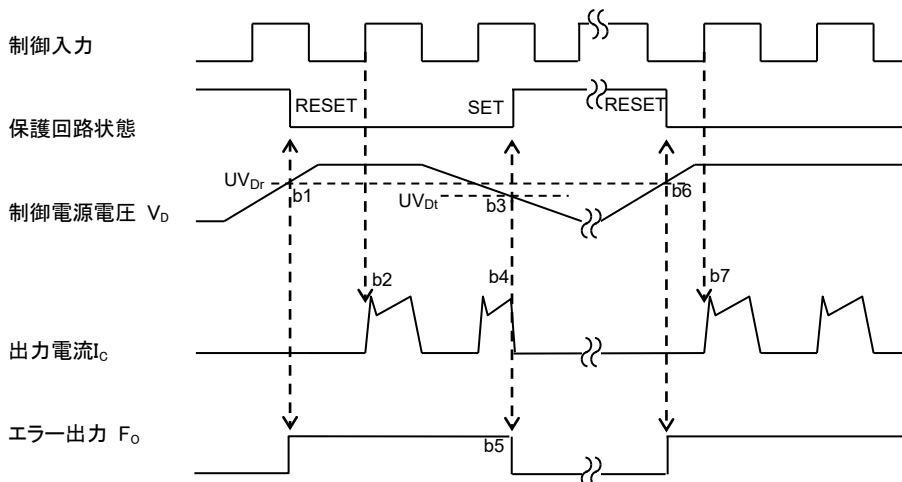
A. SC動作シーケンス(N側のみ)・・・外付けセンス抵抗による保護

- a1. 正常動作=IGBTオン=出力電流有り
- a2. 過電流検出(SCトリガ)・・・RC時定数は、2 μ s以内に遮断するように最適遮断時間を設定(1.5~2.0 μ s以下推奨)
- a3. N側全相のIGBTゲートをハード遮断
- a4. N側全相のIGBTがオフ
- a5. Fo出力・・・外付けコンデンサC_{Fo}でFo出力時間(Foパルス幅)を設定
- a6. 入力 "L"=オフ
- a7. Fo出力終了。入力 "H"途中でも次のオン信号(L→H)が入力されるまで、IGBTはオフ状態。(各相への入力で相ごとに通常状態に復帰)
- a8. 正常動作=IGBTオン=出力電流有り



B. 制御電源電圧低下保護動作シーケンス(N側, UV_D)

- b1. 制御電源電圧立上り・・・UV_{Dr}にて次のオン信号(L→H)入力より動作開始 (各相への入力で相ごとに通常状態に復帰します)
- b2. 正常動作=IGBTオン=出力電流有り
- b3. 制御電源電圧低下(UV_{Dt})
- b4. N側全相のIGBTオフ・・・制御入力の状態に関らずオフ
- b5. Fo動作開始(C_{Fo}にて設定されたFoパルス幅以上、制御電源電圧が復帰するまでの間Fo出力)
- b6. 制御電源電圧復帰(UV_{Dr})
- b7. 正常動作=IGBTオン=出力電流有り



C. 制御電源電圧低下保護動作シーケンス (P側, UV_{DB})

- c1. 制御電源電圧立上り…… UV_{DBr} にて次のオン信号(L→H)入力より動作開始
- c2. 正常動作=IGBTオン=出力電流有り
- c3. 制御電源電圧低下 (UV_{DBt})
- c4. 該当相のIGBTのみオフ……制御入力に関らずオフ, F_o 出力はなし
- c5. 制御電源電圧復帰 (UV_{DBr})
- c6. 正常動作=IGBTオン=出力電流有り

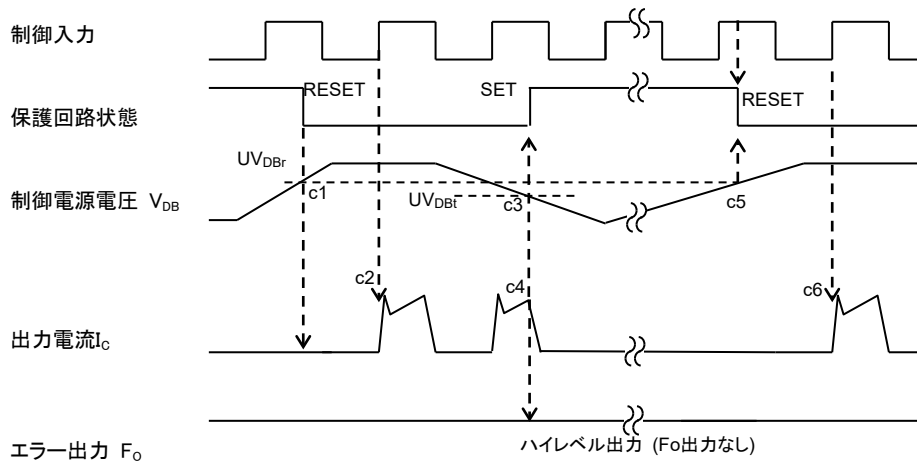
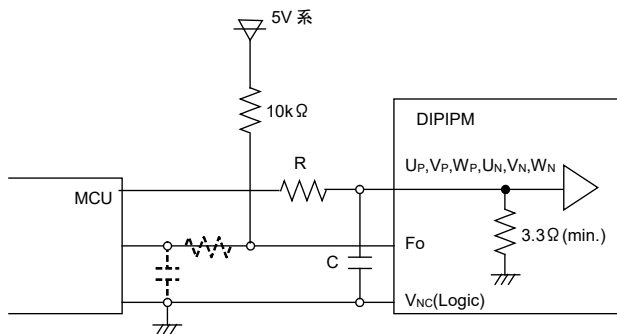


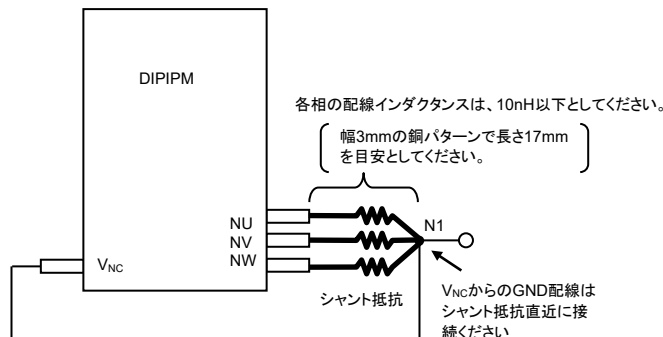
図6. 制御端子応用例



注:

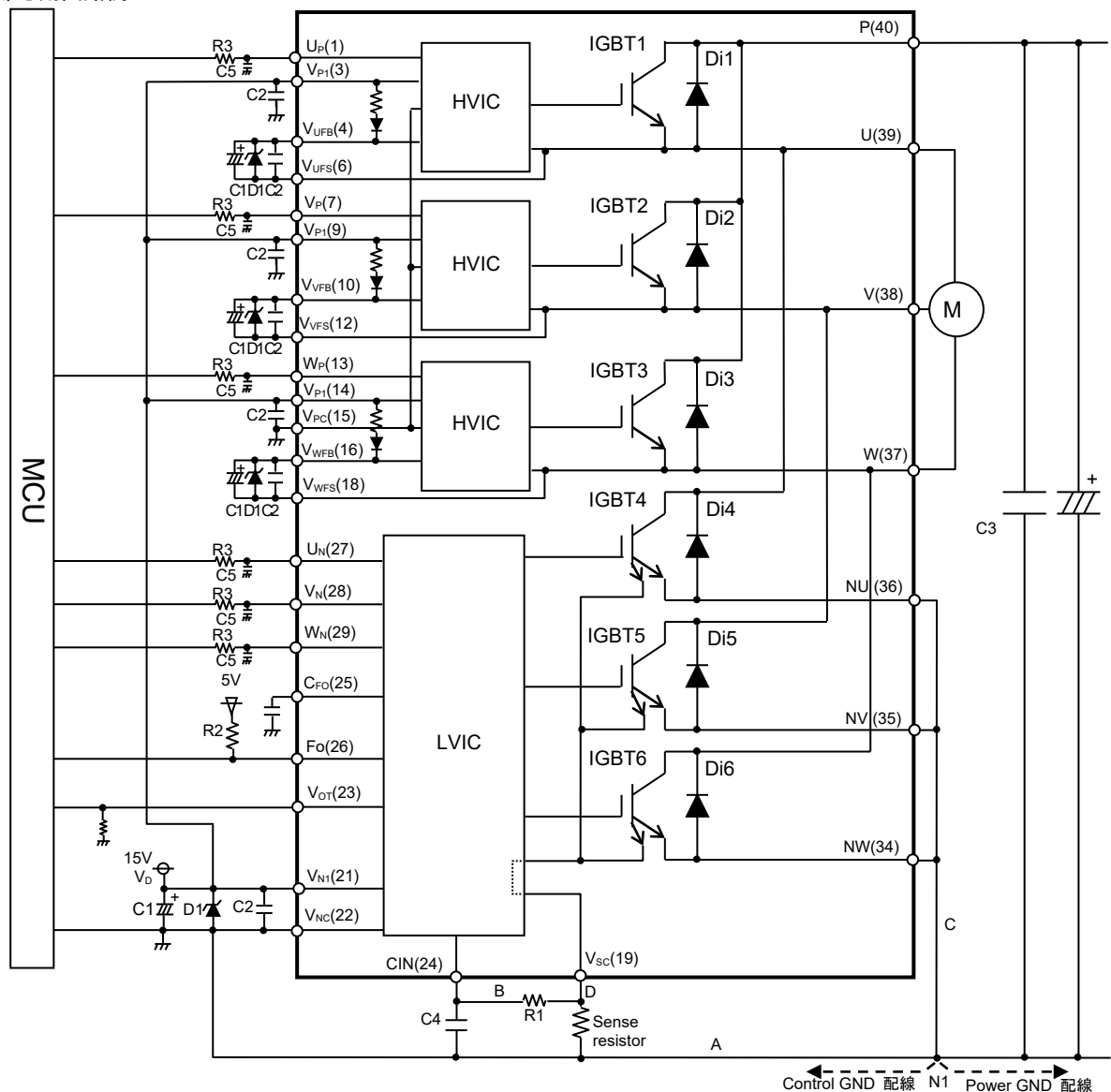
入力のRCカップリングは、応用システムに使われるPWM制御入力方式、入力配線パターンにより変わります。DIPIPM入力信号部はIC内部で3.3kΩ (min)の抵抗プルダウンを行っています。入力信号ラインに抵抗を挿入される場合は、DIPIPMの入力しきい値を満足する設定として下さい。F_o端子はオープンドレインです。MCUにF_o信号を直接入力する場合は、制御電源(5V,15V)にI_{Fo}=1mA以下となるような抵抗でプルアップしてご使用ください。(5Vにプルアップする場合、5.1kΩ以上、10kΩを推奨します)

図7. 主電流経路に外付けシャント抵抗挿入時の配線について



シャント抵抗には表面実装タイプなど低インダクタンスタイプを推奨します。シャント抵抗を挿入した場合、V_{sc}端子に接続したセンス抵抗による短絡保護レベルは変化いたします。

図8. 外部応用回路例

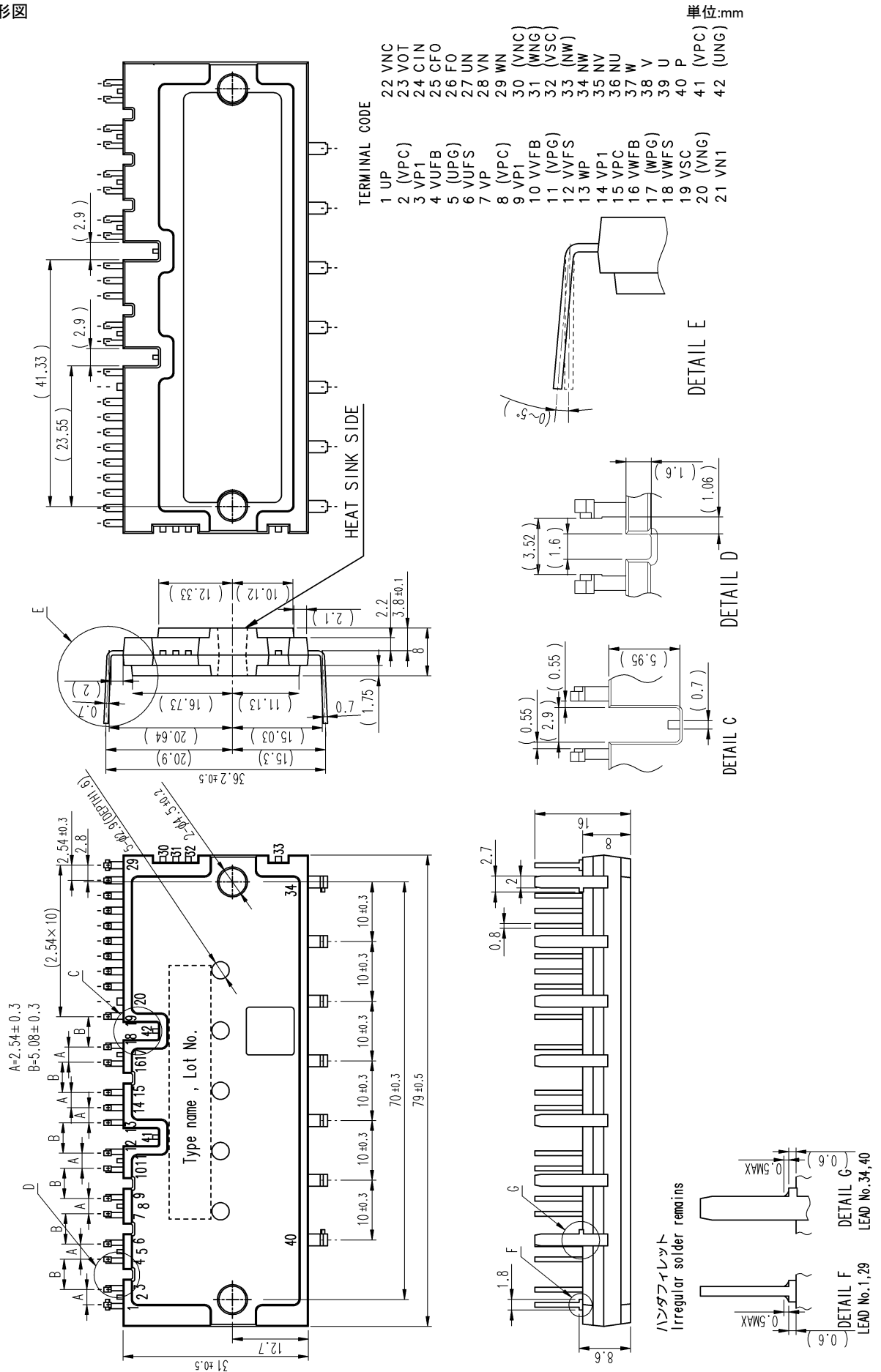


Note

1. 制御側電源GNDとパワー側GNDの配線を共通のベタ配線で配線すると大電流が流れるパワー-GNDの変動の影響を受け誤動作の可能性がありますので制御側電源GNDとパワー側GNDの配線は分けて配線し、N1点 (NU,NV,NWを接続した点)にて一点接続としてください。
2. 制御電源へのサージ電圧吸収用にツェナダイオードD1 (ツェナ電圧24V,許容損失1W程度)を制御電源端子間近傍への接続を推奨します。
3. サージ電圧による耐圧破壊を防止するために、平滑コンデンサとP,N1端子間の配線はできるだけ短くしてください。またP-N1端子間に0.1 μ F~0.22 μ F程度のスナバコンデンサC3を挿入してください。
4. 短絡保護機能の誤動作防止用RCフィルタ(R1C4)の時定数は、短絡時に2 μ s以下で遮断できるように設定してください。(1.5~2 μ s推奨) R1,C4は温度補償用などバラツキの小さいものを推奨します。遮断時間は、配線パターンによって変わりますので実システムにて十分評価してください。R1の抵抗値が小さい場合、SC保護の遅れにつながりますので、R1はRsの10倍以上としてください。(100倍程度を推奨)
5. A, B, Cの配線はIGBTの動作に大きな悪影響をもたらすため、配線はできるだけ短く配線してください。
6. センス抵抗Rsには、温度特性を含めばらつき \pm 1%以内で低インダクタンスの物を推奨します。また、許容電力は0.03W以上を推奨しますが、最終的には実システムで十分評価してください。
7. CIN端子への配線は、SC保護の誤動作防止のため、センス抵抗端子直近のD点で分岐し、V_{sc}端子ーセンス抵抗間配線はできるだけ短くしてください。
8. 各コンデンサはDIPIPMの端子近傍に設置してください。C1は、温度特性、周波数特性の優れた電解コンデンサ、C2は0.01 μ F~2 μ Fでノイズ除去用の温度、周波数、DCバイアス特性に優れたセラミックコンデンサを推奨します。
9. 入力信号はハイアクティブです。IC内部で3.3k Ω (min)の抵抗でプルダウンしています。誤動作防止のため、入力信号配線はできるだけ短く配線し、ノイズによる誤動作防止のためRCフィルタ(時定数100ns以上(例R3=100 Ω , C5=1000pF))の挿入を推奨いたします。挿入する場合は、入力きい値電圧を満足するように設定してください。専用HVICを採用しているため、MCUIに直接接続することができます。
10. Fo端子はオープンドレインです。Fo出力は、I_{Fo}=1mA時にmax0.95V(@25 $^{\circ}$ C)となりますので、I_{Fo}=1mA以下となるような制限抵抗値で制御電源(5V, 15V)にプルアップしてください。(5Vにプルアップする場合、10k Ω を推奨します。)
11. Fo出力のパルス幅t_{Fo}は、C_{Fo}端子に接続するコンデンサで設定可能です。所望のt_{Fo}時のC_{Fo}の計算式を示します。(C_{Fo} = t_{Fo} × 9.1 × 10⁻⁶ [F])
12. 制御ICの電源ラインに高周波の急峻なノイズが重畳されると、ICの誤動作が起きてFoを出力し停止する可能性があります。制御電源ラインのノイズは、dV/dt \leq 1V/ μ s, V_{ripple} \leq 2Vp-pとなるように電源回路を設計してください。
13. DIPIPMでは、各相あるいは、個体間で並列接続して同一負荷を駆動するような使用方法は、推奨いたしません。

< DIIPM >
PSS50SA2F6
 トランスファーモールド形
 絶縁形

図8. 外形図



特記事項

本資料に記載されている情報は、いかなる場合でも、条件、特性及び品質を保証するものではありません。弊社半導体製品は必ず本資料に記載された最大定格の範囲内でご使用いただき、また、適用される法令による要求、規範及び基準をお客様が遵守することを前提としております。

なお、弊社の権限を有する者が署名した書面による明示の承諾がある場合を除き、人身事故を招くおそれのある用途に弊社半導体製品を使用することはできません。

パワー半導体製品は、長期の信頼性（パワーサイクルやサーマルサイクル等）について寿命を有していることや、特殊環境下（結露、高湿度、高粉塵、高塩分、高地、有機物・腐食性ガス・爆発性ガスが多い環境、端子部等への過度な応力等）での使用により、故障が発生したり、誤動作したりする場合がありますので、十分ご注意ください。また、技術的要件によっては弊社半導体製品に環境規制物質等が含まれる可能性があります。詳細確認を要する場合には、最寄りの弊社営業所、あるいは代理店までお問い合わせください。

本資料の内容・データは、専門技術・教育を受けられた技術者を対象としています。弊社半導体製品のお客様用途への適合性及び適合性に関する弊社製品データの完全性については、お客様の技術部門の責任にて評価・判断してください。なお、貴社製品への適用検討にあたって、弊社半導体製品単体で評価するだけでなく、システム全体で十分に評価し、適用可否をご判断ください。必要に応じ、電源と半導体製品の間に適切な容量のヒューズまたはブレーカーを取り付けて二次破壊を防ぐなど、安全設計に十分ご注意ください。関連するアプリケーションノート・技術資料も合わせてご参照ください。

安全設計に関するお願い

弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

- 本資料は、お客様が用途に応じた適切な三菱半導体製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について三菱電機または、第三者に帰属する知的財産権その他の権利の実施、使用を許諾するものではありません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、三菱電機は責任を負いません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、三菱電機は、予告なしに、本資料に記載した製品または仕様を変更することがあります。三菱半導体製品のご購入にあたりましては、事前に三菱電機または代理店へ最新の情報をご確認頂きますとともに、三菱電機半導体情報ホームページ（www.MitsubishiElectric.co.jp/semiconductors/）などを通じて公開される情報に常にご注意ください。
- 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、三菱電機はその責任を負いません。
- 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。三菱電機は、適用可否に対する責任を負いません。
- 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、三菱電機または代理店へご照会ください。
- 半導体・デバイスサイトに含まれる製品や技術をお客様が他の国へ提供する場合は、日本およびその他の国の輸出管理規制等を遵守する必要があります。また、日本、その他の仕向け地における輸出管理規則に抵触する迂回行為や再輸出は禁止します。
- 本資料の一部または全部の転載、複製については、文書による三菱電機の事前の承諾が必要です。
- 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたら三菱電機または代理店までご照会ください。