

BSD機能内蔵600V耐圧ハーフブリッジドライバHVIC“M81777FP”

羽生 洋*
Yo Habu
佐野昇平†
Shohei Sano

Built-in Boot Strap Diode Function Half-bridge Driver High Voltage (600V)
Integrated Circuit "M81777FP"

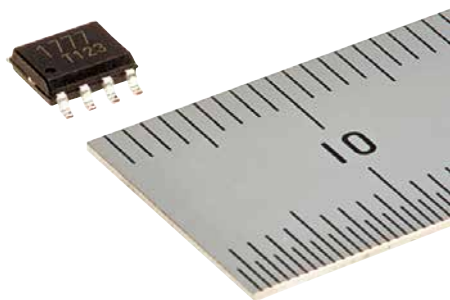
要 旨

近年、地球環境保護基調の高まりで省エネルギーや高効率化のキーパーツであるパワー半導体の環境負荷低減に対する役割は大きくなっている。これを背景にして家電・産業用機器に使用されるモータ駆動システムのインバータ化も年々進展しており、インバータシステムでパワー半導体を駆動するドライバICの需要も拡大している。インバータの大容量化・小型化に向けては、駆動システムも小型化・省部品化に寄与することが重要であり、また課題でもある。

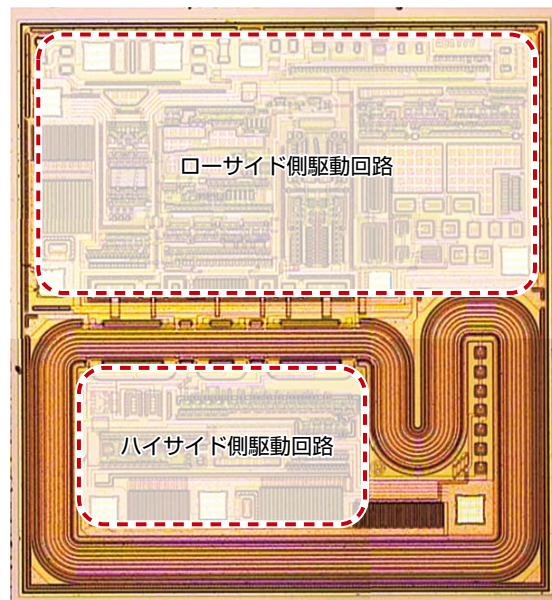
三菱電機は今回、MOS(Metal Oxide Semiconductor)構造を用いることでブートストラップ回路に必要なダイオード機能を内蔵したBSD(Boot Strap Diode)機能内蔵600V耐圧ハーフブリッジドライバHVIC“M81777FP”を

開発した。これによって、インバータの駆動システムでの省部品化に貢献する。この製品の特長は次のとおりである。

- (1) BSD機能MOSの駆動方式を最適化することで安定した充電動作を実現
- (2) 100Ωの電流制限抵抗をBSD機能MOSのオン抵抗で実現
- (3) 三菱電機独自の高耐圧ウェルMOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)構造で、充電動作時のリーク電流抑制や、スイッチング時のノイズに対して、高い誤動作耐量を確保
- (4) 従来製品との互換性確保によって、インバータシステムでの設計簡素化に寄与



M81777FPの外観



M81777FPチップ

BSD機能内蔵600V耐圧ハーフブリッジドライバHVIC“M81777FP”の外観とチップ

ブートストラップ回路に必要なダイオード機能を内蔵した、BSD機能内蔵600V耐圧ハーフブリッジドライバHVIC M81777FPを開発した。高耐圧ダイオード機能を三菱電機独自の高耐圧ウェルMOSFET構造で実現することで、高いノイズ耐性を確保し、インバータの駆動システムでの省部品化に貢献する。

1. ま え が き

近年、カーボンニュートラルやSDGsなど、地球環境保護基調の高まりで省エネルギーや高効率化のキーパーツであるパワー半導体の環境負荷低減に対する役割は大きくなっている。これを背景にして家電・産業用機器に使用されるモータ駆動システムのインバータ化も年々進展しており、インバータシステムでパワー半導体を駆動するドライバICの需要も拡大している。インバータの大容量化・小型化に向けて、その駆動システムでも小型化・省部品化に寄与することが求められている。

三菱電機のHVIC(High Voltage Integrated Circuit)を代表とするドライバICの技術として、1997年に独自技術である分割リサーフ構造(第1世代)の開発によって1,200V HVICの製品化を開始し、2008年には第1世代分割リサーフ構造へN+埋め込み層の微細パターン形成によって、耐圧・誤動作耐量を向上させた第2世代分割リサーフ構造を600Vクラスで開発し、製品化を実施した⁽¹⁾。また、この第2世代分割リサーフ構造に独自のフィールドプレート技術を適用し、耐圧の1,200V化を実現し、製品化も進めている⁽²⁾。分割リサーフ構造は、HVICでの高圧レベルシフトと呼ばれる、ハイサイド回路を駆動する電圧レベルへの変換動作に用いるLDMOSFET(Laterally Double-diffused MOSFET)に適用する構造である。分割リサーフ構造の適用は耐圧・誤動作耐量の向上と合わせて、チップ上で占有する面積が大幅に縮小される。これによってドライバICのチップ面積当たりの駆動能力を拡大(大容量化・高電圧化)することと、従来外部部品で構成していた保護回路や電源回路などを取り込むこと(小型化・省部品化)が可能になるなど、システムの性能向上へ大きく寄与できる。

本稿では、今回開発したブートストラップ回路に必要なダイオード機能を内蔵したBSD機能内蔵600V耐圧ハーフブリッジドライバHVIC M81777FPについて製品概要、適用技術、及び性能・品質について述べる。

2. BSD機能内蔵600V耐圧ハーフブリッジドライバHVIC M81777FP

2.1 製品概要

BSD機能内蔵600V耐圧ハーフブリッジドライバHVIC M81777FPの機能ブロック図を図1に示し、その機能を次に挙げる。

- (1) ハーフブリッジ駆動
- (2) 600V高耐圧BSD機能内蔵
- (3) 3.3V/5.0Vロジック入力対応インタフェース

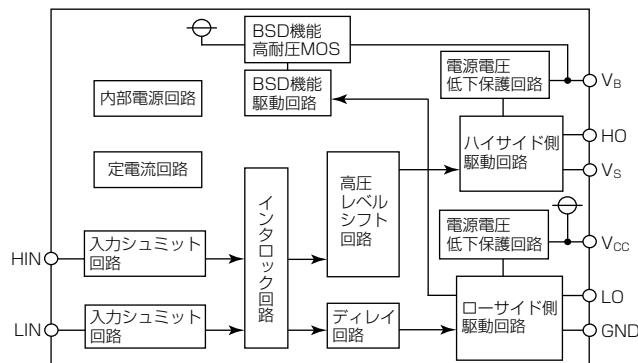


図1. M81777FPの機能ブロック図

- (4) 入力インタロック(出力の同時オン防止)
- (5) 600Vの高圧レベルシフト回路
- (6) 出力電流能力(+200mA/-350mA)
- (7) 電源電圧低下保護回路(UV(Under Voltage) : V_{CC}/V_{BS})

M81777FPはベーシックモデルになる従来製品“M81736FP/M81776FP”からの置き換えを容易にすることも考慮し、BSD機能以外の諸特性やピン配置についてはコンパチブルになるように設計している⁽³⁾。

2.2 適用技術

2.2.1 高耐圧MOSFETによるBSD機能の代替

M81777FPではブートストラップ回路に必要なダイオード機能を、IC内部の高耐圧MOSFETを代替動作させることで実現している。MOSFETによる充電動作代替の適用技術と利点について、具体的内容を次に述べる。

- (1) リカバリー電流と通電時リーク電流の抑制

図2にダイオードとMOSFETでの通電時のキャリアの移動について示す。ダイオードは、電流の発生起因になるキャリアはホールと電子のバイポーラ素子である。通電時から非通電時への状態遷移時に、空乏層を形成するまでにキャリアが逆方向へと移動する。この遷移領域に発生するキャリアの移動がリカバリー電流やサージになって発生する。これに対してMOSFETは、電流の発生起因になるキャリア

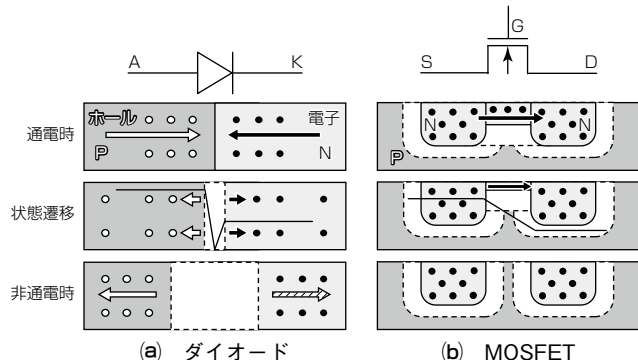


図2. ダイオードとMOSFETの通電状態比較

は一種であり、ユニポーラ素子になる。通電時から非通電時にかけて空乏層領域を新たに形成するのではなく、チャネルの有無だけが電流発生に起因する。よってMOSFETではダイオードで問題になるリカバリーの発生がない。

MOSFETでの充電動作の利点として、充電時のリーク電流抑制も挙げられる。図3にダイオードとMOSFETの断面構造を示す。ダイオード構成でP→N方向にバイアスを行うと、PN接合によって順方向電圧 V_F が発生する。ICは接合分離構造であるため、基板(P-)をコレクタとして寄生PNP T_r が発生する。充電電流が多くなるほど、この寄生PNP T_r のベース電流が確保され、基板方向へのリーク電流が増大する。この電流ロスは場合によってはラッチアップ現象を引き起こすなど、製品品質の確保が困難なものになる。一方MOSFETの場合は、充電電流はドレイン(N)→ソース(N)方向に流れるため、PN接合での順方向電圧 V_F は発生しない。構成上寄生PNP T_r は存在するものの、MOSFETのバックゲートとソース間のバイアスを適切に処理すれば、基板方向へのリーク電流は発生せず、製品品質確保の観点からもダイオード構成と比較して有利になる。

(2) BSD機能MOSのゲート駆動

ダイオードが端子のバイアス状態で通電・非通電が一意に決定する受動的な動作をするのに対して、MOSFETは各端子のバイアス状態で通電・非通電や増幅・減衰が発生する能動素子である。MOSFETによって充電動作を行うには、端子のバイアス、特にゲート駆動の信号を適切に与える必要がある。図4に外部素子で構成する従来方式のブートストラップ回路と、IC内部のMOSFETで充電動作を代替する回路構成を簡易的に示す。

ブートストラップ回路は1次側電源(V_{CC})と2次側電源(V_B)の間にダイオードと抵抗を接続し、2次側基準電位(V_S)

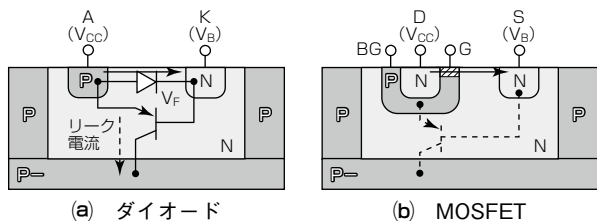


図3. ダイオードとMOSFETの断面構造

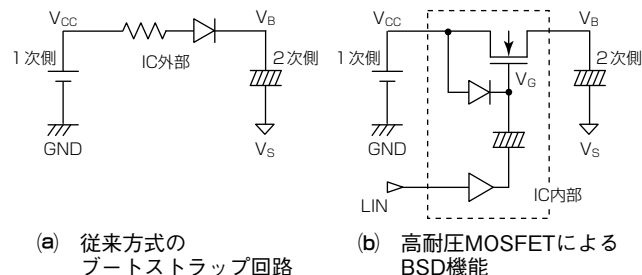


図4. 各充電方式の簡易回路構成

によって充電の有無が決定する方式である。従来方式ではダイオード接続であるため、 V_S 電位が下がると充電し、上がるとダイオードが逆バイアス状態になり、おのずと非通電状態になる。しかしMOSFETは先に述べたとおり能動素子であるため、この充電動作を代替・実現するにはMOSFETのゲート駆動の信号を適切に与えなければならない。

図5にハーフブリッジ駆動によるインバータ回路を示す。充電の有無は基準電位である V_S 電位によって決定することから、 V_S 電位を決定する信号をBSD機能MOSのゲート駆動の信号に同期させる必要がある。 V_S 電位はインバータの出力ノード、すなわち負荷が接続される点の電位になる。ブートストラップ回路で、充電動作が発生するのは V_S 電位が低いとき(GND(Ground)レベル)であり、これが決定するのがインバータのN側トランジスタがON状態にあるときである。よってLO出力がHighであるときにゲート駆動の同期信号を与えて充電動作を行い、LO出力がLowであるときは、 V_S 電位が不定又はHigh(負荷の電源レベル)になるため、充電動作を行わない。

(3) 2次側電源の充電電圧確保

(2)で述べた同期信号を用いてBSD機能MOSのゲートを駆動することでブートストラップ充電動作は実現できるが、2次側電源の電圧を1次側電源と同程度の電圧に充電するためには、BSD機能MOSを三極管領域でバイアスすることが必要になる。図4の高耐圧MOSFETによるBSD機能の簡易回路図にも示しているが、MOSFETのゲートはダイオード・容量・バッファ回路によって構成されるチャージポンプ回路によって昇圧電圧が与えられる。これによってBSD機能MOSは三極管で動作し、2次側電源を1次側電源と同程度の電圧に充電することが可能になる。図6に各昇圧方式でのBSD機能MOSのゲート電圧を示している。図4に示す簡易回路では、昇圧動作は同期信号に対して1回だけのため、昇圧されたゲート電位は経時的に降下する。M81777FPではBSD機能MOSのゲートに昇圧電圧を与える構成に加えて、独自の回路構成を用いて、同期信号が与えられている間はゲートへの昇圧電圧を保持できる構成を採用した。この昇圧回路構成は、常に昇圧動作でゲート電位を励起し続けるため、安定した充電動作が可能になる。

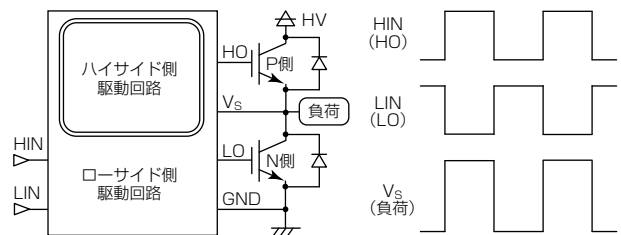


図5. ハーフブリッジ駆動によるインバータ回路

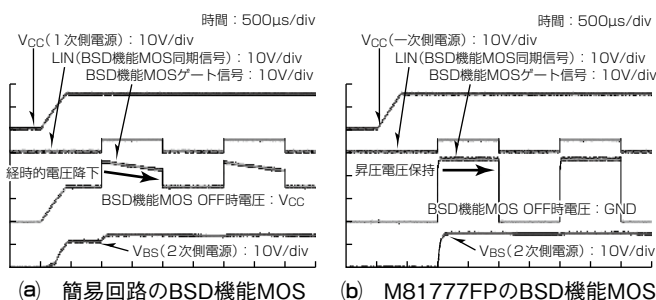


図6. 各昇圧方式でのBSD機能MOSによる充電動作

また、BSD機能MOSのOFFについては、簡易回路構成ではゲート電圧を V_{cc} と同電位とし、MOSFETのゲート-ソース間電圧を0Vとしているが、M81777FPではゲート電位に0Vを与えることで、“強く”OFF状態にしている。このバイアス方式によって、1次側電源の瞬停やインバータのスイッチングノイズ発生時の誤動作に対して、高い耐量を確保している。

2.2.2 BSD機能MOSのオン抵抗による電流制限抵抗

ブートストラップ充電での必要要素としてダイオード・容量のほかに、充電時突入電流を抑制する電流制限抵抗がある。M81777FPでは電流制限抵抗をBSD機能MOSの持つオン抵抗で実現している。図7にM81777FPのBSD機能MOSの配置について示す。HVICでは高圧レベルシフト用途としてLDMOSFETを分割リサーフ構造によって独立に配置しているが、この領域以外にBSD機能MOSを構成した。MOSFETのオン抵抗を電流制限抵抗としているため、任意の抵抗値を設定するためにはMOSのW幅を調整する必要があるが、リサーフ構造部の延長によるW幅確保では、ハイサイド側駆動回路領域でデッドスペースが発生する。そこで今回M81777FPでは湾曲したりサーフ構造を新たに開発し、デッドスペースの発生を最小に抑えながら、任意の電流制限抵抗調整を可能にした。M81777FPは電流制限抵抗値が 100Ω になるように調整している。

2.2.3 BSD機能MOSに用いる高耐圧MOSFET構造

高耐圧MOSFET構造として、2.2.2項で述べた高圧レベルシフト用LDMOSFETがあるが、BSD機能MOSでは誤動作耐量確保の観点から、新たに開発した独自の高耐圧ウェルMOSFET構造を採用した。従来のLDMOSFETと今回開発した高耐圧ウェルMOSFETの断面構造について図8に示す。高耐圧ウェルMOSFETでのLDMOSFETとの相違点として、MOSのバックゲートが基板(P-)と接する深いP型ウェル拡散で構成している点にある。

高圧レベルシフトに使用するLDMOSFETをBSD機能MOSとして適用する場合、MOSのバックゲートとソースは独立させ、バックゲートからドレインに向けての電流流入を

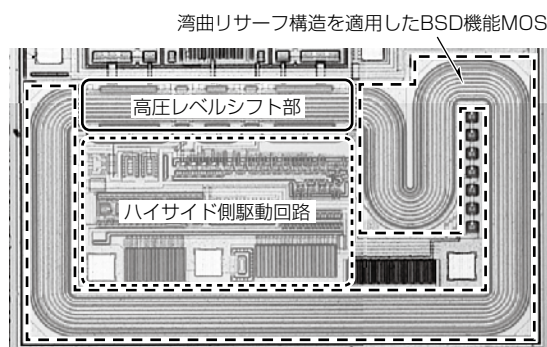


図7. M81777FPでのBSD機能MOS配置

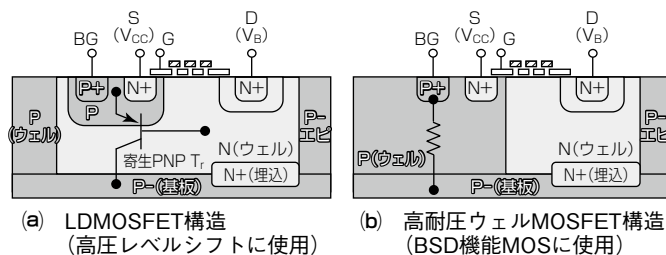


図8. 高耐圧MOSFETの断面構造

抑制する必要がある。図8(a)に示したとおりLDMOSFET構造には、バックゲート・ドレイン・基板の間に寄生PNP T_r が存在している。通常、寄生PNP T_r はオフ状態でバイアスされているため、誤動作発生の起因となることはないが、2次側電源(V_B)の初期充電時や、インバータスイッチング時のフリーホイールダイオード還流モードで発生する V_S 負電位サージ等では、この寄生PNP T_r が活性状態になる場合がある。これによってリーク電流の増大や、ラッチアップの発生など、誤動作耐量確保の面で課題があった。今回開発した高耐圧ウェルMOSFETでは、図8(b)に示すとおりバックゲートが基板と接しているため、誤動作起因になる寄生PNP T_r が存在しない。これによってM81777FPでは初期充電時や、 V_S 負電位サージ等のノイズに対して高い誤動作耐量を確保した。

3. むすび

今回、ブートストラップ回路に必要なダイオード機能をIC内部の高耐圧MOSFETを代替動作させることで実現したBSD機能内蔵600V耐圧ハーフブリッジドライバHVIC M81777FPを開発した。これによってインバータの駆動システムでの省部品化に貢献する。

参考文献

- (1) 清水和宏, ほか: 第2世代分割RESURF構造を適用したHVIC技術, 三菱電機技報, 84, No.4, 228~231 (2010)
- (2) 羽生 洋, ほか: 高信頼性1.200V HVIC“M81738FP”, 三菱電機技報, 88, No.5, 289~292 (2014)
- (3) 羽生 洋, ほか: 普及版600V HVIC“M81776FP”, 三菱電機技報, 94, No.3, 189~192 (2020)