MITSUBISHI ELECTRIC
Changes for the Better

SiC MOSFETチップのプレーナーゲート構造とトレンチゲート構造の特性比較と選定の指針

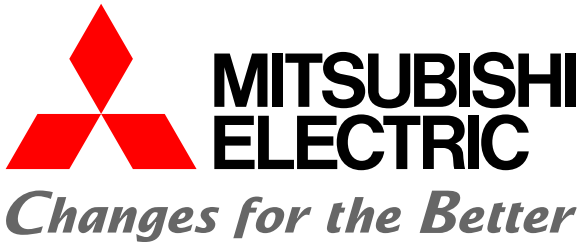
MITSUBISHI ELECTRIC CORPORATION

SiC MOSFETチップのプレーナーゲート構造とトレンチゲート構造の特性比較と選定の指針

・デバイスを選定するうえでトレンチゲート構造を基準にした代表的な特性および項目とその特徴をまとめて示しています。
・各構造の特長をご理解いただき、用途や要求仕様に応じた最適なチップの選定をご検討ください。

項目	プレーナーゲート	トレンチゲート	トレンチゲートの構造を基準にした特性差の背景やその結果
比導通抵抗(Ron・A)	○	◎	セルの高密度化により比導通抵抗を低減します
スイッチング損失	○	○	セルの高密度化に伴いゲート電荷量(Qg)が増加する傾向がありますが、適切なゲート抵抗設計によりスイッチング損失への影響を低減することが可能です また、その影響はスイッチング周波数にも依存するため、アプリケーションに応じた選定が重要です
短絡耐量(SCWT)	◎	○	高セル密度化により短絡時の熱集中が大きくなる傾向があり、 適切な短絡保護設計が重要です
dV/dt耐性＆誤動作耐性	◎	○	耐性高セル密度化に伴いミラー電荷(Qgd)が増加する傾向があり、 負ゲートバイアスやゲート抵抗の最適化が有効です
ゲート酸化膜信頼性	◎	◎	独自の電界緩和技術によりプレーナーゲート構造と同等レベルの ゲート酸化膜信頼性を実現しています
ゲート電荷量(Qg) ＆ドライバ負荷	◎	○	高セル密度化に伴いゲート電荷量が増加するため、ドライバ能力の確認を推奨します

© Mitsubishi Electric Corporation


MITSUBISHI
ELECTRIC
Changes for the Better